

Доц. д-р инж. Доброслав Данков

# КОМПЮТЪРНО ПРОЕКТИРАНЕ И СИМУЛИРАНЕ В ЕЛЕКТРОНИКАТА

РЪКОВОДСТВО ЗА ЛАБОРАТОРНИ УПРАЖНЕНИЯ  
ЕЛЕКТРОННО ИЗДАНИЕ

2021 г.



ДОЦ. Д-Р ИНЖ. ДОБРОСЛАВ ДАНАИЛОВ ДАНКОВ

# **КОМПЮТЪРНО ПРОЕКТИРАНЕ И МОДЕЛИРАНЕ В ЕЛЕКТРОНИКАТА**

**РЪКОВОДСТВО ЗА ЛАБОРАТОРНИ УПРАЖНЕНИЯ**

Рецензент: Проф. д-р инж. Анатолий Трифионов Александров

© Доц. д-р инж. Доброслав Данаилов Данков

© Университетско издателство „Васил Априлов” – Габрово, 2021 г.

**ISBN 978-954-683-648-9**

# ПРЕДГОВОР

Ръководството за лабораторни упражнения по „Компютърно проектиране и симулиране в електрониката“ е предназначено за студенти обучаващи се в образователно-квалификационната степен "Бакалавър" от специалност „Промислена и автомобилна електроника“ по дисциплината „Компютърно проектиране и моделиране в електрониката“ в III семестър, както и за дисциплината “Автоматизация на проектирането в електрониката” за студенти от специалност "Електроника" в VI семестър.

В Ръководството са включени 10 лабораторни упражнения, като теоретичните части са разширени с цел обхващане на част от лекционния материал. Лабораторните упражнения са ориентирани изцяло към програмния продукт /ПП/ **Altium Designer/Protel/** с цел овладяване на основните етапи и стъпки при проектирането на електронни устройства с помощта на персонални компютри и специализиран EСAD софтуер. Обхващат голяма част от курса лекции и са свързани със следната тематика:

➤ Схемотехнично проектиране, симулация и експортиране на файлове в среда **Altium Designer /AD/**. Създаване на йерархични структури в **AD**.

➤ Създаване на схемотехнични и конструктивни библиотечни елементи и библиотеки. Особено внимание се отделя на конструктивните елементи за проектиране на печатни платки /PCB/ в 2D и 3D изглед с пълното използване на възможностите на **AD**.

➤ Конструктивно проектиране на печатни платки с различна сложност с цел овладяване на основните стъпки при проектиране на двуслойни и еднослойни печатни платки, ориентирани към машинна изработка и изработка чрез ситопечат.

➤ Конструктивно документиране на електронно устройство в **AD**.

➤ Проектиране и симулиране на електронни схеми с използване на SPICE модели.

➤ Импорт и проектиране на печатни платки от други EСAD програми.

Структурата на всяко лабораторно упражнение включва: теоретичен материал; цел на лабораторното упражнение; задачи на лабораторното упражнение; указания за изпълнение на задачите; схеми на проектираното електронно устройство и размерите на проектираната печатна платка.

Ръководството за лабораторни упражнения “Компютърно проектиране и симулиране в електрониката” може да бъде полезно и за студенти по сродни специалности от ТУ-Габрово и други технически университети, както и на специалисти и любители в областта на електрониката, проектиращи или произвеждащи електронни устройства с печатни платки.

Допълнителни материали свързани с тематиката на лабораторните упражнения по дисциплината са систематизирани и достъпни за свободно ползване на адрес:

<http://dmoodle.tugab.bg/course/view.php?id=415>

Ръководството за лабораторни упражнения е част от разпространение на резултатите по проект BG05M2OP001-1.002-0023 - Център за компетентност „Интелигентни мехатронни, еко- и енергоспестяващи системи и технологии“.

## МЕТОДИЧЕСКИ УКАЗАНИЯ

Всяка лабораторно упражнение се състои от четири етапа:

- запознаване с теоретичната част – основни менюта, функции, команди, икони, горещи клавиши на използвания софтуерен продукт за постигане целта на лабораторното упражнение и овладяване работата с продукта;

- детайлно запознаване със схемата на проектираното електронно устройство с цел отразяване на конструктивните му особености при етапа на конструктивното проектиране и изготвянето на конструкторската документация;

- самостоятелна работа при проектирането на електронното устройство с използването на персонален компютър, с предварително инсталиран и работещ софтуер с достатъчна оперативна памет и дисково пространство. Особено внимание да се отдели на местоположението на отделните файлове на проекта, като се препоръчва да се работи в предварително създадена за целта директория;

- проверка на изготвения конструктивен проект с цел откриване на евентуални грешки при отделните етапи на проектиране – схемотехнично, конструкционно и технологично.

За **Първият етап** се препоръчва:

1. Да се прегледа раздела от лекциите, който се отнася до даденото упражнение.
2. Внимателно да се прочете теоретичната част, задачите за изпълнение и указанията за последователността на изпълняваните операции на съответното лабораторно упражнение, особеностите на използвания програмен продукт и начина за работа.

Подготовката за изпълнение на лабораторното упражнение може да се счита завършена ако студентите са получили ясна представа за това което има да се извършва, как да се работи и какви резултати се очакват.

За **Вторият етап** е необходимо:

1. Да се провери за правилното разчитане на дадената схема за въвеждане, с разпознаване на графичните символи за обозначение на отделните електронни елементи. При възникнали въпроси, ръководителят на упражнението е длъжен да даде недвусмислени разяснения за правилните означения на отделните елементи, особено когато те са нестандартни.

2. Предварително да се уточнят размерите на проектирана печатна платка, а така също специфични изисквания, като вътрешни и външни изрязвания за механично закрепване или поради наличието на обемни конструктивни елементи.

3. Използвани са следните съкращения: **ЛБМ** – ляв бутон на мишката, **ДБМ** – десен бутон на мишката, **ТАВ** – клавиш за табулация, **Space bar** – клавиш за интервал.

## РЕЧНИК НА ИЗПОЛЗВАНИТЕ ТЕРМИНИ

<b>Компонент</b> <i>/Component/</i>	Компонент е физически електронен елемент, който се разполага на печатната платка, като например интегрална схема или резистор. В самия компонент може да има един или няколко елемента, които са в един корпус.
<b>3D модел</b> <i>/3D body /</i>	3D модела е обект с полигонална форма, който се добавя към компонентния отпечатък на корпуса <i>/footprint/</i> в някой от механичните слоеве. Той може да се използва за дефиниране на физическите размери и форма на компонента в хоризонтална и вертикална проекция, като позволява по-добро проверяване на разстоянията между компонента и останалите компоненти на печатната платка и по добра 3D визуализация. 3D модела играе ролята на референтна точка при импортиране на STEP модел в библиотечния отпечатък на корпуса или е обект който не се монтира на печатната платка, например кутия или конструктивен възел.
<b>Означения</b> <i>/Designators/</i>	Уникални идентификатори, които се използват за връзка между схемотехническия символ и корпуса на един и същ компонент в РСВ. Те могат да са букви, цифри или комбинации от тях, но трябва да отговарят на стандартите. Печатните площадки <i>/pads/</i> също имат уникални означения, които да отговарят на номера на изводите <i>/pins/</i> на компонента.
<b>Компонентен отпечатък – „корпус“</b> <i>/Footprint/</i>	Компонентния отпечатък дефинира (или моделира) пространство за монтаж на компонента върху РСВ. Моделите на „корпусите“ се съхраняват в РСВ библиотеките. „Корпуса“ на компонента може да съдържа контактни площадки за контактуване и запояване на изводите на компонента и физическите му очертания, създадени от пътечки и/или дъги в слоя за т.нар. „бял печат“ - <i>silkscreen (overlay)</i> . Присъединителните части на компонента също се включват в неговите очертания върху печатната платка за да се резервира подходящо място. „Корпусите“ в РСВ библиотеките нямат нито означения, нито коментари. Те се появяват до компонента след разполагането му на РСВ.
<b>Скрити изводи</b> <i>/Hidden pins/</i>	Изводи, които съществуват в компонента но няма нужда да се показват. Обикновено това са захранващите изводи, които се свързват към маса и захранващото положително напрежение автоматично при положение, че са зададени с подходящи етикети.
<b>Библиотека</b> <i>/Library/</i>	Схемотехническата библиотека съдържа означения на компоненти или техни части съхранени поотделно за поставяне в схемотехническия редактор. РСВ библиотеката съдържа корпуси на компоненти за разполагане върху печатната платка. Всеки вид библиотека има подходящ редактор за създаване или модифициране на елементи от библиотеките. Интегрираните библиотеки се представят като отделен проект и съдържат елементи от двата вида, които се отнасят за един и същ компоненти, като го представят едновременно по отношение на схемотехническото му означение и корпуса му.
<b>Обект</b> <i>/Object/</i>	Всяка индивидуална част която се разполага в пространството на библиотечния редактор от набора с инструменти за чертане, за създаване на библиотечния елемент.
<b>Контактни площадки</b> <i>/Pads/</i>	Контактните площадки се използват при компонентните отпечатъци – корпусите, като представляват части от метализацията на печатната платка към които се запояват изводите на компонентите. При дискретните елементи обикновено те са в два или повече слоя при многослойните платки, докато при SMD компонентите обикновено са само в един слой.
<b>Част</b> <i>/Part/</i>	Колекция от графични обекти пресъздаващи една част от мулти-елементен компонент. Частта се съхранява в отделен лист в рамките на компонента в схемотехническата библиотека.
<b>Изводи</b> <i>/Pins/</i>	Изводите на компонента определят електрическите му присъединявания в РСВ редактора и определят точките на контакт към останалата част на схемата при схемотехническия редактор.
<b>Проходни отвори</b> <i>/Vias/</i>	Метализирани отвори, които свързват отделните слоеве. Могат да бъдат директни – от горния до долния слой или разклонени – с помощта на междинен слой метализация.

# ЛАБОРАТОРНО УПРАЖНЕНИЕ №1

## СХЕМОТЕХНИЧНО ПРОЕКТИРАНЕ НА ЕЛЕКТРОННО УСТРОЙСТВО С НИСКА СТЕПЕН НА СЛОЖНОСТ С ДИСКРЕТНИ ЕЛЕМЕНТИ В СРЕДА ALTIUM DESIGNER.

### 1. Теоретична обосновка.

#### 1.1. Въведение към Altium Designer.



Модерната инженерна практика предлага много и разнообразен специализиран софтуер за проектиране на електронни възли и устройства. Фирми производители на такъв софтуер са например: Altium Ltd., Cadence corp., Mentor Graphics, Design Spark, Labcenter Electronics (Proteus) и др.

Продуктите разработени от тези фирми обединяват в себе си както функции за изготвяне на електронни възли, устройства, печатни платки, така и за тяхната симулация. Също така дават добра възможност за триизмерно (3D) изготвяне и визуализиране на разработваното от потребителя електронно изделие. Триизмерното изготвяне на електронни възли дава нов поглед при изготвянето им, защото разработчика може да добие реална и пълна представа за крайният вид на разработката.

За овладяване на основните етапи при проектиране на електронен възел е избран специализираният софтуер на фирмата Altium Ltd. – Altium Designer /AD/17. Избрана е точно тази среда поради няколко причини:

- Обединената среда на Altium дава всички необходими инструменти, с които можете да се възползвате за съвременните конструкторски решения;

- Използваните средства за проектиране в средата са напълно интуитивни и лесни;

- Голяма гъвкавост и насоченост към креативни средства и инструменти;

- 15 дневен пробен период напълно безплатно.

Минимални системни изисквания за работа с Altium Designer са:

- Windows 10 (64-bit only); Windows 8.1 (64-bit only) и Windows 7 SP1 (64-bit only) се поддържат, но не се препоръчват.

- Intel® Core™ i5 processor или еквивалентен процесор;

- 4 GByte RAM;

- 10 GByte място на твърдия диск (Install + User Files);

- Основен монитор с резолюция 2560x1440;

- Препоръчително: втори монитор с резолюция 11280x1024


- GeForce 200 series/Radeon HD 5000 series/Intel HD 4600 видео карта.

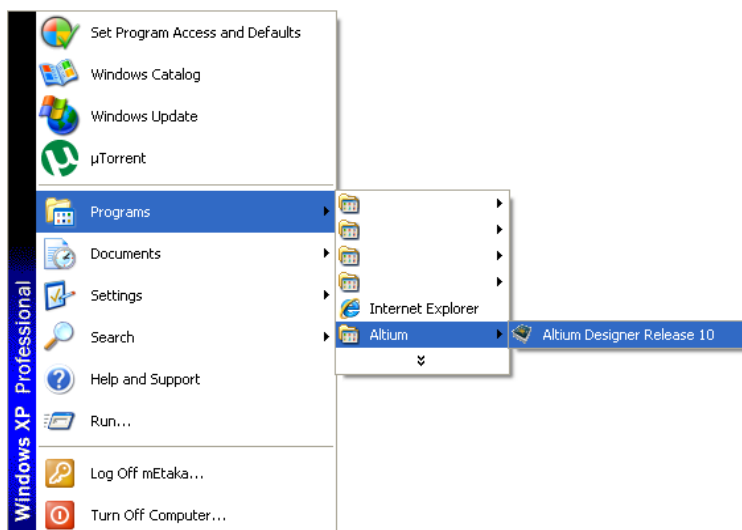
#### 1.2. Методика за схемотехнично проектиране на електронен възел.

Проектирането на електронен възел се състои в няколко основни стъпки. Те са свързани с избор на схема, нейното изчертаване, реализиране с компоненти и т.н., както подробно ще бъде разгледано в следващите точки.

### 1.2.1. Стартиране на Altium Designer.

Софтуерът Altium Designer може да бъде стартиран по два различни начина.

Първият е като се стартира от иконата намираща се на работния плот . Вторият начин е като се избере от меню Start → Programs → Altium → Altium Designer Release XX (фигура 3.1).



Фиг. 1.1 Стартиране на Altium Designer.

Въвеждането на принципини схеми в AD е много повече от просто изчертаване на електрическите вериги. Принципните схеми съдържат информация за връзките между елементите и проводниците в една верига.

Основата за изработване на схеми в AD се нарича чертожна страница (Design sheet). Електрическите и чертожни обекти се разполагат върху тази страница, за да се изработи работния чертеж на електрическата схема. При това, чертежът на цялата схема може да се изработи само на една страница, а може и да се състои от няколко отделни чертожни страници.

За да започне изработката на принципина схема в нов чертожен проект, е необходимо първо да се създаде икона на проекта. За целта, от главното меню се избира **File>New > Project**, при което се отваря прозореца на новия проект.

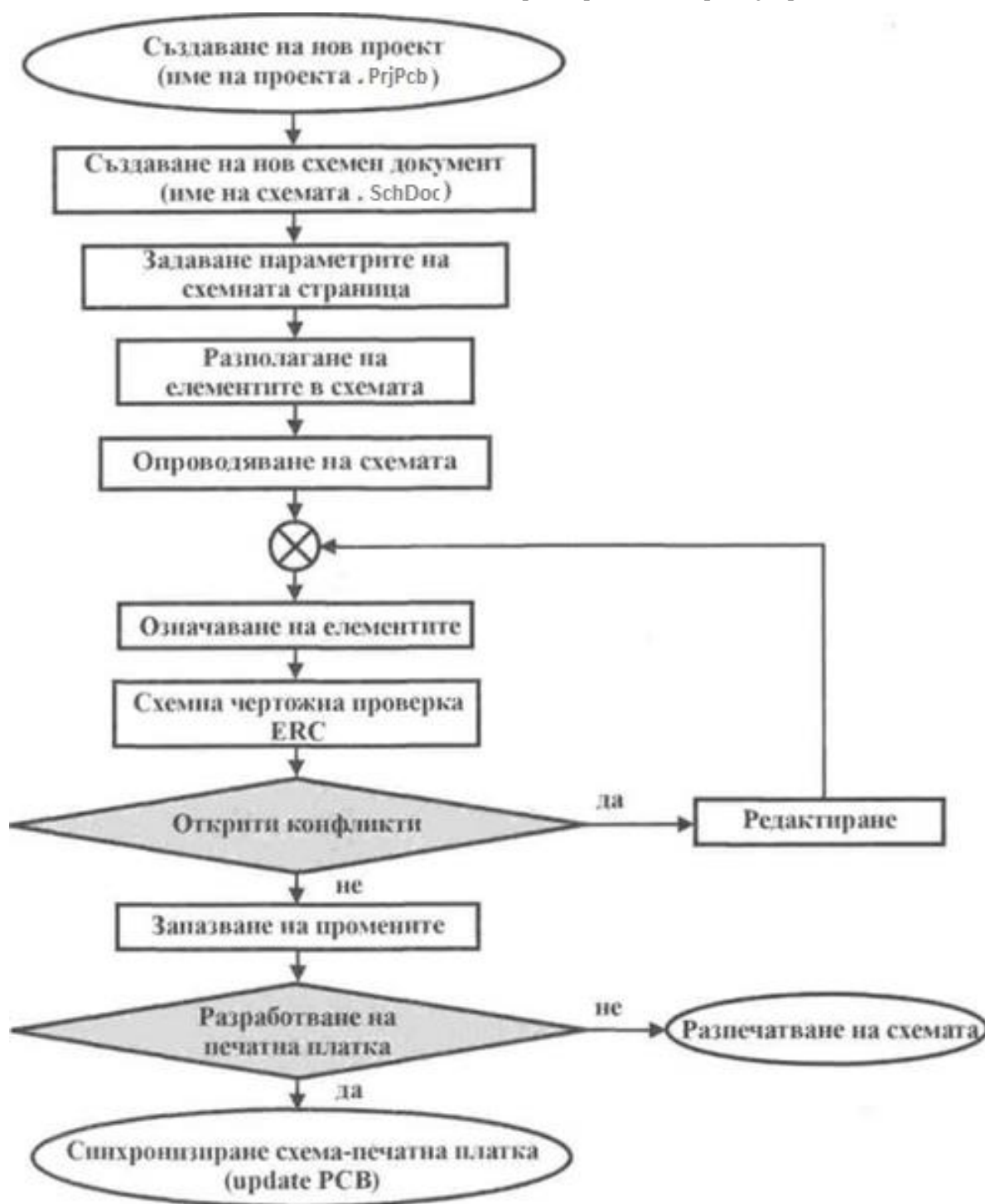
След като вече сте дефинирали проекта, можете да пристъпите към създаване на първия документ от него - електрическата схема на бъдещото устройство. Чрез използване на една от възможностите за създаване на нов документ може да се избере типът на документа, който ще се създава (в случая Schematic Document). След двукратно щракване върху избрания тип, новият чертожен документ ще се появи като икона в навигационното дърво на *Design Explorer*. Изборът на новосъздадения документ води до отварянето му в чертожното поле със съответната рамка. Следва уточняване на параметрите на чертожната страница, разполагане на елементите в схемата, опроводяване, означаване на елементите, проверка за грешки, синхронизиране със частта за печатните платки и/или документирание.

### 1.2.2 Начален прозорец на Altium Designer.

След стартирането на Altium Designer на екрана се отваря началният работен прозорец, представен на фигура 1.2. Той съдържа в себе си менюта за създаване или отваряне на съществуващи документи, работа с библиотеките – разглеждане, добавяне и премахване както и други функции.

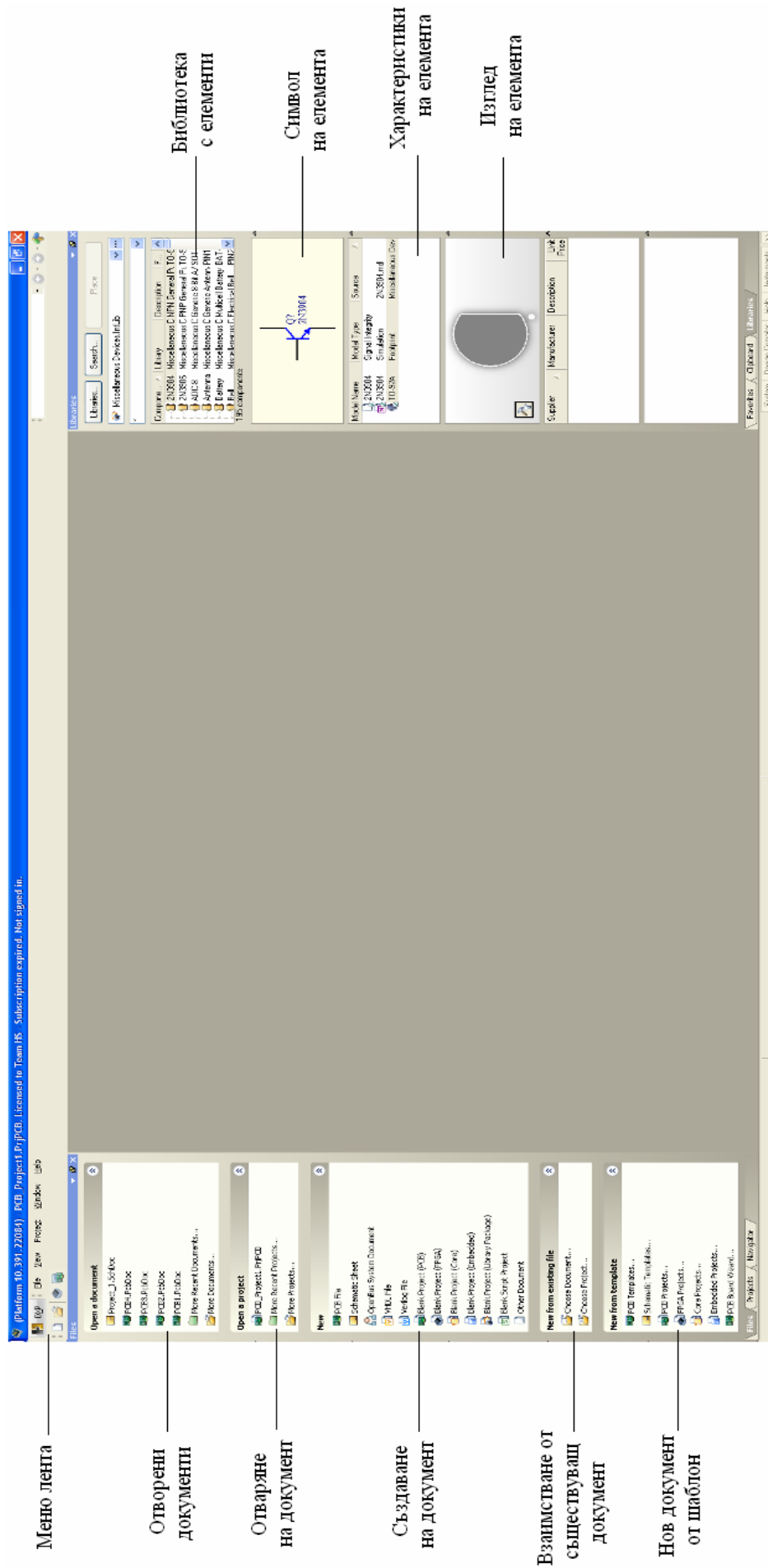
### 1.2.3 Обща методика за работа с електрически принципини схеми.





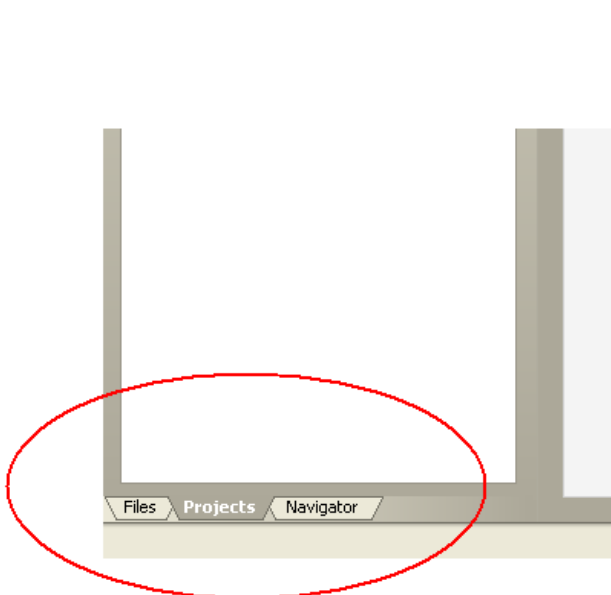
#### 1.2.4 Създаване на нов проект.

За да се реализира електронен модул трябва да бъде създаден проект, в който ще бъдат въведени електрическата схема на възела и реализирането му в РСВ вариант – платка. Създаването на проект става като от дясната колона с менюта на началният прозорец се избере раздел „*Projects*” (Проекти) – фиг. 1.3. След като се отвори раздел „*Projects*” се отваря менюто, в което са визуализирани всички съществуващи проекти, ако има такива.

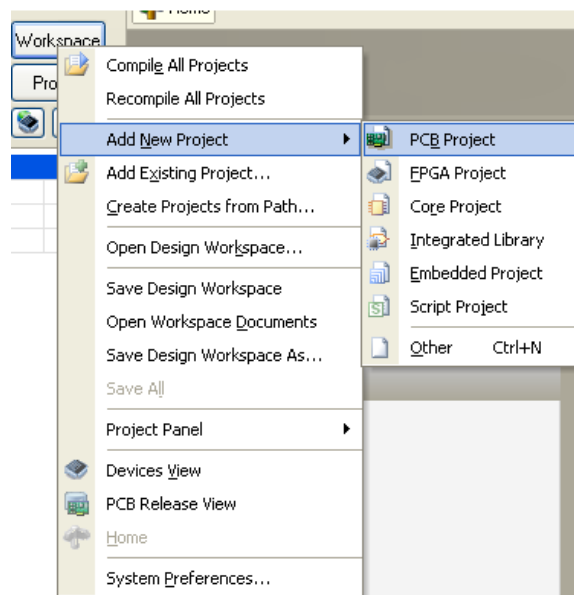


Фигура 1.2 Начален прозорец на Altium Designer.

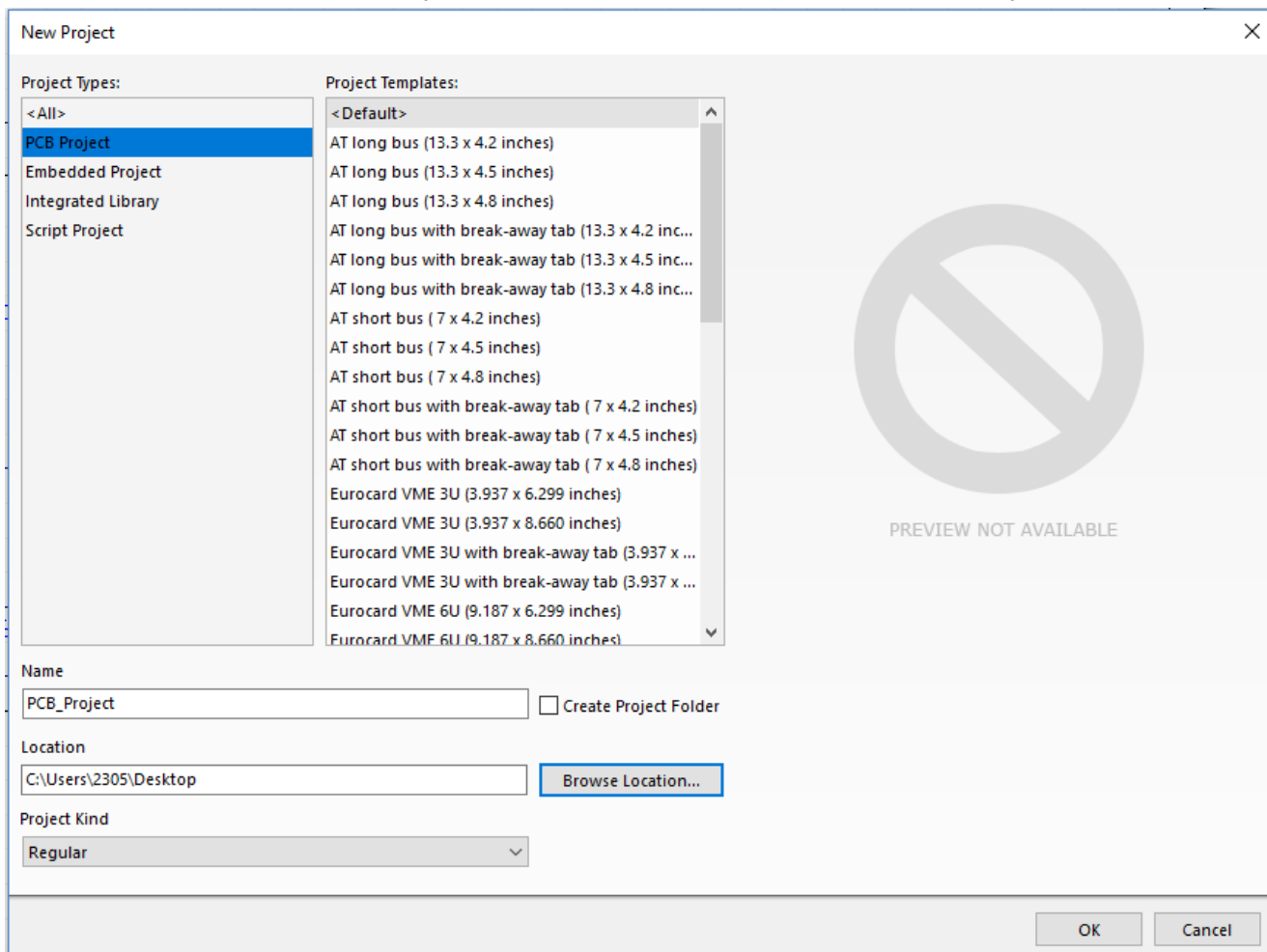
От бутон **Workspace** се избира **Add New Project** → **PCB Project** – фигура 1.4.



Фиг. 1.3 Меню „Projects”

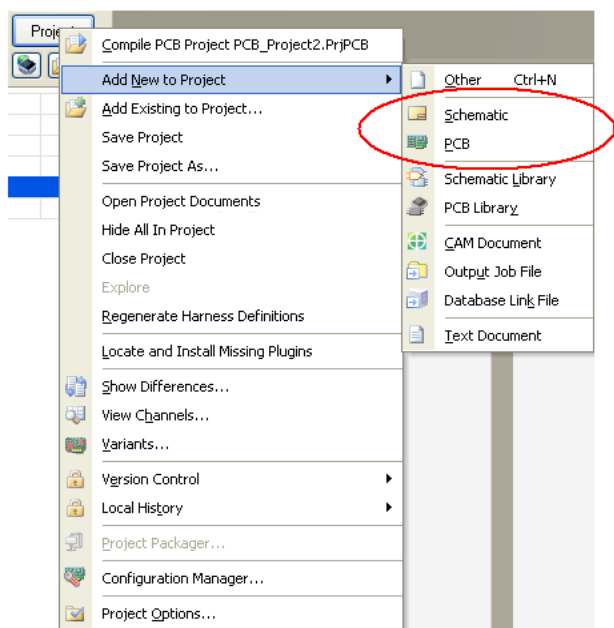


Фиг. 1.4a Създаване на PCB Project в AD.



Фиг. 1.4б Създаване на PCB Project в AD.

След създаването на проект в него трябва да се добавят файловете, с които ще бъде реализиран електронният възел. Това става като от бутон **Project** се избере **Add New To Project** → **Schematic** и **PCB** – фигура 1.5.



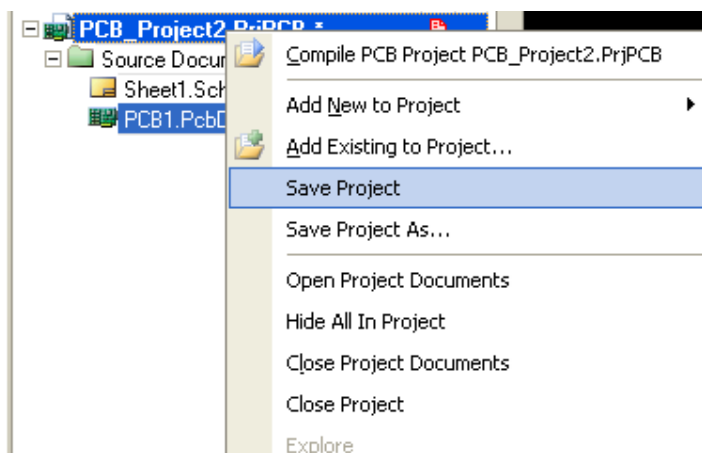
Фиг. 1.5. Добавяне на файлове към проекта.

### 1.3. Електрически схемни чертожни обекти.

#### Свързващ проводник - Wire

Избор чрез инструментното меню *Wiring Tools*. Избор чрез главно меню: **Place > Wire**. *Wire* е обект, който формира електрическа връзка между точките в схемата. С този чертожен обект трябва да се изпълняват само електрически връзки. Във всички други случаи се използва чертожния обект *Line*.

След избиране на *Wire* от инструментното меню или от главното меню, се влиза в режим на разполагане на електрическия обект. Курсорът се позиционира и посредством



Фиг. 1.6. Съхранение на проект.

на изчертаване може да се сменя в процеса на разполагане на връзката, посредством еднократно натискане на *Space bar*. За да завършите с разполагането на връзката, можете да използвате ДБМ или клавиша *Esc* на клавиатурата. Натискането на клавиша *TAB* по време на разполагането дава достъп до характеристиките на разполагания обект. Характеристиките на вече разположен обект могат да се редактират след двукратно щракване върху него с ЛБМ.

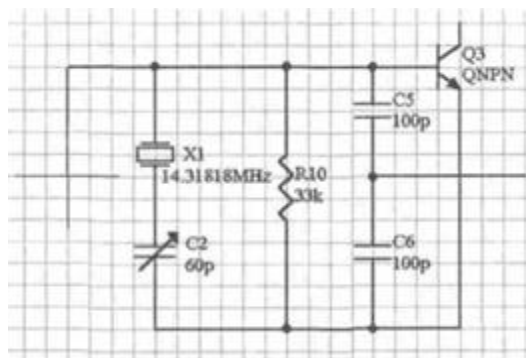
След като са добавени нужните два файла към проекта, той трябва да бъде запаметен. Запамяването става посредством натискане с десният бутон на мишката върху проекта и от падащото меню се избира *Save Project* – фигура 1.6.

При първият избор за запамяване Altium Designer отваря интерактивен прозорец, в който се посочва папката където ще се съхранява проекта.

Съответно след избора на папка в нея трябва да бъдат запаметени и останалите документи съдържащи се в проекта. Желателно е след започване на работа периодично да бъдат запамявани всички работни файлове.

щракване с левия бутон на мишката или натискане на *Enter* се поставя началото на желаната връзка. С местене на мишката и натискане на ляв бутон или *Enter* се задава серия от последователни точки, които описват формата на свързващата линия.

Валидни са няколко различни режима при разполагане на връзки: наклонена връзка, перпендикулярна връзка. 45-градусово начало и 45-градусов край на линията. Режимът



Фиг. 1.7 Свързващ проводник. Символ от инструменталното меню и разполагане на обекта в схемата.

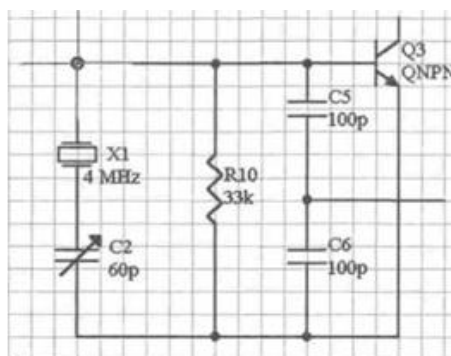
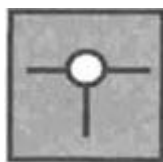
Всяка, вече създадена връзка, може да се редактира, след като бъде избрана с еднократно щракване с ЛБМ.

В режим на редактиране могат да се изместват крайните точки на линията, както и да се премества цялата линия, без да се променя формата ѝ. Ако щракването с ЛБМ е направено в крайна точка на линията, при преместване на курсора се променя положението само на тази точка, а ако щракването е в средна точка на линията - при преместване на курсора се премества цялата линия.

### Пресечна точка - Junction

Избор чрез инструментното меню *Wiring Tools*

Избор чрез главно меню: **Place > Junction**



Фиг. 1.8 Пресечна точка. Символ от инструменталното меню и разполагане на обекта.

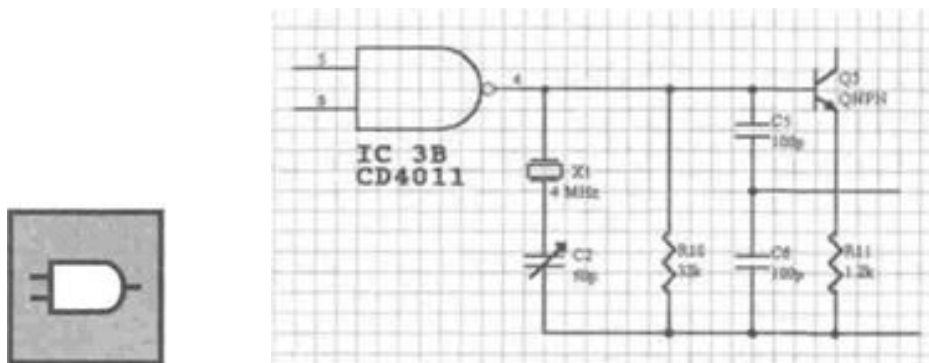
Този електрически чертожен обект служи за обозначаване на наличието на физически контакт между два или повече пресичащи се проводника. Пресечната точка се поставя автоматично, когато свързващ проводник (*Wire*) започва или завършва някъде по протежението на друг свързващ проводник. При пресичане на два свързващи проводника обаче пресечна точка не се поставя автоматично и трябва да се добави като отделен обект.

При влизане в режим на разполагане чрез избор от инструментното меню или от главното меню, курсорът се позиционира и с щракване с ЛБМ или *Enter*, обектът се разполага на желаното място. Чрез щракване с ЛБМ или натискане на клавиша *Esc* от клавиатурата, може да се излезе от режима на разполагане. Характеристиките на обекта могат да се редактират по време на разполагането с натискане на клавиша *TAB* от клавиатурата. Характеристиките на вече разположена пресечна точка могат да се редактират след двукратно щракване върху нея с ЛБМ.

### Елемент - Part

Избор чрез инструментното меню *Wiring Tools*

Избор чрез главно меню: **Place > Part**

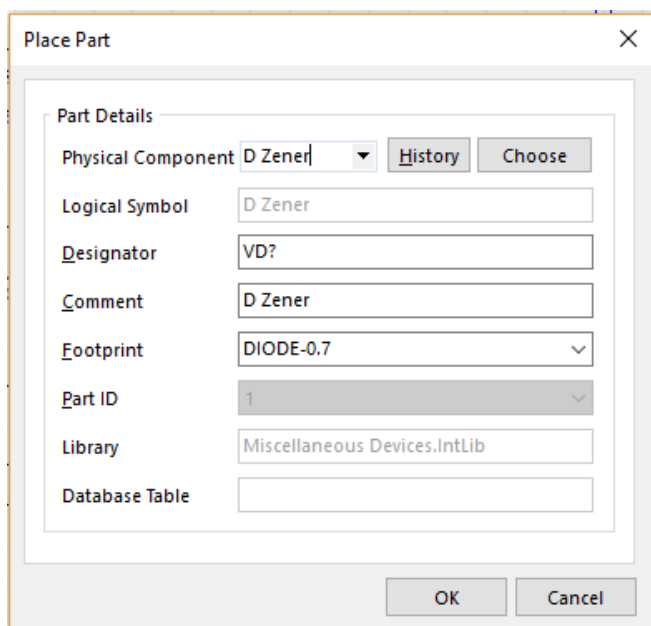


Фиг. 1.9 Елемент. Символ от инструменталното меню и разполагане на обекта в схемата.

Елементите са схемни символи, които изобразяват електронни компоненти каго резистори, интегрални схеми, транзистори и др. Техните характеристики са запазени в различни библиотеки за компоненти, работата с които ще бъде подробно разгледана в едно от следващите упражнения.

След влизане в режим на разполагане на елемент, се появява диалогов прозорец за избор на елемента и уточняване на характеристиките му.

След уточняване на типа и означението на елемента, въведените настройки се потвърждават с *OK* и курсорът се позиционира на желаното място в схемата. Ориентацията на елемента може да се сменя в процеса на разполагане с натискане на *Space bar*, а поставянето му в схемата става посредством щракване с ЛБМ или *Enter*.



Фиг. 1.10 Диалогов прозорец за избор на елемента и уточняване на характеристиките му.

му в схемата става посредством щракване с ЛБМ или *Enter*.

Поставянето на означение още при разполагането е особено удобно, когато многократно ще бъдат разполагани елементи от един и същ тип. При този случай, след като сте поставили означение на първия от тях (напр. R1), при всички останали елементи от същия тип, цифрата в означението автоматично ще се увеличава с единица (R2, R3, R4 и т. н.). Чрез щракване с ЛБМ или натискане на клавиша *Esc* от клавиатурата, може да се излезе от режима на разполагане.

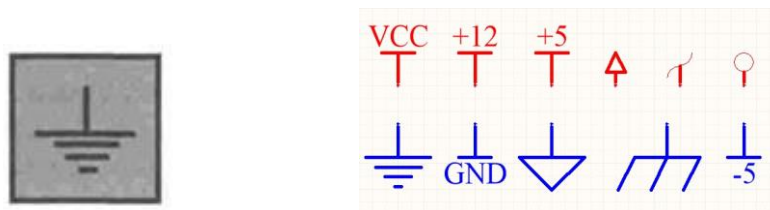
Когато желаете да редактирате вече разположен елемент от схемата

можете да го изберете чрез еднократно щракване върху него с ЛБМ. При това, около елемента се появява оградяща рамка, която включва неговото означение и текста за коментар. Последният може да се редактира като се променят неговата позиция спрямо тялото на елемента, големината и цвета на шрифта. За целта трябва да се щракне два пъти с ЛБМ върху означението или поясняващия текст, при което се отваря съответният диалогов прозорец за редактиране.

### Извод на захранващ източник - Power Port

Избор чрез инструментното меню *Wiring Tools*

Избор чрез главно меню: Place > **Power Port**



Фиг. 1.11 Извод на захранващ източник. Символ от инструментното меню и седемте достъпни схеми и означения.

Това е електрически обект, който позволява лесно дефиниране на захранващите вериги. За него са достъпни 11 различни схемни означения. При влизане в режим на разполагане, обектът се движи заедно с курсора. С натискане на клавиша *Space bar*, в процеса на разполагане може да се променя ориентацията на порта, а посредством щракване с ЛБМ или *Enter* се фиксира положението му в схемата. С натискане на клавиша *TAB* по време на разполагането или с двукратно щракване на левия бутон върху вече разположен обект, могат да се редактират характеристиките му. Чрез щракване с десен бутон на мишката или натискане на клавиша *Esc* от клавиатурата, може да се излезе от режима на разполагане. Вече разположен извод може да се премести с “влачене”, след избиране с еднократно щракване с левия бутон на мишката върху обекта.

Достъп до различните схемни означения на този електрически чертожен обект може да се осигури и чрез менюто *Power Objects*. За целта е необходимо от главното меню да се избере: **View > Toolbars > Power Objects**.

Забележка: Схемното означение, избрано за извод на захранващия източник, не определя типа на веригата, за която е предназначено. За да бъде определен този тип, е необходимо да се зададе името на обекта в полето *Net*.

#### 1.4. Неелектрически схемни чертожни обекти.

Освен електрически схемни обекти, в AD се използват и неелектрически обекти, които служат за добавяне на текст или графики към схемите. Те нямат електрически характеристики и се игнорират при автоматичния преход към печатна платка на конструираното изделие. Неелектрическите чертожни обекти са включени в инструментното меню *Drawing Tools*.

##### Коментар - Annotation

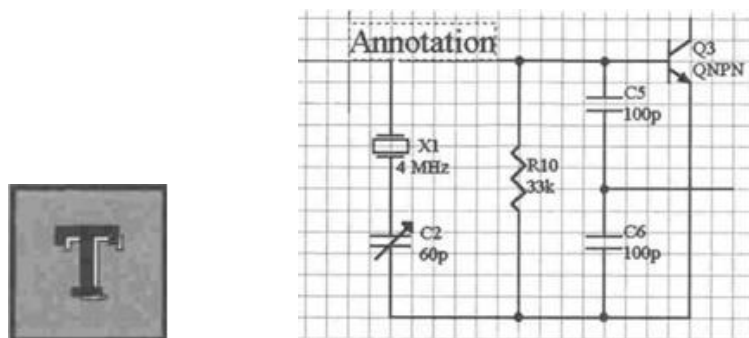
Избор чрез инструментното меню *Drawing Tools*

Избор чрез главно меню: **Place > Annotation**

Този инструмент позволява разполагането на един ред свободен текст върху чертожния лист. След като се влезе в режим на разполагане, е необходимо да се натисне клавиша *TAB* от клавиатурата, за да се активира диалоговият прозорец *Properties*, осигуряващ възможност за редактиране характеристиките на обекта. В полето *Text* се въвежда желаният текст, а изборът на шрифта, неговият цвят, стил и големина може да се направи с натискане на бутона *Change*, при което се появява нов диалогов прозорец - *Font*.

Потвърждението на избора се осъществява с натискане на *OK*. След като се затвори диалоговият прозорец *Properties*, курсорът се позиционира и коментарът се разполага в схемата посредством щракване с ляв бутон или натискане на клавиша *Enter* от клавиатурата.

Чрез щракване с ДБМ или натискане на клавиша *Esc* може да се излезе от режима на разполагане.



Фиг. 1.12. Коментар. Символ от инструменталното меню и разполагане на обекта в схемата.

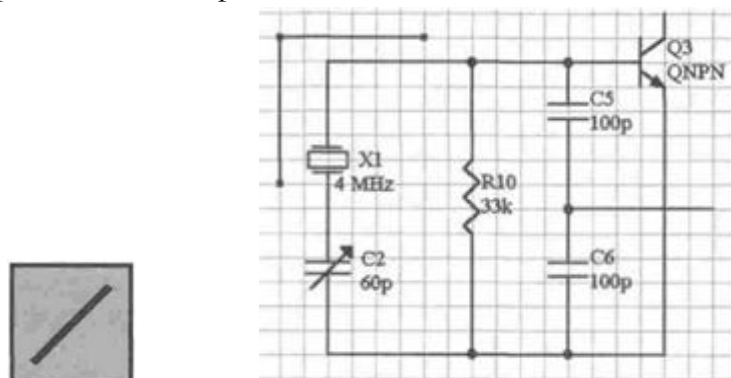
### Линия - Line

Избор чрез инструменталното меню *Drawing Tools*

Избор чрез главно меню: **Place > Drawing Tools > Line**

Този чертожен обект позволява изчертаването на начупена линия.

След влизане в режим на разполагане, с ЛБМ или *Enter* се разполага началната точка на линията. След това, премествайки курсора и потвърждавайки с ляво щракване, се разполагат последователно върховете на начупената линия. След като се постави и последната точка, линията се завършва с дясно щракване или *Esc*.



Фиг. 1.13. Линия. Символ от инструменталното меню и разполагане на обекта в схемата.

## 2. Цел на лабораторното упражнение.

*Запознаване с възможностите на Altium Designer за схемотехнично проектиране на електронни схеми с дискретни елементи. Използване на основните електрически схемни чертожни обекти. Работа с библиотеките *Miscellaneous Device* и *Miscellaneous Connectors*.*

## 3. Задачи на лабораторното упражнение.

3.1. Запознаване с принципа на работа и елементите на унифицирана схема за контрол.

3.2. Въвеждане на елементите от библиотеките в чертожното поле. Начини за разполагането им – въртене на 90 градуса и огледален образ.

3.3. Опроводяване на елементите и проверка за изпълнение на чертожните правила.

3.4. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.

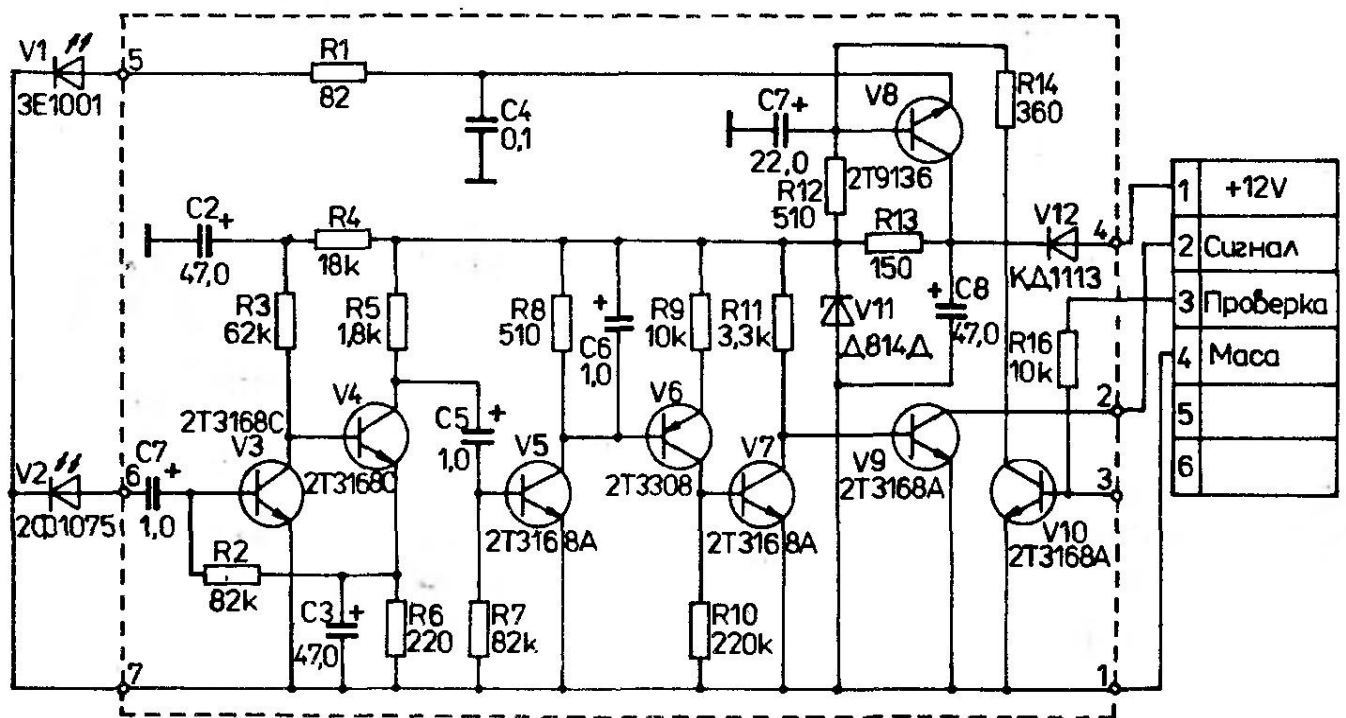


## 4. Указания.

### 4.1. Въвеждане на електрическата схема на електронният възел.

За примерна реализация на електронен възел е избрана унифицирана схема за контрол [1], съдържаща дискретни елементи: 2 типа биполярни транзистори с различна мощност, резистори, неполярни и електролитни кондензатори, светодиоди, фотодиод и изправителен диод, както и четириизводен куплунг. Схемата за контрол е представена на фигура 1.13. Тъй като транзисторите, българско производство, не са представени в библиотеките на AD, можем да използваме аналогични транзистори, представени с библиотеките или да използваме универсалните означения за NPN и PNP биполярни транзистори, като конкретизираме съответния корпус впоследствие, като имаме предвид разсейваната мощност от транзистора. Маломощните NPN транзистори заменяме с транзистор тип 2N3904, а PNP съответно с 2N3906, които са достъпни в библиотеката с дискретни елементи *Miscellaneous Device.IntLib*.

Въвеждането на електрическата схема става във файла „Sheet1.SchDoc“. Въвеждането става като се изберат участващите елементи в електрическата схема от библиотеката с елементи. Библиотеката с елементи се намира в дясната част на екрана (фигура 1.2).



Фиг. 1.14. Схема на унифицирана схема за контрол.

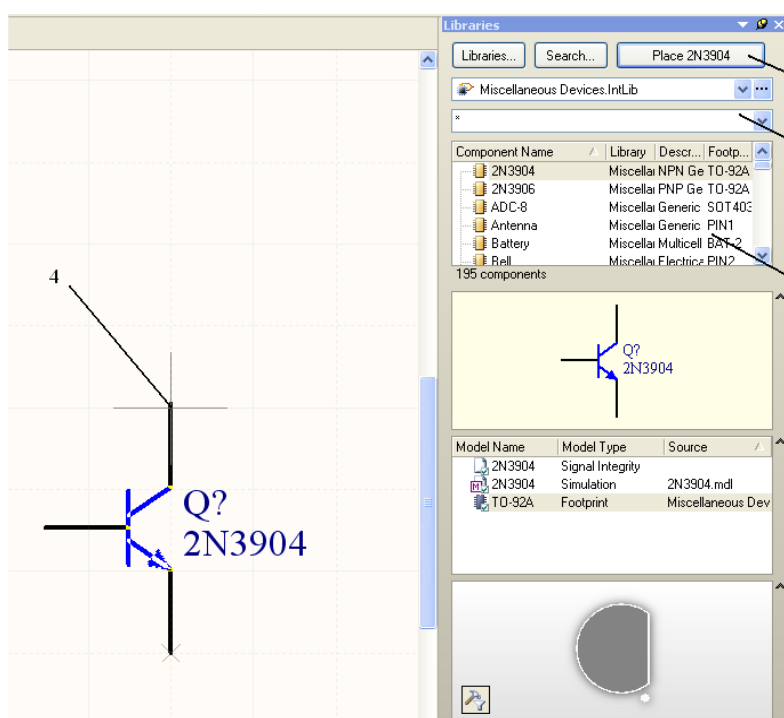
Списъкът с елементи, които ще бъдат използвани за реализирането на унифицирана схема за контрол са посочени в таблица 1 с наименованията в използваната библиотека на дискретни елементи с общо предназначение *Miscellaneous Device*, която по подразбиране се зарежда непосредствено след инсталирането на AD.

Първо ще бъдат поставени транзисторите в схемата. Това става като в полето за търсене се зададе типа на търсеният елемент.

След като бъде открит се маркира с мишката и от бутона Place 2N3904 елемент се поставя в работното поле. Това е представено на фигура 1.15.

Таблица 1. Елементи използвани за реализиране на електронният възел.

Означение на елемента	Тип в библиотеката	Брой елементи
V3, V4, V5, V7, V10	2N3904	5
V6	2N3906	1
R1-R16	Res2	16
C4	Cap	1
V1	LED1	1
V2	Photo Sen	1
V12	Diode 1N4001	1
V11	D Zener	1
C2, C3, C5, C6, C7, C8, C9, C10	Cap Pol 2	1




Фиг. 1.15. Поставяне на елемент в работното поле.

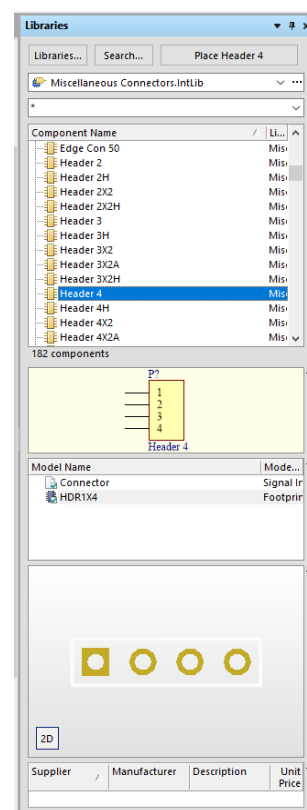
Стъпките за поставяне на елемент са:

- 1 – търсене на елемент;
- 2 – избор на елемента от намерените резултати;
- 3 – бутон за поставяне; поставяне в работното поле;
- 4 – поставяне на елемента в работното поле.

По тези стъпки се поставят останалите елементи от схемата.

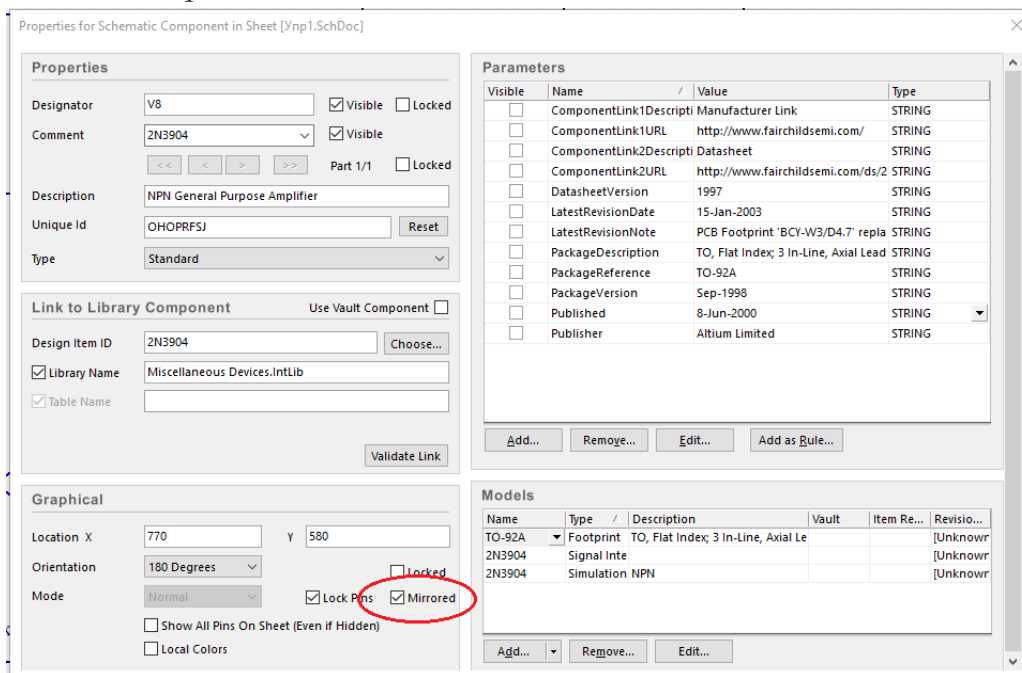
Поставянето на куплунг или присъединителни елементи се извършва по същия начин, но се използва библиотеката *Miscellaneous Connectors*, която също е заредена по подразбиране. За да се смени библиотеката *Miscellaneous Device.IntLib* е необходимо да се щракне с

мишката вдясно от библиотеката на бутона , който дава списък от текущи библиотеки и да се избере новата библиотека *Miscellaneous Connectors.IntLib*. На фигура 1.18 е представено работното поле съдържащо всички елементи от схемата. Както се вижда от фигурата еле-



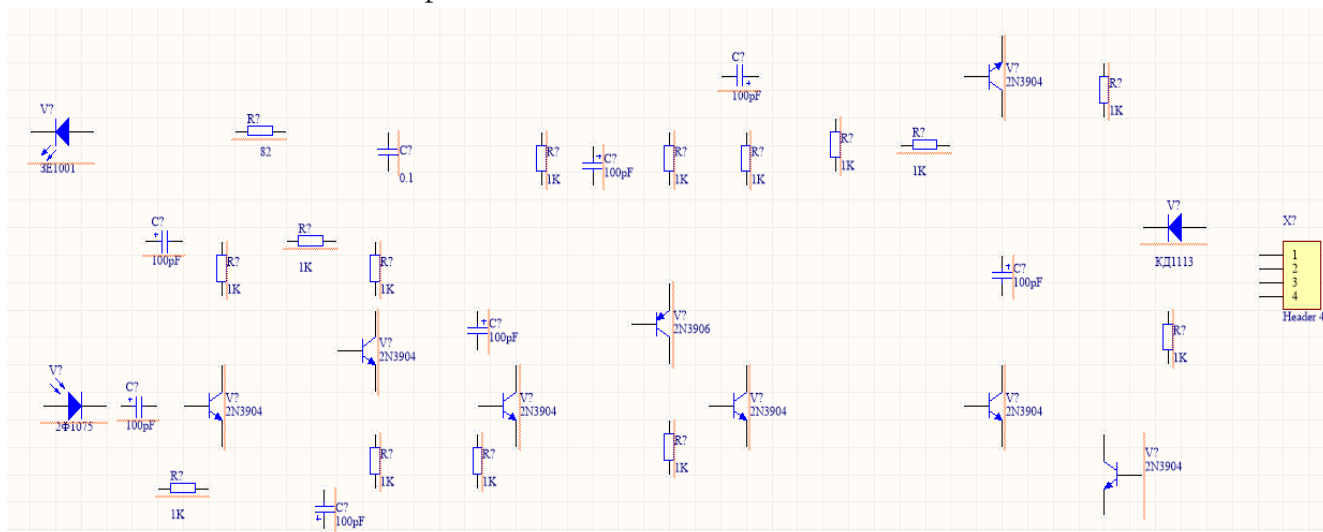
Фиг. 1.16. Поставяне на куплунг в работното поле.

ментите са разположени в правилната си подредба, но не са именувани и не са зададени техните стойности. Задаването на параметрите става с двукратно бързо щракване с ЛБМ върху елемента след което се отваря диалогов прозорец – фигура 1.19. За пример нека бъде взет единият от резисторите. След двукратно щракване и появяване на диалоговият прозорец, в полето „Designator” (Обозначение) се задава обозначението на елемента. В полето „Value” се задава стойността на елемента. В случая трябва като обозначение да бъде дадено R1 и като стойност 82. Интерес представлява въртенето на елементите на 90 градуса по посока на часовниковата стрелка. Това става възможно когато в режим на разполагане на елемент натиснем клавиша *Spacebar*.



Фиг. 1.17. Настройки на параметрите на елемент.

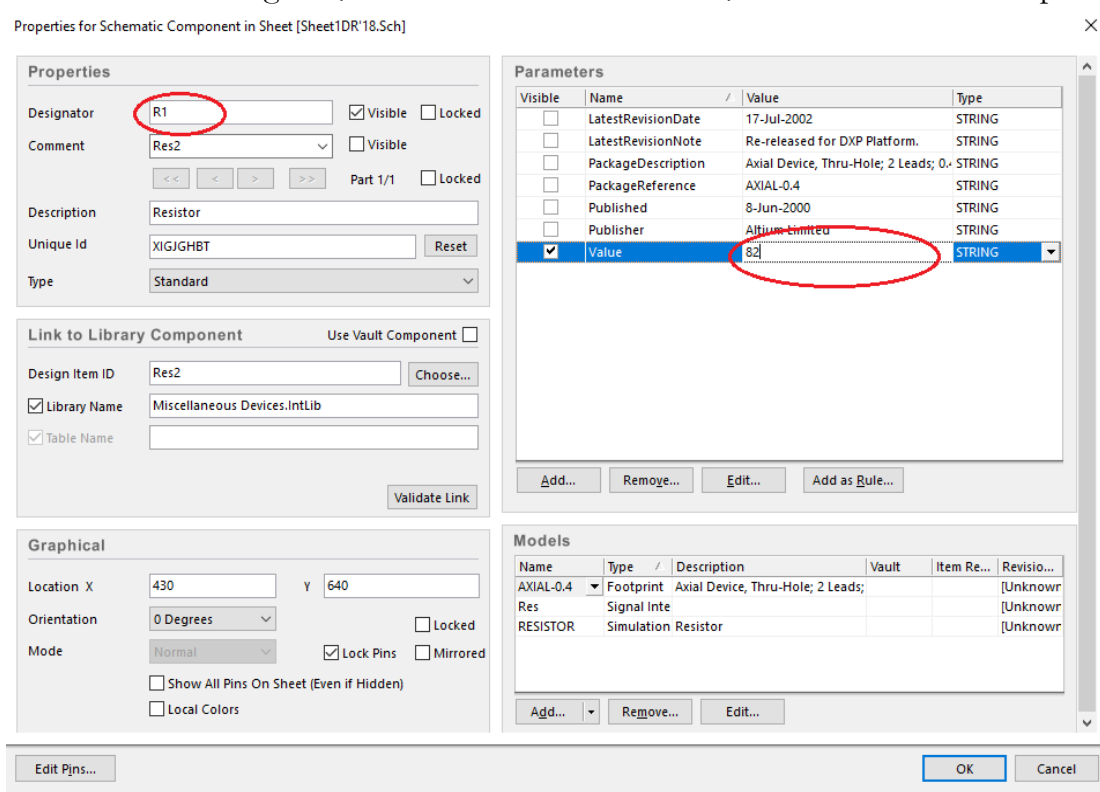
Понякога това не е достатъчно – например при разполагането на транзистора V8 е необходимо той да се обърне огледално. Това става като в режим на разполагане на елемента натиснем клавиш *TAB* от клавиатурата или при вече поставен елемент, щракаме с ДБМ върху него и избираме меню *Properties*. Там в секцията *Graphical* трябва да изберем *Mirrored*, както е показано на фиг.1.17.



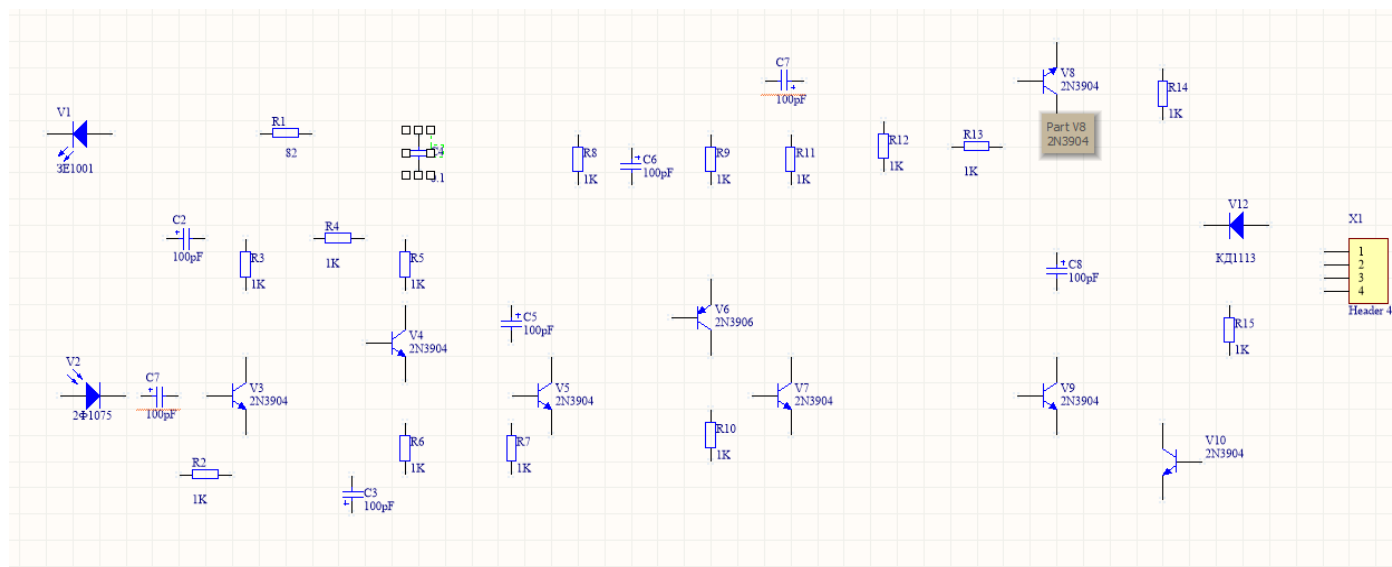
Фиг. 1.18. Разположение на елементите върху работното поле.

Аналогично се номерират останалите елементи и се задават техните стойности. Трябва да се съобрази да не се припокриват номерата на елементите, защото част от тях са с еднакви параметри. На фиг.1.18 е показан изглед на чертожното пространство с елементите от схемата.

Следва означение и въвеждане на стойностите на елементите, които се извършват в екранния прозорец *Properties* на различните елементи, като означението на елемента в схемата се въвежда в частта *Designator*, а стойността в частта *Value*, както е показано на фиг.1.19.




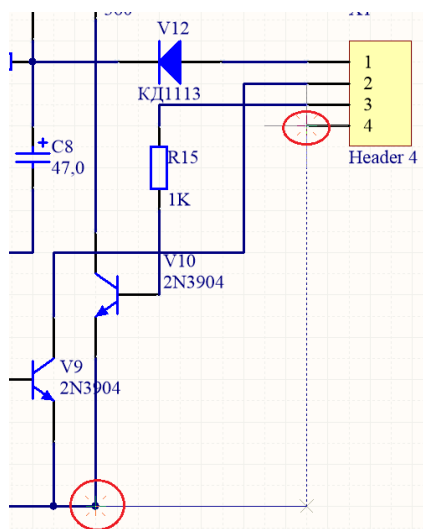
Фиг. 1.19. Диалогов прозорец за въвеждане на означението и стойността на пасивен елемент.



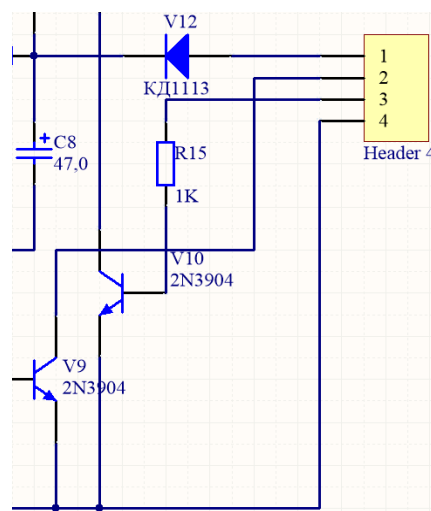
Фиг. 1.20. Разположение на означените елементи със стойности върху работното поле.

## 4.2. Опровождаване на елементите.

След като елементите са разположени, именувани и са зададени стойности им се пристъпва към тяхното опровождаване. Опровождаването може да бъде започнато по два начина. Първият е чрез щракване с левият бутон на мишката върху бутона  - „Place wire”. Вторият е като в работното поле се щракне с десния бутон на мишката и от падащото меню се избере **Place** → **Wire**. След като се избере единият от двата начина се преминава към опровождаването.

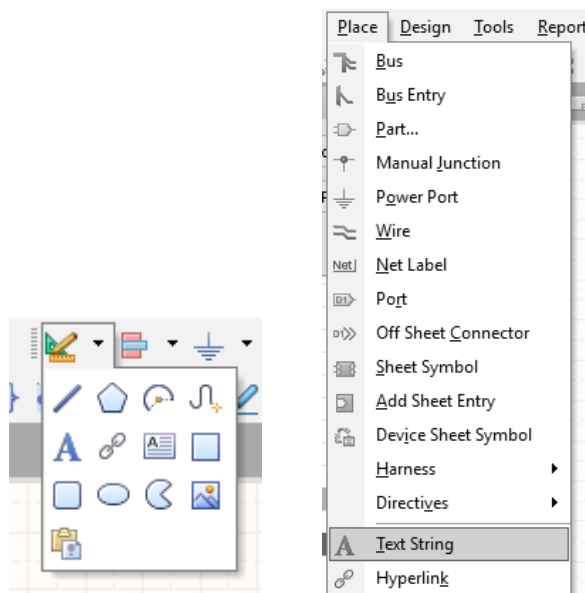


Фиг. 1.21. Опровождаване.



Фиг. 1.22. Опровождени елементи.

След избирането на функцията „Place wire” маркера от стрелка се променя в кръст (фиг. 1.21), с който се извършва опровождаването. Това се прави като се маркира извода на елемента, щракне се върху него с левият бутон на мишката или се натиска бутон „Enter” от клавиатурата за да започне опровождаването.





Фиг. 1.23. Начини за поставяне на кратка текстова информация в схемата.

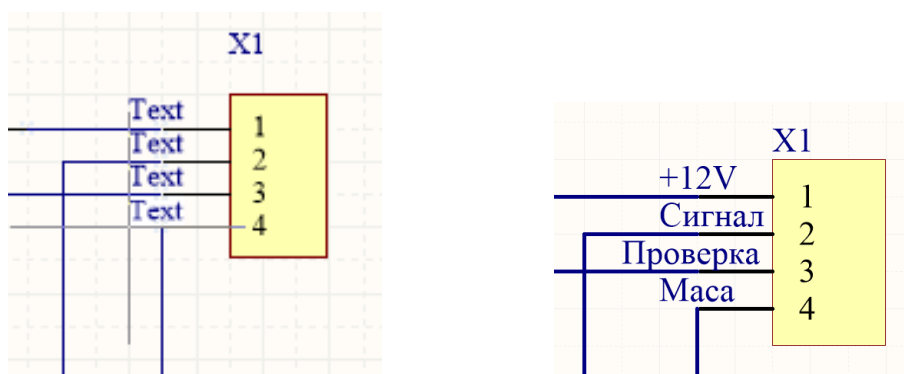
След като започне проводника се разтегля до извода на елемента, с който ще бъде свързан – фиг. 1.21. След като бъде направена връзката „линията” свързваща елементите става солидна – фигура 1.22. По този начин се опровождават всички елементи и се създава връзка между тях. Крайната опровождена схема е представена на фигура 1.26.

### 1.2.6. Поставяне на надписи и допълнителни графични елементи.

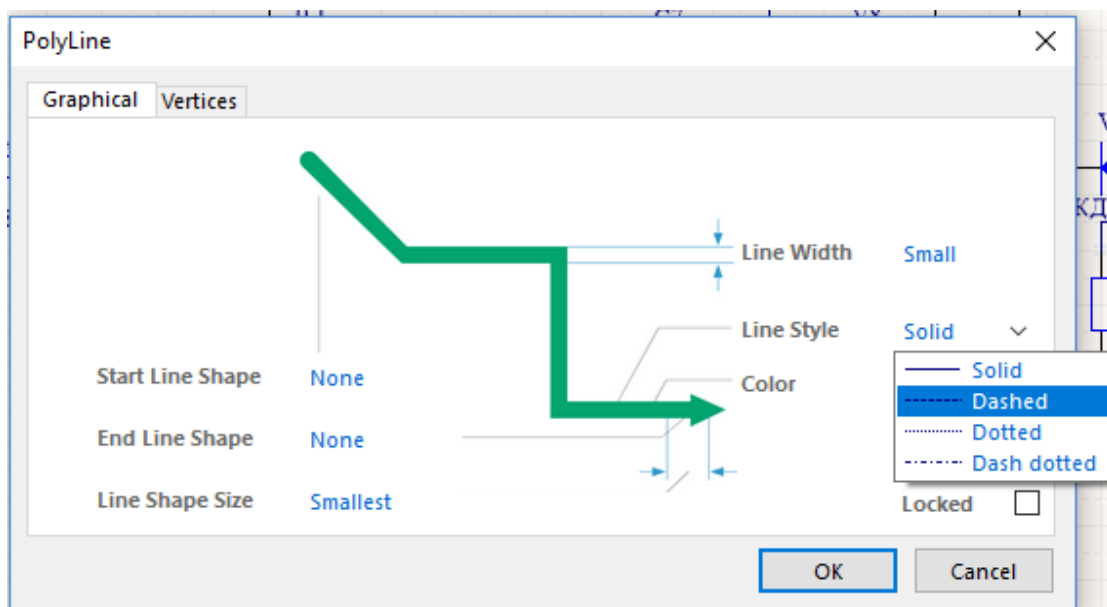
В схемата на устройството от фиг.1.14. фигурират указателни надписи на изводите на куплунга, с който платката трябва да се присъедини електрически към другите елементи в устройството. Начина на поставянето им в AD е чрез използването на набора елементи за

чертане *Drawing Tools*, който е достъпен чрез иконата  и от там **A** или от меню **Place>Text String** - фиг.1.23.

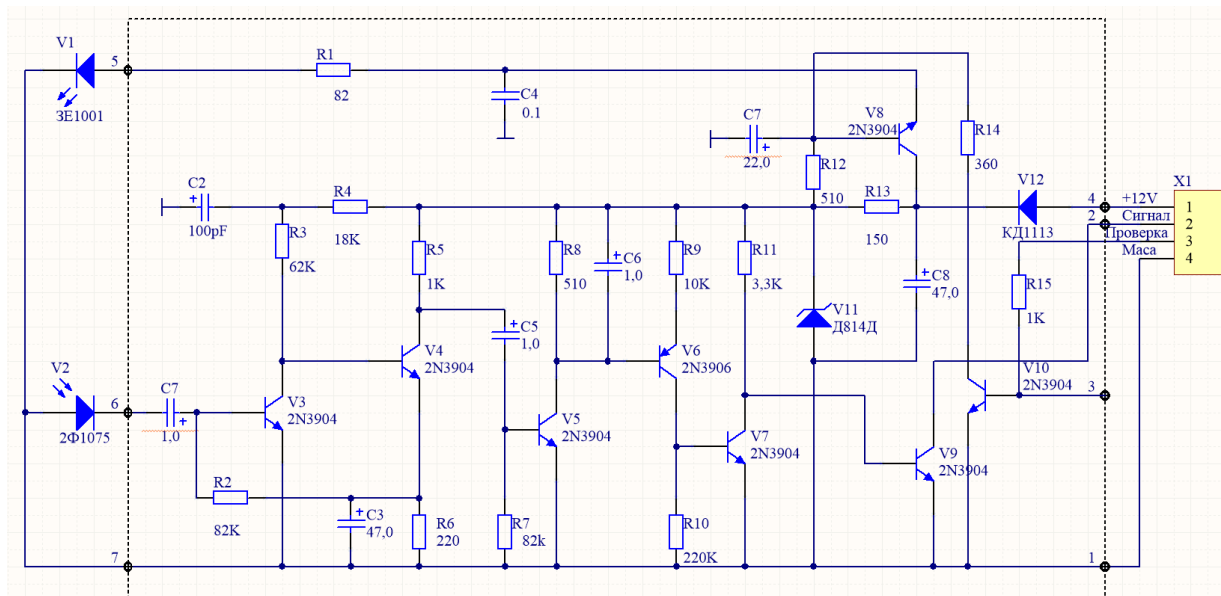
След изпълнение на командата поставяме модифицирания маркер на мястото на което желаем и с еднократно щракване с ляв бутон на мишката или натискане на *Enter* поставяме надписите фиг.1.24. Следва да ги модифицираме съгласно схемата от фиг.1.14. Прекъснатата линия, която показва екранировката на платката, се поставя като се използва инструмента чертожна линия  от *Drawing Tools* или от **Place> Drawing Tools>Line**. Преди поставянето на линията правим настройки чрез бутона TAB, като избираме прекъснатата линия, както е показано на фиг.1.25. Окончателния вид на изчертаната схема е показан на фиг.1.26. Изводите в екранировката се поставят чрез модификация на инструмента Пресечна точка – **Place>Manual Junction**, като се избира *Size – Small* и *Color – 3* (черен цвят). Номерацията на изводите се прави като се използва пак директивата *Text String*.



Фиг. 1.24. Поставяне на надписите на изходния куплунг.



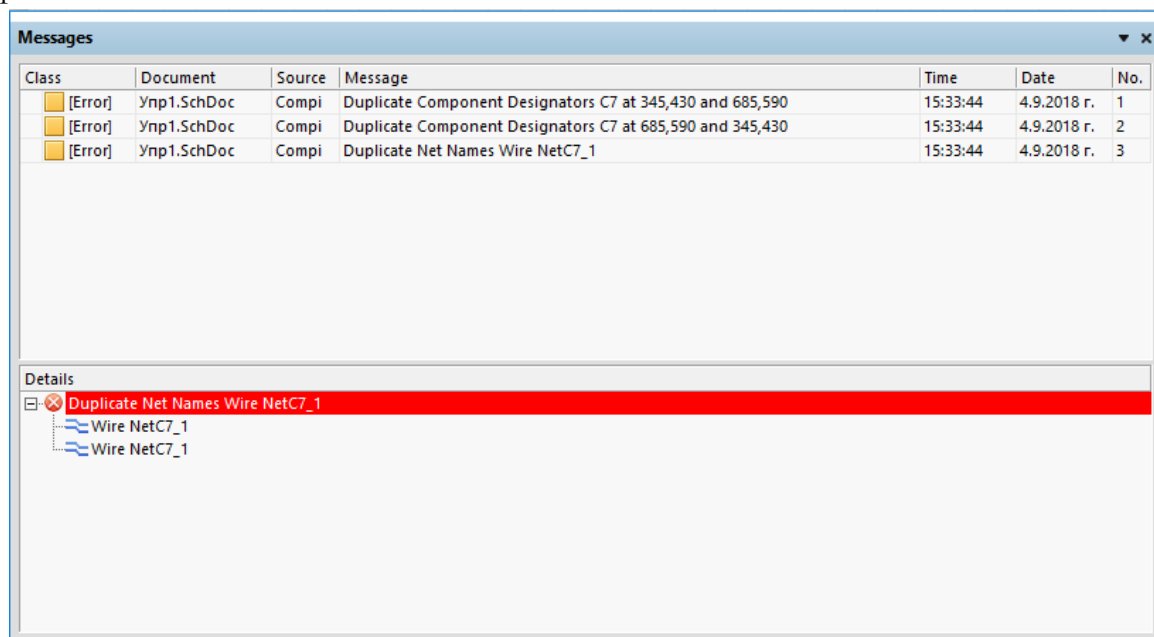
Фиг. 1.25. Поставяне на прекъснатата линия.



Фиг. 1.26. Опроводена схема.

### 4.3. Проверка на електронният възел (схемата) за грешки.

След завършване на опроводяването между отделните елементи на електронният възел трябва да се направи проверка за тяхното правилно свързване, правилно наименование на елементите и други липси и пропуски, които би могло да бъдат пропуснати по време на изчертаването. По време на въвеждането на схемата по подразбиране е включена и действа функцията *Online DRC (Design rules check)*, която следи за нарушаване на чертожните правила. Една от най-честите грешки които се допускат е дублиране в означенията на елементите, което е допуснато в схемата по отношение на C7. Както се вижда и двете означения на двата кондензатора в схемата от фиг.1.26 са подчертани от AD с червена вълнообразна линия за заостряне на вниманието.

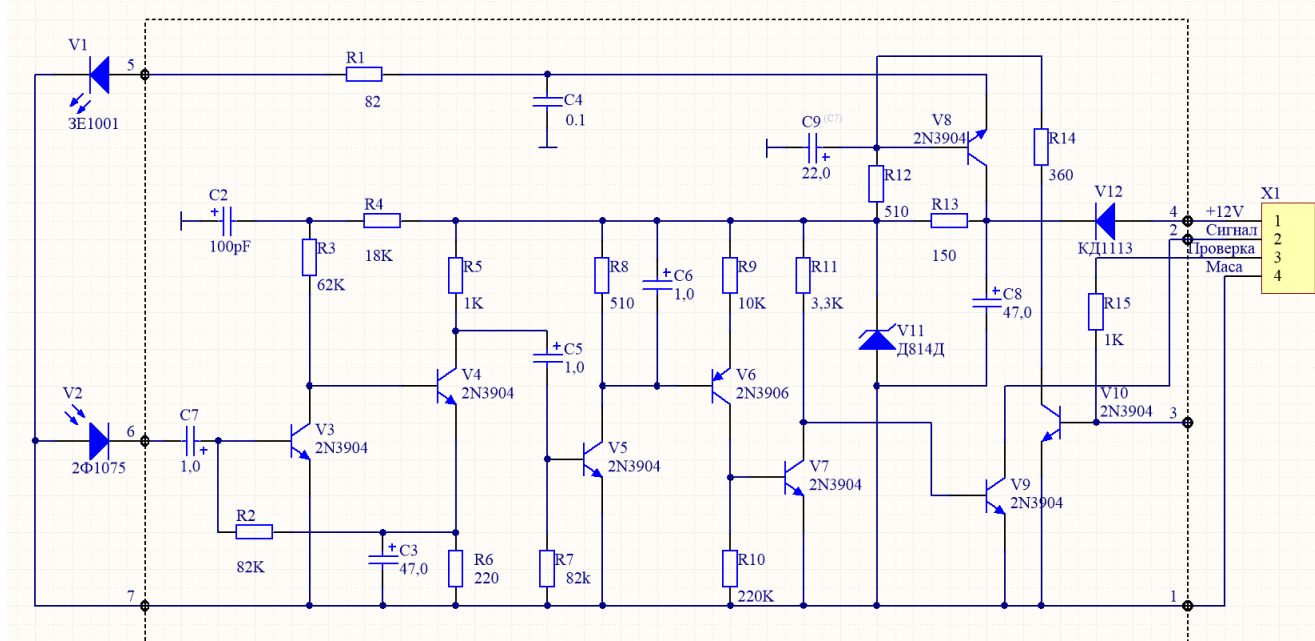


Фиг. 1.27. Прозорец със системни съобщения за грешки.

Проверяването за грешки също се извършва от **Project** → **Compile PCB Project**. След избиране на проверката за грешки в системният прозорец за съобщения (фиг. 1.27) се изписва дали схемата има грешки и дали може да се продължи с изграждането и в платка

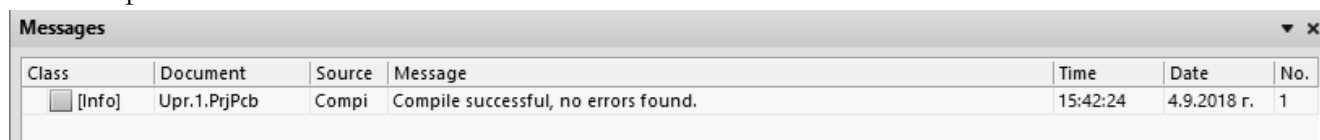
(PCB). Ако прозореца за системни съобщения не е на екрана, той се стартира като в долният десен ъгъл на работният екран се натисне бутон **System** → **Messages**.

От прозореца се разбира кои са дублираните означения на елементи и кои са техните координати, както и дублиране по отношение на сварващите им проводници, което пречи за правилното опроводяване на печатната платка (PCB – Printed circuit board). За отстраняване на грешките преозначаваме по-близкия кондензатор до куплунга като C9.



Фиг. 1.28. Опроводена схема с корекции.

Окончателния вид на схемата с корекциите се вижда на фиг. 1.28. Както се вижда от прозореца със системни съобщения няма открити грешки, което позволява завършването на електронният възел.

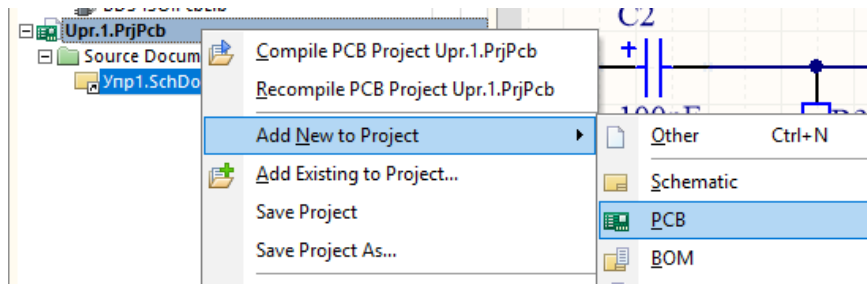


Фиг. 1.29. Прозорец със системни съобщения.

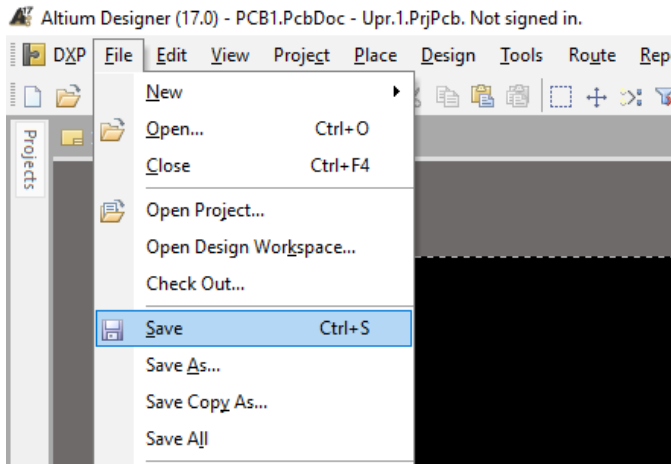
#### 4.4. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.

След като сме въвели принципната схема в AD следващата стъпка е прехвърлянето на информация за изготвяне на печатната платка. За целта трябва да се създаде документ съдържащ PCB, както е показано на фиг.1.30. След създаването на документа, за да е достъпен от AD, трябва първо да се запише, както е показано на фиг.1.31. При това положение във файловата структура на проекта ще фигурират 2 файла - тип \*.schdoc и \*.pcbdoc. Това е условието за да се премине към прехвърлянето на информация от схемотехническата към конструкторската част на програмния продукт, чрез изпълнението на **Design>Update PCB Document** – фиг.1.32.

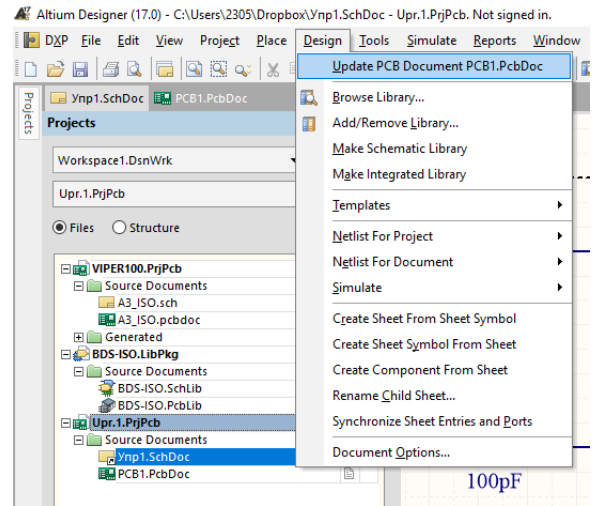




Фиг. 1.30. Създаване на документ съдържащ печатна платка.

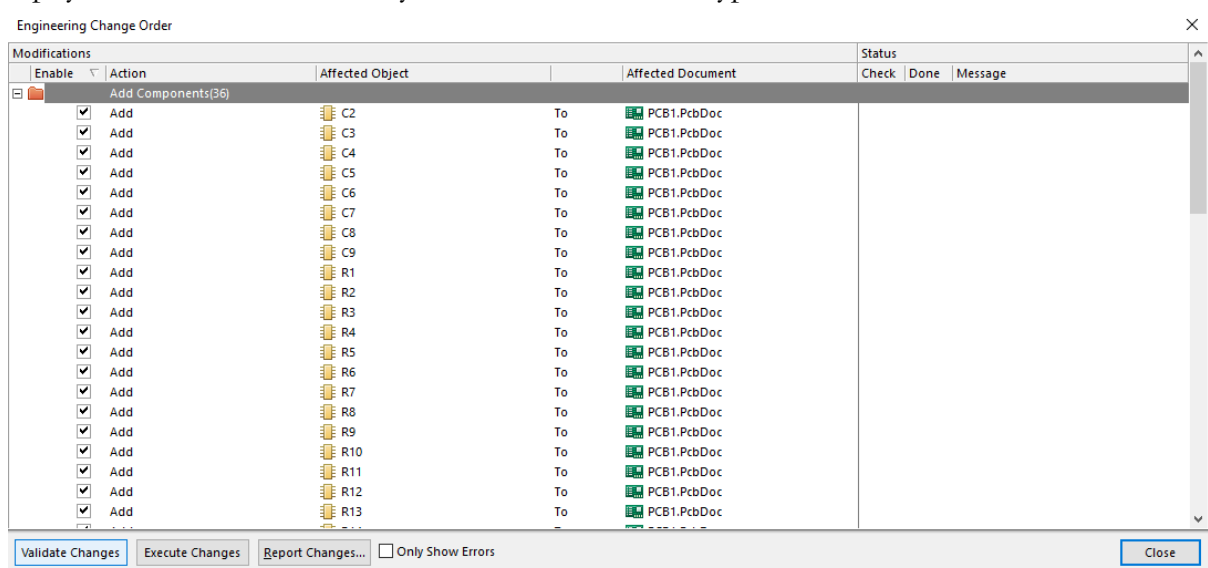


Фиг. 1.31. Съхранение на PCB документ.

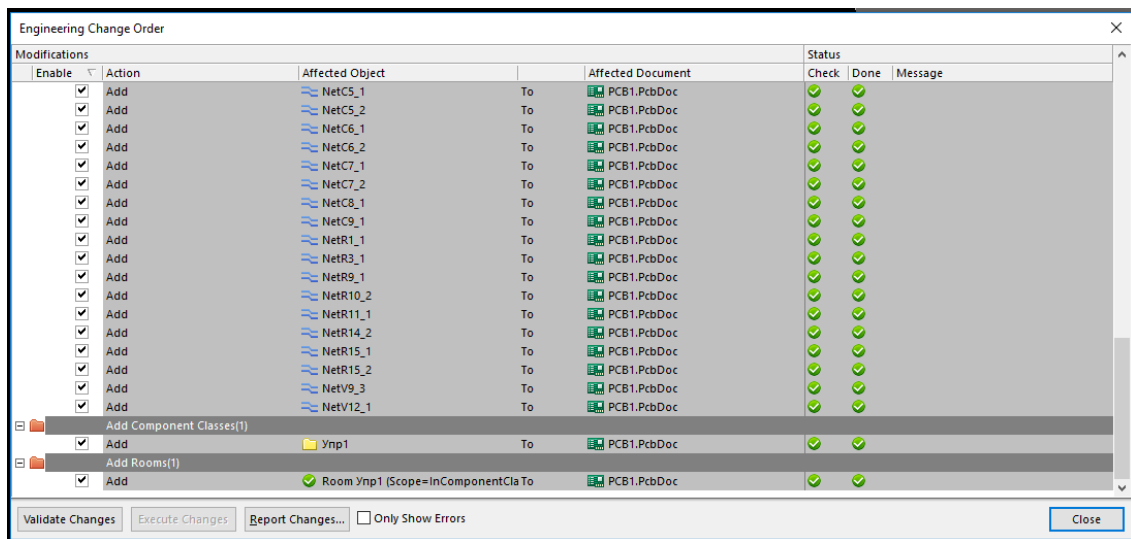


Фиг. 1.32. Прехвърляне на информация.

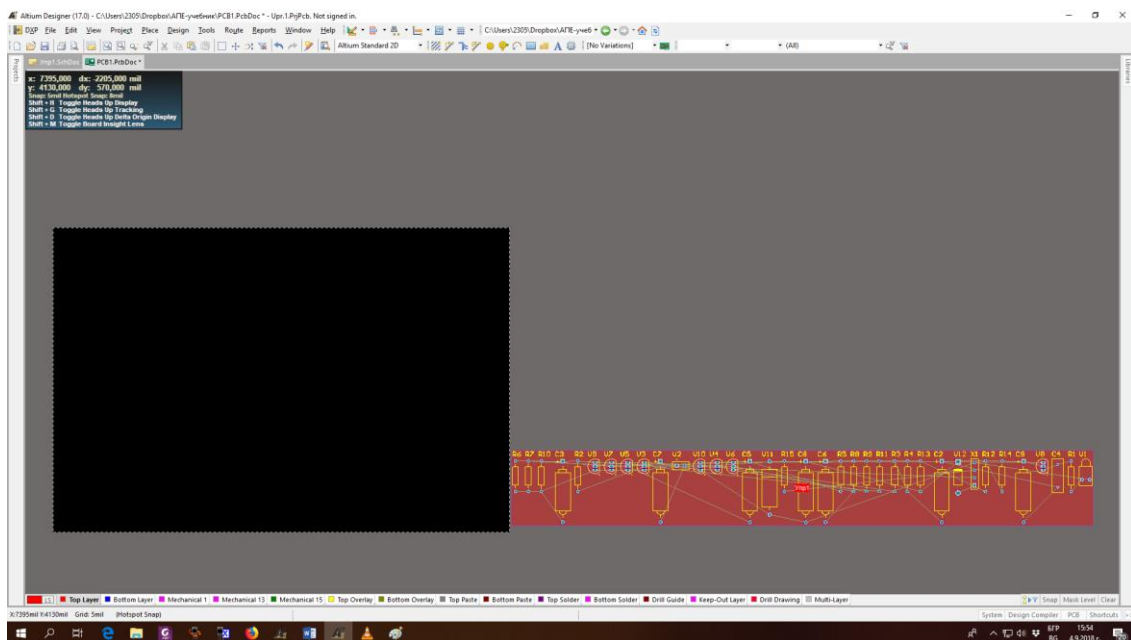
След изпълнението на командата се получава екранния прозорец от фиг.1.33, след което се натиска бутона *Validate Changes* и се получава прозорец, подобен на този от фиг.1.34. Ако статусът на всички елементи и връзки е в зелено, т.е. нямаме грешки, натискаме бутона *Execute Changes* и на екрана до очертанията на печатната платка в черно се получават изображения на корпусите на елементите от схемата и връзките между тях – фиг.1.35. Очертанието в червено е т.н. *Room* – пространство което обединява елементите от една схема, така че чрез преместването му лесно да преместваме елементите от схемата. Тъй като в този проект тази функция няма да се използва, го изтриваме чрез еднократно щракване на мишката върху него и натискане на бутона *Delete* от клавиатурата.



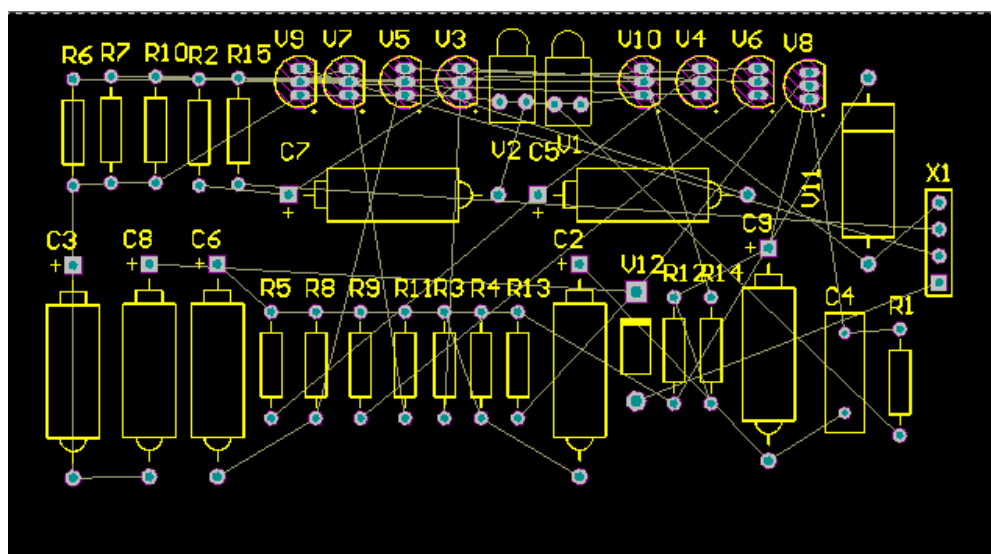
Фиг. 1.33. Екранен прозорец с елементите на схемата.



Фиг. 1.34 Екранен прозорец с проверени елементи от схемата.



Фиг. 1.35 PCB с очертаванията на корпусите на елементите на схемата.

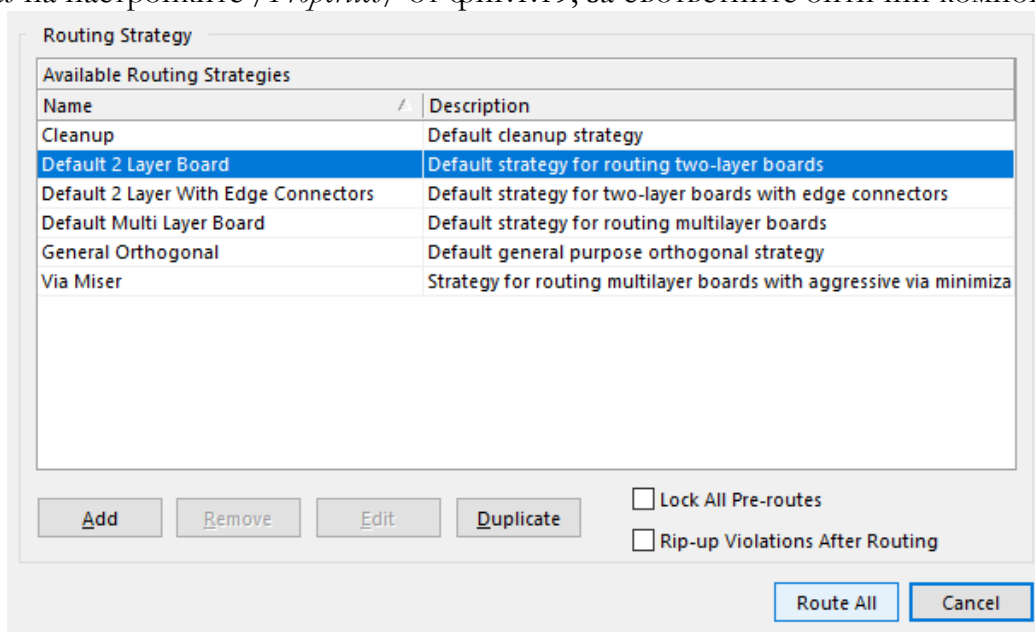


Фиг. 1.36 PCB с очертаванията на корпусите на елементите на схемата.

Следващата стъпка е ръчно разполагане на компонентите в очертавания на печатната платка. Важно е да няма компоненти, разположени на или много близо до ръбовете на платката, а така също да няма застъпващи се или много близо разположени компоненти. Начинът на разполагане на компонентите е много важен за конструирането и правилното функциониране на печатната платка.

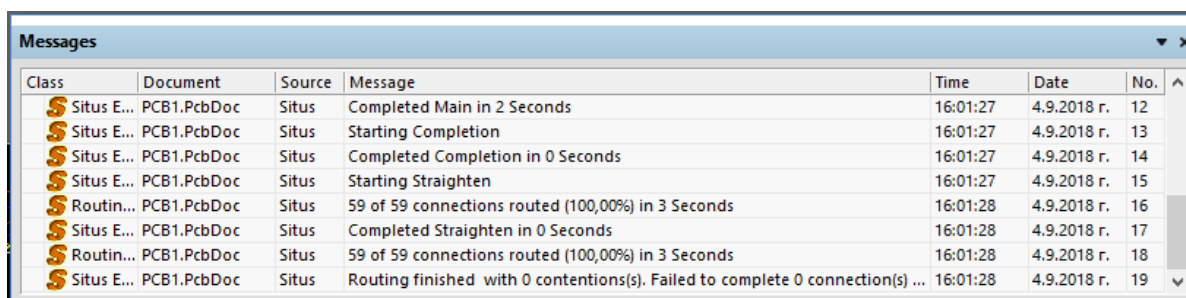
Важно е куплунгите да бъдат разположени близо до външните очертавания на РСВ, за да могат лесно да се опроводят, а светодиода и фотодиода трябва да са достъпни през кутията на устройството – фиг.1.36.

Има вариант те да се изведат на самата конструкция на кутията или на специален пулт и тогава, вместо самите компоненти, могат да се поставят двуизводни куплунги. При това положение трябва да се сменят моделите на отпечатъците на корпусите /*footprint*/ в частта *Models* на настройките /*Properties*/ от фиг.1.19, за съответните оптични компоненти.



Фиг. 1.37. Настройки при автоматично опроводяване на РСВ.

След разполагане на елементите пристъпваме към опроводяване на печатната платка. Използваме режим на автоматично опроводяване, т.е. автоматично разполагане на печатните проводници от частта на AD за автоматично трасиране /опроводяване/ наречена *Situs*.

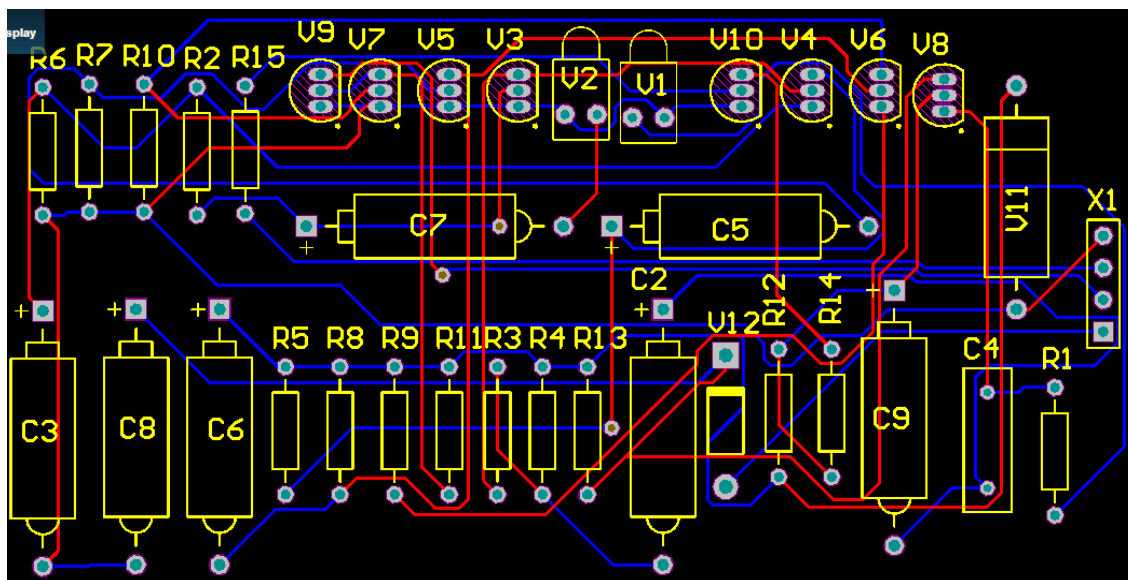


Фиг. 1.38. Екранен прозорец с информация при автоматично опроводяване.

За да се извърши споменатото действие изпълняваме командата **Route>Auto Route>All** при което се появява екранния прозорец от фиг. 1.37. От там избираме *Default 2 Layer Board* и натискаме бутона *Route All*. Екранния прозорец от фиг.1.38 изобразява междинната информация, която се появява в процеса на автоматично опроводяване. Процесът завършва след като се получи съобщение за 100 процентово опроводяване – например 59 of 59 connections routed (100,00 %) in 3 Seconds.

На фиг. 1.39 е представена опроводената печатна платка на разработваната схема като на монитора ще се изобразят в червено печатните проводници на горния слой /Top layer/, а в синьо печатните проводници от долния слой /Bottom layer/. В жълто ще са очертанията на компонентите и означенията им /Top overlay/, което представлява слоя на т.н. „бял“ или сервизен печат на печатната платка. Ако отделните компоненти имат 3D модели, готовата печатна платка може да се разгледа и в 3D режим на изображение, достъпен чрез командата **View>3D Layout Mode**.

В заключение се препоръчва разработения проект да се съхрани като се щракне с левия бутон на мишката върху името на проекта в панела *Projects* и от контекстното меню се избере *Save Project*. За по голяма прегледност и улеснение в по-новите версии на AD може да се генерира архивен ZIP файл с използването на командата *Projects Package* от същото контекстно меню. Тази функция е особено полезна при работа с флаш дискове или запис на сървър за облачни услуги, тъй като обединява всичките файлове на проекта в един архивен файл.



Фиг. 1.39 Опроводена РСВ на унифицираната схема за контрол.

# ЛАБОРАТОРНО УПРАЖНЕНИЕ №2

## СХЕМОТЕХНИЧНО ПРОЕКТИРАНЕ НА ЕЛЕКТРОННО УСТРОЙСТВО С ВИСОКА СТЕПЕН НА СЛОЖНОСТ. РАБОТА СЪС СХЕМНИ БИБЛИОТЕКИ В ALTIUM DESIGNER

### 1. Теоретична обосновка.



Схемните елементи се съхраняват в схемни библиотеки, които могат да бъдат запазени или в чертожната база данни, или като външни файлове, наименувани с разширение .LIB. Доставените с AD схемни библиотеки са запазени в серия бази данни, разположени в директорията C:\Users\Public\Documents\Altium\ADXX\Library.

Елементните библиотеки можете периодично да се обновяват на адрес <https://designcontent.live.altium.com/>.

Всеки схемен елемент съдържа една или повече съставни части, които представляват функционално завършено устройство. Интегралната схема 74LS00 например съдържа четири логически елемента, а кондензаторът има само една съставна част.

Елементите са записани и модифицирани в *Schematic Library Editor*, независим документен редактор, включващ инструменти за управление и редактиране на библиотеките. При работа с програмата е възможно да се отворят едновременно схемната страница и схемният библиотечен редактор. При това елементът може да се премести директно в страницата, и да се редактира неговата информация в самия библиотечен източник.

#### 1.1. Добавяне или изтриване на библиотека от списъка на валидните библиотеки.

За да се осигури достъп до елементите от дадена схемна библиотека, тя трябва първо да бъде добавена към списъка на валидните библиотеки в схемния редактор.

Списъкът на валидните библиотеки може да се извика като се избере Browse Sch-етикета на навигационното дърво, а в падащото меню *Browse* се посочи *Libraries*. (За да се осигури достъп до Browse Sch-етикета, е необходимо да има отворен схемен документ, независимо дали новосъздаден, или вече завършена принципна схема). Съдържанието на панела ще се сменя в зависимост от съдържанието на текущия активен документ. Непосредствено под падащото меню *Browse* се намира списъкът на достъпните библиотеки (фиг. 2.1).

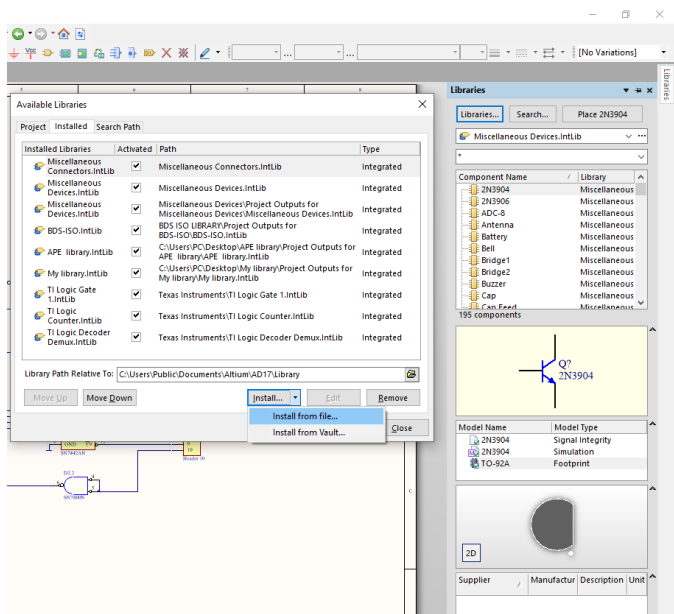
За да се добави дадена библиотека към списъка на валидните библиотеки, се натиска бутон *Add/Remove* разположен върху панела, или от главното меню се избира **Design > Add/Remove Library**. При това ще се отвори диалоговият прозорец *Change Library File List*, чрез който могат да се добавят или изтриват библиотеки от текущия файлов списък.

За да се получи достъп до елементните библиотеки, е необходимо да се отвори поддиректорията Sch (**Design Explorer/Library/Sch**).


От полето Files of Type могат да бъдат избрани два типа файлове - .LibPkg и .IntLib. Различието между двата типа се състои в това, че всеки файл с разширение .IntLib включва една единствена библиотека, докато файловете с разширение .LibPkg съдържат няколко библиотеки.

С двукратно щракване с левия бутон на мишката или с еднократно щракване и натискане на бутона *Libraries...* към списъка на избраните библиотеки (полето *Install*) може да се включи произволна библиотека или база данни с електронни елементи – фиг.2.1.


Изборът на посочените библиотеки се потвърждава с натискане на бутона *Open*, при което диалоговият прозорец *Available Libraries* се затваря, а избраните библиотеки се добавят в списъка на достъпните.



Фиг. 2.1. В списъчното поле на панела *Libraries* се извежда списък на валидните библиотеки, както и на елементите от избраната библиотека.

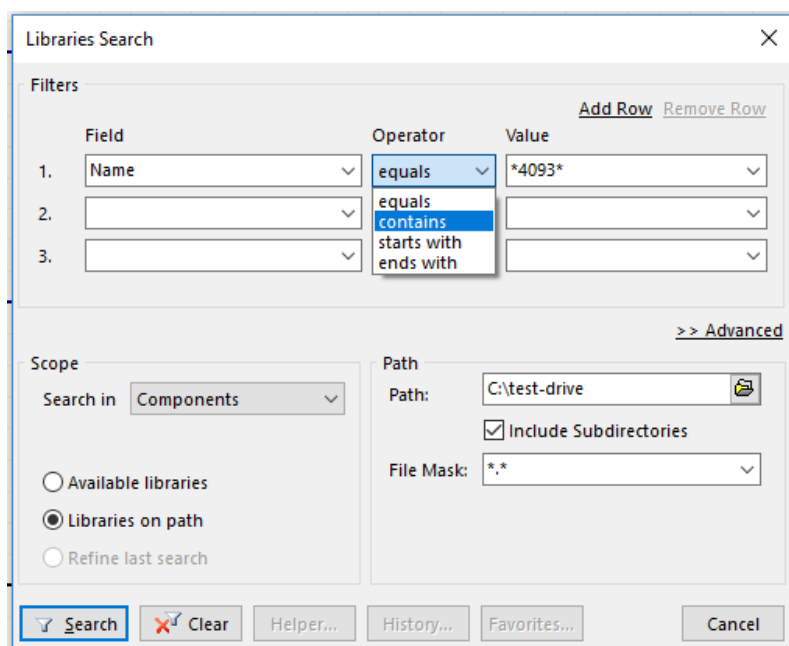
Елементът може да се разположи на чертожната страница по три различни начина - посредством натискане на бутона *Place*, чрез избиране на **Place > Part** от главното меню или с натискане на иконата  /*Place Part*/ във *Wiring Tools*.

Чрез бутона *Tab* може да се влезе в режим на редактиране на избрания елемент, преди неговото разполагане на чертожния лист.

След като една или няколко библиотеки са добавени към активните библиотеки в списъчното поле, елементите включени в тези библиотеки, могат да се разглеждат в отделен прозорец. За целта трябва да се натисне иконата  /*Browse*/ или от главното меню да се избере **Design > Browse Library** и да се отвори прозорецът *Libraries*.

## 1.2. Търсене на компонент.

AD включва възможност за претърсване на всички схемни библиотеки, с цел откриването на определен елемент. За целта, при активирана схемна страница, се натиска бутонът *Search* в панела на схемните библиотеки или се избира **Tools > Find Component**, за да се отвори диалоговият прозорец *Libraries Search* (фиг. 2.2). В полето *Value* се задава означението на търсения елемент. В полето *Operator* е добре да се избере *contains* за да може да се търси в имена съдържащи написано във *Value*, тъй като различните производители използват различни представки и наставки. При оператор *equals*, за да се елиминира това различие е добре при търсенето символът да бъде изписан по следния начин *\*4093\**.



Фиг. 2.2. Търсене на схемен компонент.

След като се открие желаният компонент, съществува възможност за добавяне на библиотеката в която той се намира или ако е необходимо, елементът може първо да се редактира и след това да се добави.

### 1.3. Изтриване на компонент от схемна библиотека.

За да се изтрие компонент от дадена библиотека, е необходимо файла на библиотеката да се отвори в *Design Explorer*, да се активира панела SCH Library, да се селектира ненужния компонент и с бутона *Delete* от панела да се изтрие. Друг начин е компонентът да се посочи в списъчното меню с натискане на ляв бутон на мишката върху него и от главното меню се избира **Tools > Remove Component**.

Обновяване на схемната страница след редактиране на библиотека

След редактиране на компонент от дадена схемна библиотека, е необходимо ръчно да се обнови схемната страница, в която се използва редактираният компонент. Преди обновяването е необходимо да се отворят всички схемни страници, в които е разположен редактираният компонент. За да се осъществи обновяването, се натиска бутона *Update Schematics Sheets* в списъчното поле или се избира **Tools > Update Schematics** от главното меню.

### 1.4. Доклади в режим на редактиране

В режим на редактиране автоматично се изработват три доклада:

При избор на **Reports > Component** се създава доклад, който съдържа описание на активния компонент - брой елементи, включени в неговата структура, номера на изводите и предназначение, име на групата към която принадлежи и т.н. Този доклад има разширение .CMP. При избор на **Reports > Library List** се създава доклад, който съдържа списък на компонентите в библиотеката и тяхното описание. Този доклад има разширение .REP. При избор на **Reports > Library Report** се създава доклад, който съдържа отново списък на компонентите в библиотеката и тяхното описание, но с разширение .Doc. При избор на **Reports > Component Rule Check** се отваря диалогов прозорец, който дава списък на възможните сфери на компонентната проверка. Избират се атрибутите, за които да бъде направена проверка и се натиска бутонът ОК, в резултат на което ще се генерира доклад с разширение .ERR. извеждащ списък на компонентите, които нарушават зададените условия.

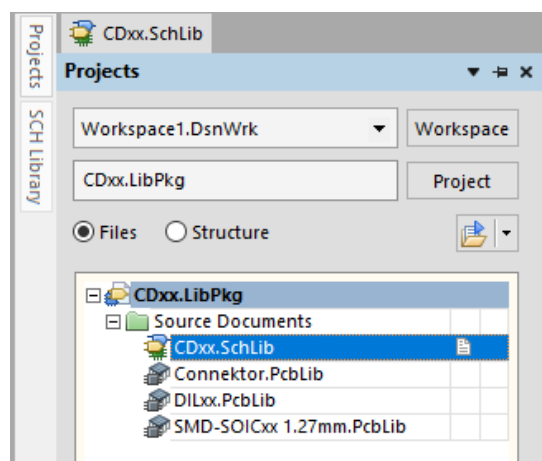
Всички доклади се записват в същата директория, в която е съхранен проектът, по който работите в момента.

В полето *Scope*, чрез избор от падащия прозорец, се задава обсегът на търсене. Достъпни са три възможности: *Libraries on path* (зададен път), *Available Libraries* (активирани библиотеки), *Path* (път на всички устройства).

Ако търсенето не даде резултати, се проверява дали пътят (*Path*) е правилно зададен. (Опитайте търсене на компонент, за който знаете, че съществува в дадена библиотека за да проверите дали всичко е настроено правилно.)

## 1.5. Добавяне на нови библиотеки в Altium Designer.

От страницата на AD можете периодично да изтегляте и обновявате библиотеките.



Фиг. 2.3. Компонентите от библиотечните файлове могат да се разгледат в работния екран на Design Explorer.

Обновяващите файлове са в ZIP-формат и са дадени в списък, съгласно наименованието на фирмата производител на компонентите. След като изтеглите и разархивирате съответния файл, с двукратно щракване върху иконата му можете да стартирате **Design Explorer** (фиг. 2.3), който ще ви позволи да разгледате новите компоненти, включени в обновяващия файл.

**SchLib**-файлът включва схемните означения на новите компоненти. **PcbLib**-файлът съдържа новите компонентни отпечатъци, които ще се добавят към РСВ-библиотеката. **SimLib**-файлът съдържа новите компоненти,

които ще обогатят съществуващата симулационна библиотека.

## 2. Цел на лабораторното упражнение.

*Усвояване на уменията за работа със схемотехничните библиотеки на Altium Designer за схемотехнично проектиране на електронни схеми с интегрални схеми. Търсене на схемотехничен библиотечен елемент.*

### 3. Задачи на лабораторното упражнение.

3.1. Запознаване с принципната електрическа схема и елементите на електронен метроном с цифрови интегрални схеми.

3.2. Търсене на елементите от схемата в предварително заредените библиотеки. Работа със схемотехнични библиотеки. Търсене на елемент в директория със схемотехнични библиотеки.

3.3. Опроводяване на елементите и ERC проверка.

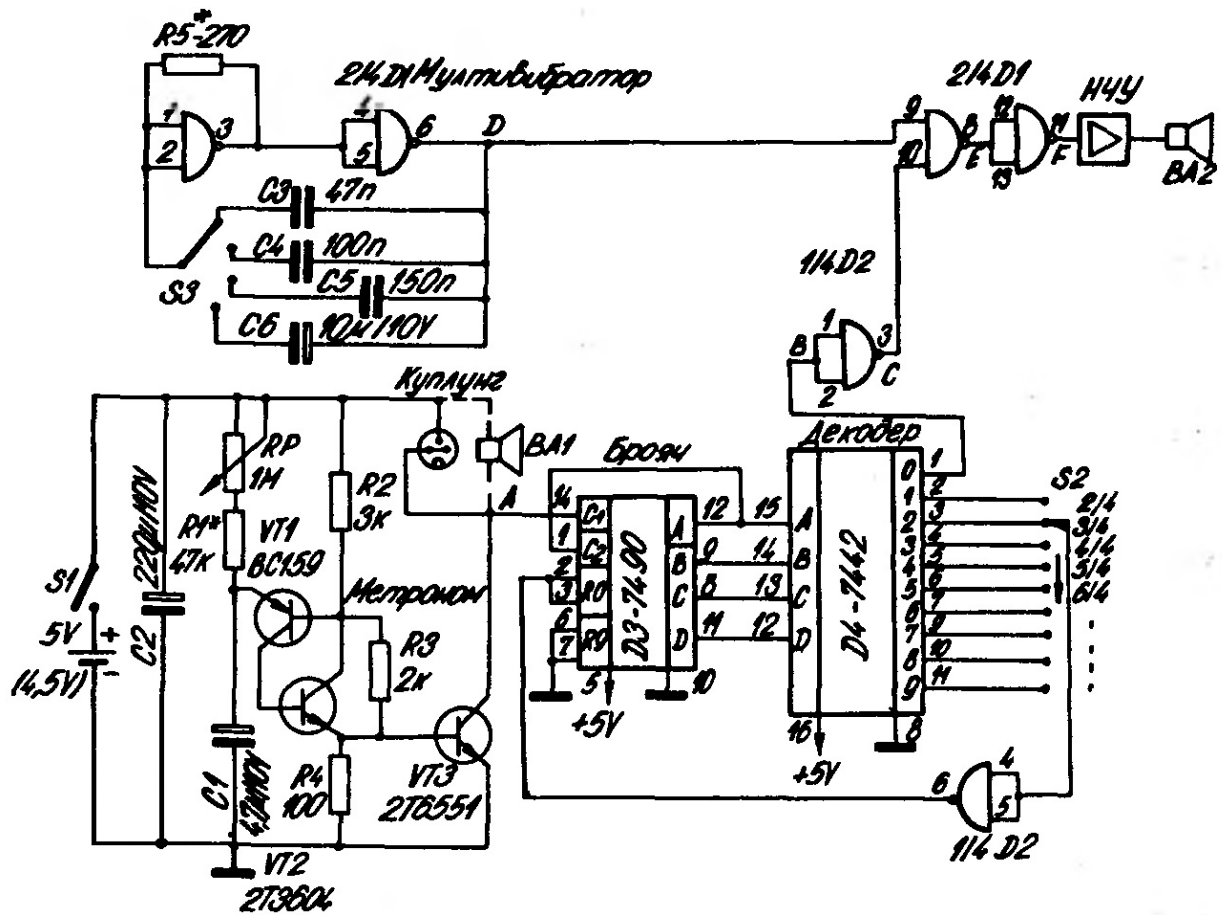
3.4. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.

### 4. Указания.

4.1. Запознаване с принципната електрическа схема и елементите на електронен метроном с цифрови интегрални схеми.

Електронния възел с дискретни елементи и интегрални схеми, представен на фиг.2.4, представлява схема на електронен метроном, подробно описан в [2]. Схемата съдържа дискретни елементи: 3 биполярни транзистора с различна мощност, 4 резистора, 4 неполярни и 2 електролитни кондензатора, 3 механични ключа и превключвателя. Използвани са цифрови интегрални схеми: 6 логически елемента тип NAND – ИС SN7400, брояч - ИС SN7490 и декодер – ИС SN7442.



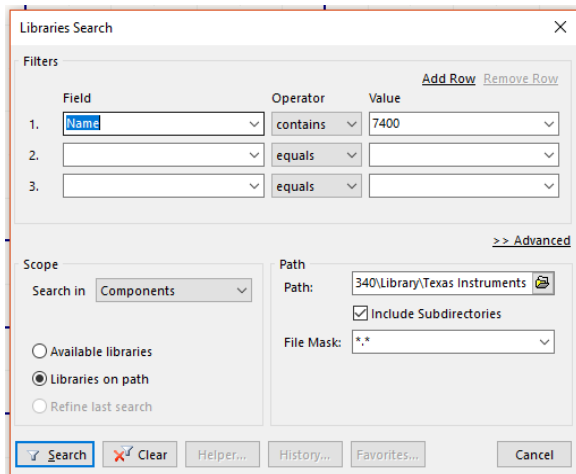


Фиг. 2.4. Схема на електронен метроном.

Тъй като превключвателите и ключа S1 не се монтират на печатна платка, то е уместно те да се заменят с куплунги с брой изводи, съответстващи на изводите им. Това важи и

за високоговорителите BA1 и BA2. Транзисторите VT2 и VT3 са българско производство и липсват в библиотеките на AD. Поради тази причина се използват транзисторите от библиотеката с дискретни елементи Miscellaneous Device.IntLib, като се преименуват. Пасивните елементи се намират в същата библиотека. Куплунгите за превключвателите и ключа се намират от библиотеката Miscellaneous Connectors.IntLib.

Новия елемент се явява потенциометъра RP, който се поставя от библиотеката Miscellaneous Device.IntLib

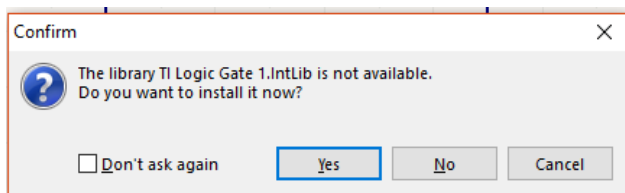


Фиг. 2.5. Търсене на схемни компоненти SN7400.

като библиотечен елемент RPOt, независимо от факта, че не съответства на стандартното обозначение.

**4.2. Търсене на елементите от схемата в предварително заредените библиотеки. Работа със схемотехнически библиотеки. Търсене на елемент в директория със схемотехнически библиотеки.**

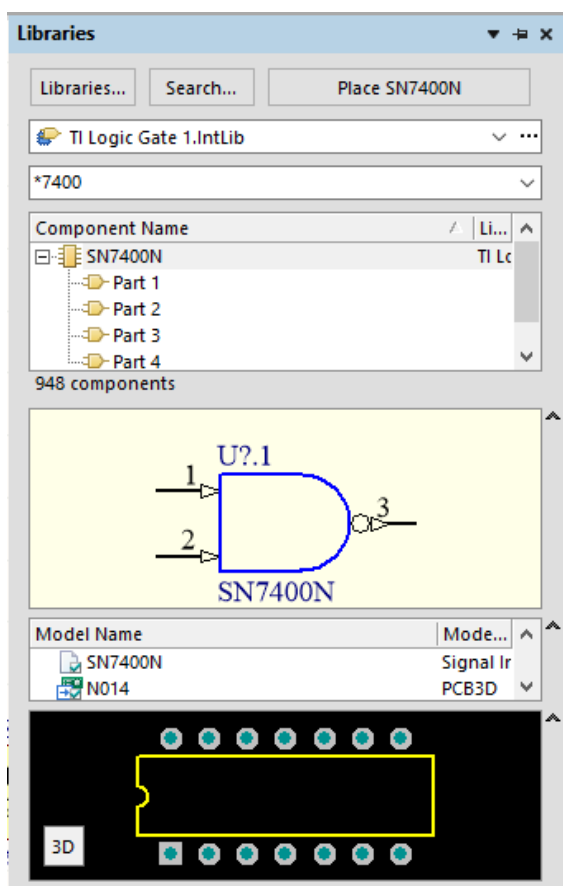
Въвеждането на схемата става като първо се създава нов проект. От главното меню се избира **File** → **New** → **Project** → **PCB Project**. В отворения се екранен прозорец наречен New Project се въвежда името на проекта, в случая Upr.2.PrjPcb в частта Name и дестинацията на директорията в която е записан файла на проекта, в частта Location. След създаването



Фиг. 2.6. Въпрос за инсталиране на библиотека.

на проекта в него трябва да се добави файл съдържащ схема. Това става като от бутон **Project** се избере **Add New To Project** → **Schematic**, както беше направено в първото упражнение или с командата от главното меню **File** → **New** → **Schematic**, чрез която автоматично се създава в създадения и записан файл на проекта, схемотехническият файл Sheet1.SchDoc. Препоръчително е да се смени името на файла, например с кликане на ДБМ върху името му, да се избере от падащото меню Save as Upr.2.SchDoc.

Логическите елементи не са достъпни в досега използваните библиотеки и затова се



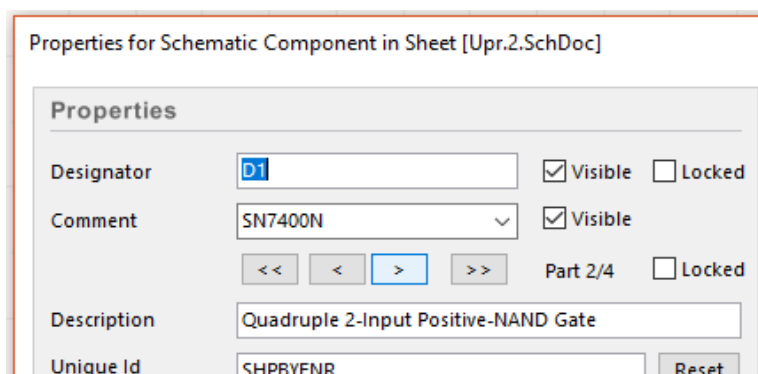
Фиг. 2.7. Символ ни схемен компонент SN7400 в библиотеката.

налага да се търсят в библиотеките на AD. Търсенето става според описаното в т.1.2 като се има названието на всеки един от цифровите интегрални схеми. При търсене на елементите от ИС D1 и D2, които са тип SN7400, за да намалим времето за изпълнение, конкретизиране търсенето да се осъществи само в библиотеките на производителя Texas Instruments, както е показано на фиг. 2.5. След намирането на библиотечния компонент програмата извежда съобщение, че библиотеката съдържаща търсения елемент не е достъпна, тъй като не е заредена в списъка с достъпни библиотеки. Съгласяваме се с инсталирането на библиотеката при което става възможно разполагането на логическия елемент в чертожното пространство. Трябва да се отбележи, че библиотечния символ отговаря само на един логически елемент на ИС SN7400, т.е. търсената ИС е многоелементна и съдържа 4 логически елемента с различна номерация на изходите. За да има съответствие със схемата от фиг.2.4 трябва да се обърне внимание на

обозначението на логическите елементи. Мултивибраторът е изграден с помощта на първите два елемента на ИС D1, следователно трябва да използваме Part1 и Part2 от ИС от библиотечния компонент SN7400, който е показан на фиг.2.7. Друг подход който може да се използва при многоелементни библиотечни компоненти е след поставянето на отделните елементи те да се редактират, като се промени от там използваната част. Това става с на-

лага да се търсят в библиотеките на AD. Търсенето става според описаното в т.1.2 като се има названието на всеки един от цифровите интегрални схеми. При търсене на елементите от ИС D1 и D2, които са тип SN7400, за да намалим времето за изпълнение, конкретизиране търсенето да се осъществи само в библиотеките на производителя Texas Instruments, както е показано на фиг. 2.5. След намирането на библиотечния компонент програмата извежда съобщение, че библиотеката съдържаща търсения елемент не е достъпна, тъй като не е заредена в списъка с достъпни библиотеки. Съгласяваме се с инсталирането на библиотеката при което става възможно разполагането на логическия елемент в чертожното пространство. Трябва да се отбележи, че библиотечния символ отговаря само на един логически елемент на ИС SN7400, т.е. търсената ИС е многоелементна и съдържа 4 логически елемента с различна номерация на изходите. За да има съответствие със схемата от фиг.2.4 трябва да се обърне внимание на

натискане на бутона Tab по време на поставянето на елемента или с двойно щракване на дес-



Фиг. 2.8. Смяна на номера на елемента.

ния клавиш на мишката върху поставения елемент, за да се отвори екранния прозорец за настройки Properties. След отварянето му в горния ляв ъгъл след Comment са разположени надпис с текущата част на многоелементния компонент, в случая това е 2 част от общо 4 части и стрелки за смяна на частта, както е показано на фиг.2.8,

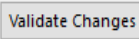
като началния и крайния елемент са достъпни с натискането на бутоните съответно << и >> , а чрез бутоните < и > може да сменяме текущия елемент с намаляваща или увеличаваща се номерация.

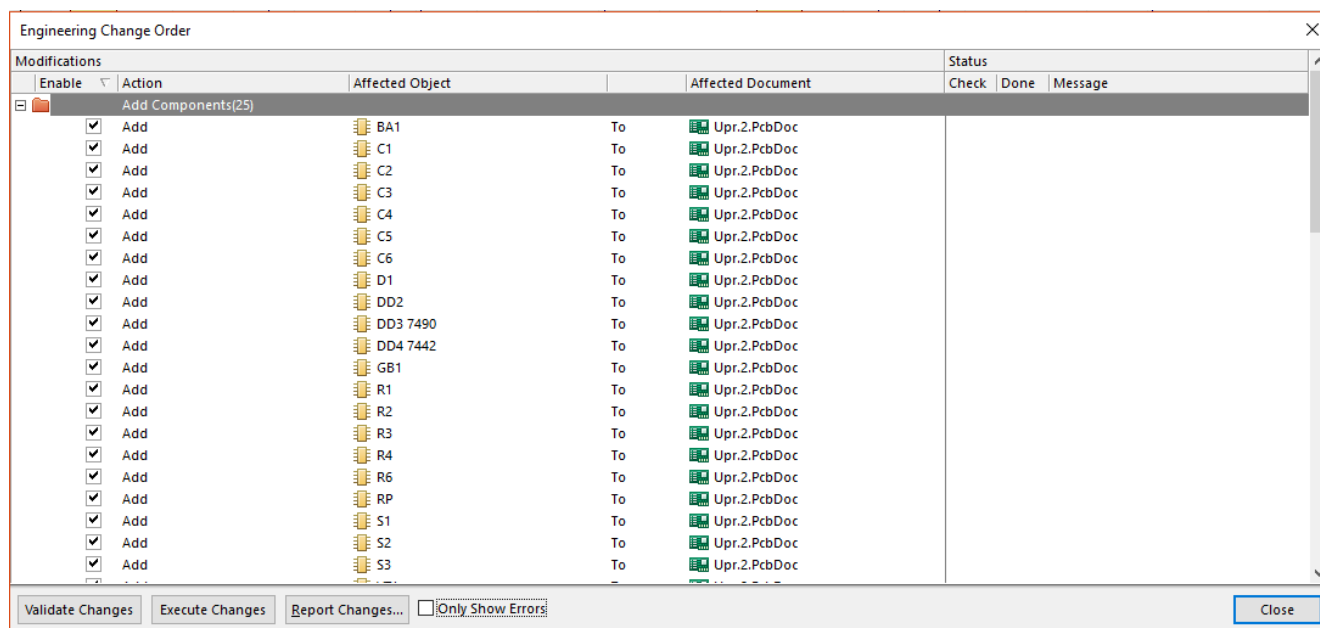
Поставянето на куплунгите за превключвателите S1, S2 и S3, както и за изходите към високоговорителя BA1 и към нискофrequent усилвател НЧУ се извършва, като се използва библиотеката Miscellaneous Connectors, която е заредена по подразбиране. Подходящите компоненти са Header 2 за S1, BA1 и НЧУ, за S3 Header 5, а за S2 Header 10. Номера след Header показва броя на изходите на едноредовия куплунг за печатна платка, като той е подходящ за непосредствено запояване на проводници към платката, особено за такива от лентов кабел. След разполагането на компонентите в чертожното пространство се пристъпва към опроводяването им като се използва инструмента Wire.

### 4.3 Опроводяване на елементите и ERC проверка.

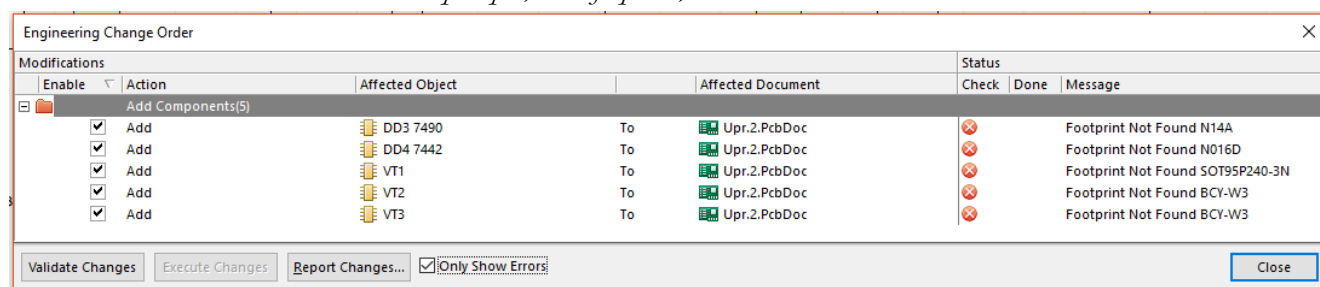
След завършване на опроводяването между отделните елементи на електронният възел трябва да се направи проверка за тяхното правилно свързване, правилно наименование на елементите и други липси и пропуски, които би могло да бъдат пропуснати по време на изчертаването. Задължително условие за да пристъпим към проверка е предварително да сме създали файл, съдържащ печатна платка, който да е включен в проекта. За целта можем да използваме командата **File** → **New** → **PCB**, като е желателно създадения файл PCB1.PcbDoc да бъде преименуван, например в Upr.2.PcbDoc.

Проверяването за грешки се извършва от **Design** → **Update PCB Document** Upr.2.PcbDoc при което се отваря прозореца *Engineering Change Order*. Натискаме бутона

 и отметката на *Only Show Errors* от фиг. 2.9 и получаваме прозорец със съобщенията за грешки показан на фиг.2.10. Грешките са от типа Footprint Not Found и показват че съответстващите на схемотехнични компоненти отпечатащи на корпуси /footprint/ за PCB не са намерени в заредените в паметта PCB библиотеки.

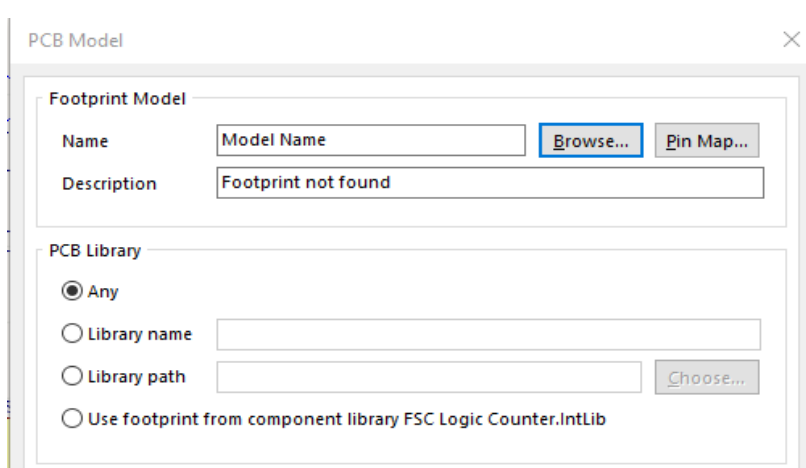


Фиг. 2.9 Прозорец с информацията за елементите от схемата.



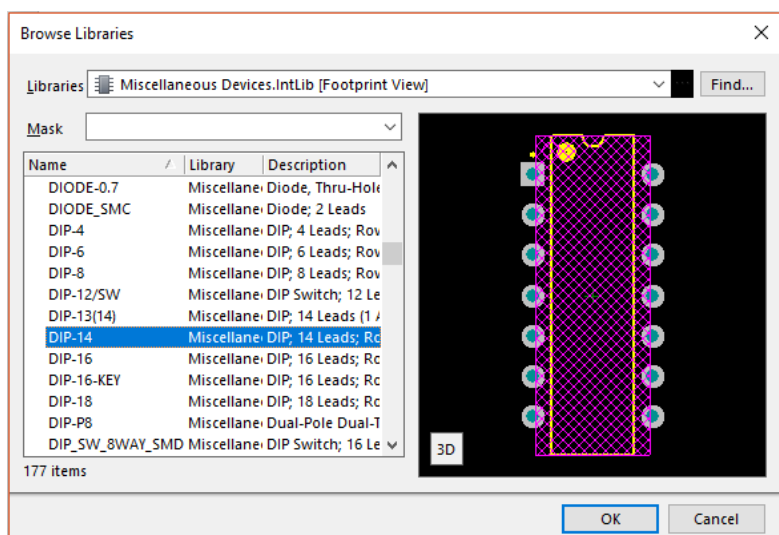
Фиг. 2.10 Прозорец с информацията за възникналите грешки.

За да отстраним възникналите грешки трябва да проверим какви корпуси притежават реалните елементи от техническата им документация и евентуално да подберем правилните корпуси от библиотеките с компоненти за РСВ в директорията с библиотеки на AD.



Фиг. 2.11. Диалогов прозорец за смяна на корпус на компонент.

отношение на първия компонент DD3 -DM7490, след търсене в Internet намираме в техническата документация [3], че ИС се произвежда от Fairchild с фирмено означение на корпуса N14A, което съответства на международното означение PDIP-14. Променяме корпуса на DD3 към съответстващия компонент DIP-14 от библиотеката Miscellaneous Device.IntLib. Това става като се кликне с ДБМ върху елемента от схемата, в случая DD3 и от падащото меню се избере Properties. Отваря се диалогов прозорец за настройки подобен на този от фиг. 1.18, но тук ни интересува частта Models, където натискаме Add и се отваря прозореца PCB Models, показан на фиг.2.11. С бутона Browse избираме библиотеката Miscellaneous Device.IntLib /Footprint View/, а от там компонента DIP-14, както е показано на фиг.2.12. Препоръчи-

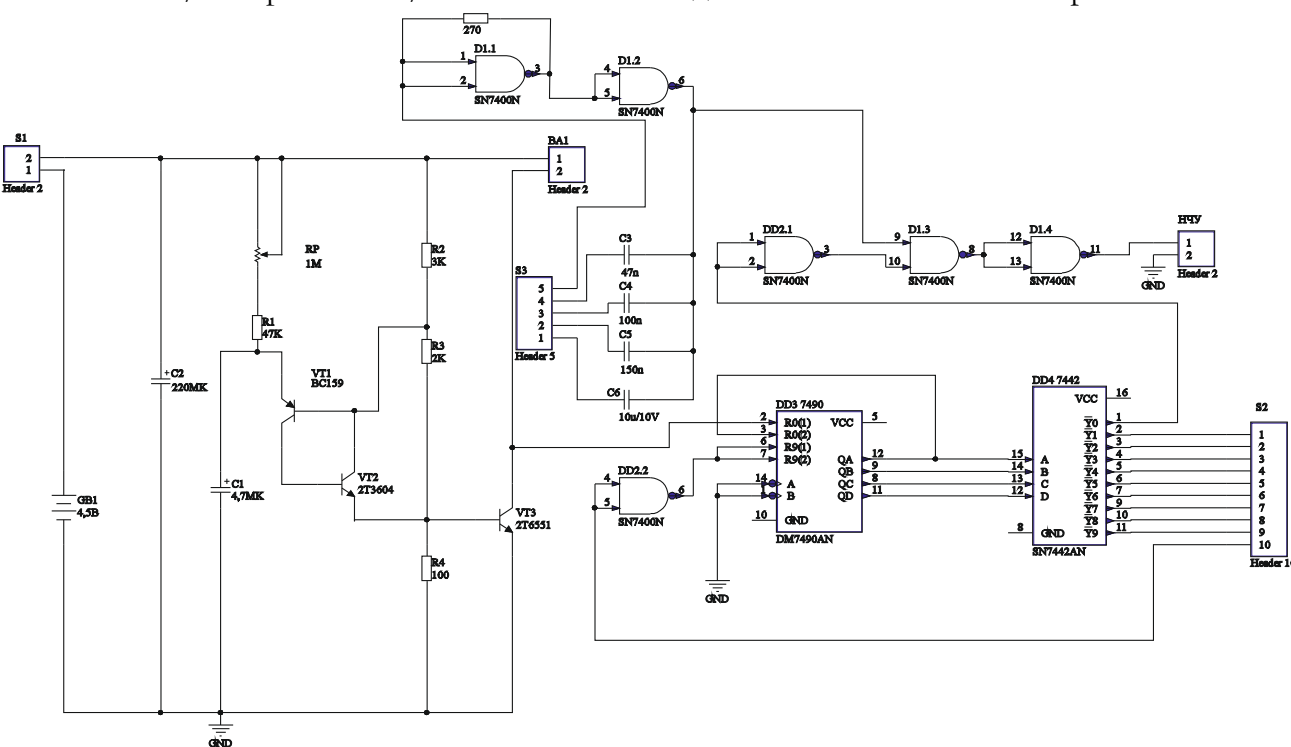


Фиг. 2.12. Избор на корпус на компонент.

телно е да се сменят корпусите и на елементите DD1 и DD2, независимо че не се генерира съобщение за грешка, тъй като фирмения библиотечен компонент не съдържа фирмения библиотечен компонент не съдържа 3D изображение на корпуса на елементите от типа 7400. За елемента DD4 се процедира по същия начин като за DD3.

След справка с техническата документация на ИС [4] се вижда че корпусът е с фирмено

обозначение N016D, което съответства с обозначението на компонента DIP-16 от библиотеката Miscellaneous Device.IntLib. Заменяме корпуса на елемента DD4 по описания начин като за DD3. По отношение на останалите грешки, те се отнасят за корпусите на дискретни елементи – биполярните транзистори. От каталожната информация за тях намираме, че корпуса на VT1 VT159 е нестандартен, тъй като е старо полско производство, а VT2 2T3604 и VT3 2T6551 са български транзистори, но са със стандартни корпуси, съответно ТО-92 и ТО-39. Първия корпус можем да заменим с компонента HDR1X3 от библиотеката Miscellaneous Connectors.IntLib /Footprint View/, съответстващ на куплунга Header 3, тъй като разстоянието между изводите е същото – 2,54 mm, което съответства на стандартната стъпка за PCB от 100 mil. Останалите корпуси намираме от библиотеката Miscellaneous Device.IntLib /Footprint View/. Окончателния вид на схемата е показан на фиг.2.13.

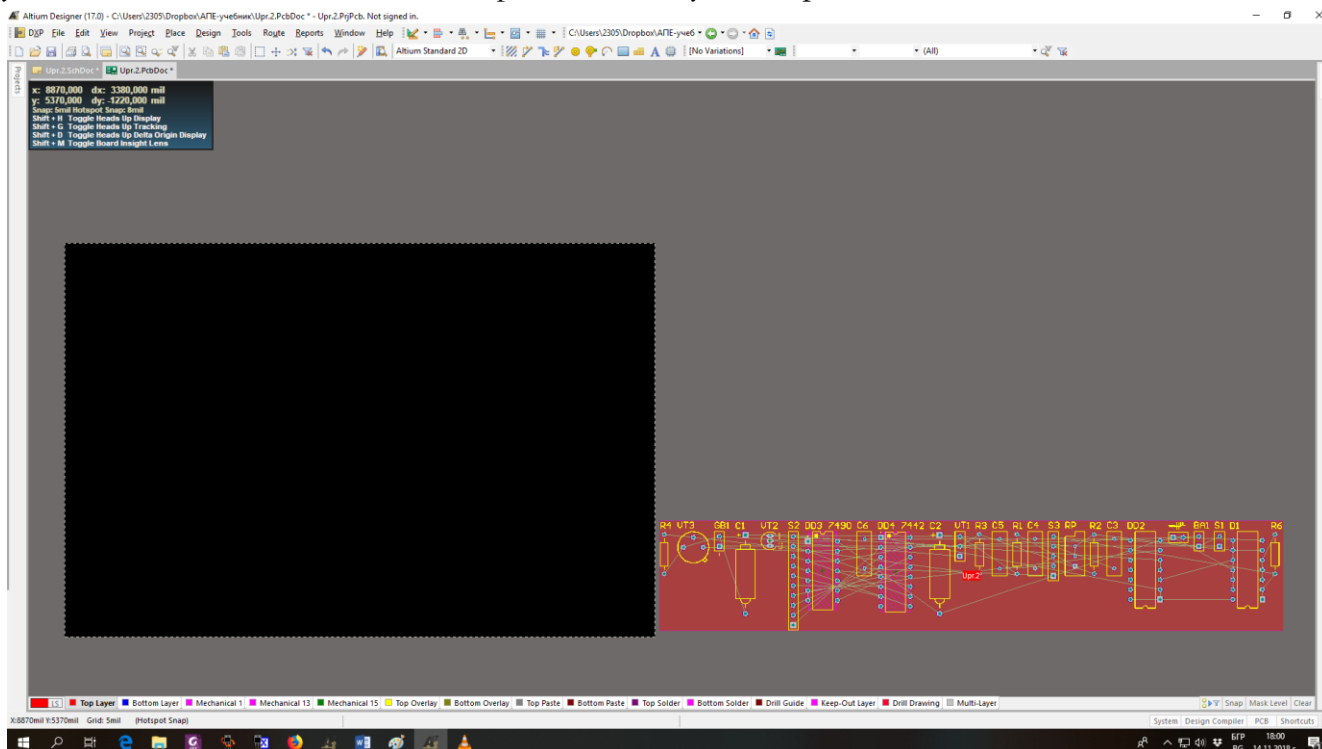


Фиг. 2.13. Опроводена схема с корекции.

#### 4.4. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.

След замяната на корпусите на елементите с грешки отново изпълняваме командата **Design** → **Update PCB** Upr.2.PcbDoc. Ако няма предварително забелязани грешки натискаме бутона *Validate Changes* и ако статусът на всички елементи и връзки е в зелено в секцията *Check* финализираме прехвърлянето на информация с бутона *Execute Changes*.

На екрана до очертаванията на печатната платка в черно се получават изображения на корпусите на елементите от схемата и връзките между тях – фиг.2.14.



Фиг. 2.14. РСВ с очертаванията на корпусите на елементите на схемата.

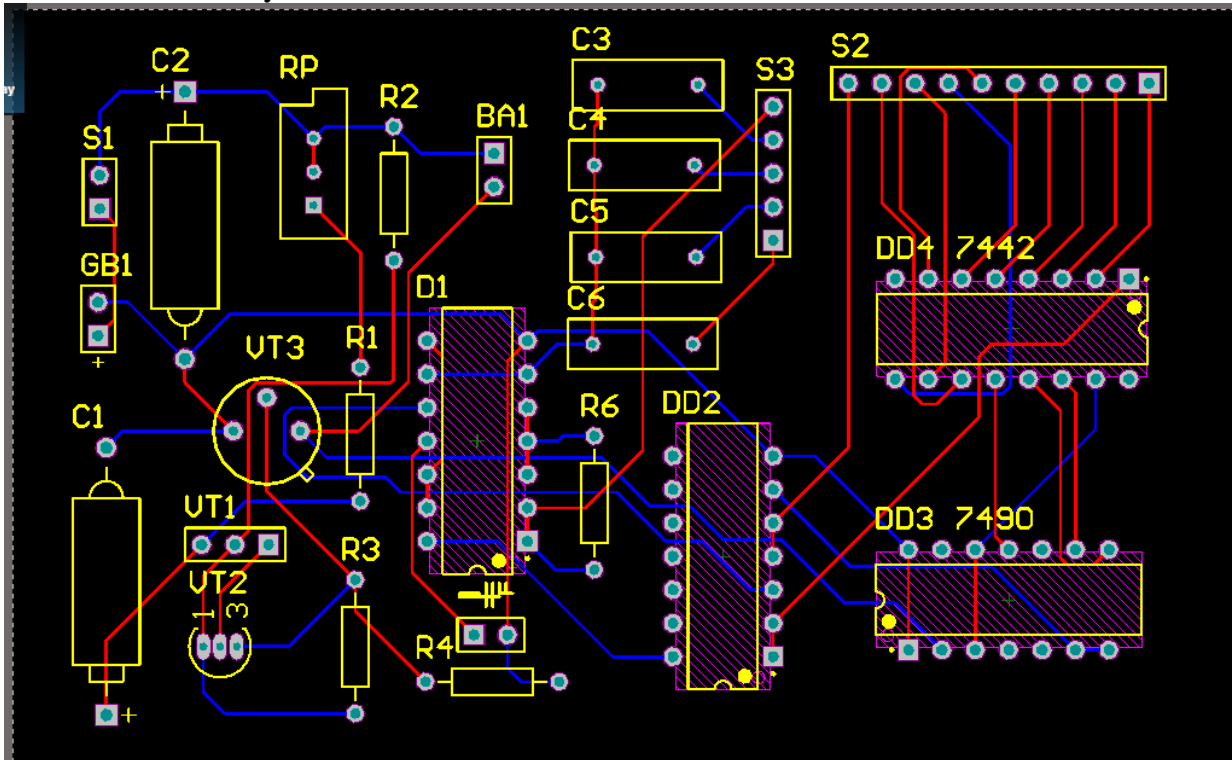
По нататък се повтарят стъпките описани в първото упражнение по отношение на разполагането на компонентите върху очертаванията на печатната платка, като се спазват правилата за разполагането на куплунгите. По отношение на ИС се предпочита те да се разполагат така, че да има достатъчно място около тях за множество печатни проводници, които свързват изводите им.

Следващата стъпка е ръчно разполагане на компонентите в очертаванията на печатната платка. Важно е да няма компоненти, разположени на или много близо до ръбовете на платката, а така също да няма застъпващи се или много близо разположени компоненти. Начинът на разполагане на компонентите е много важен за конструирането и правилното функциониране на печатната платка.

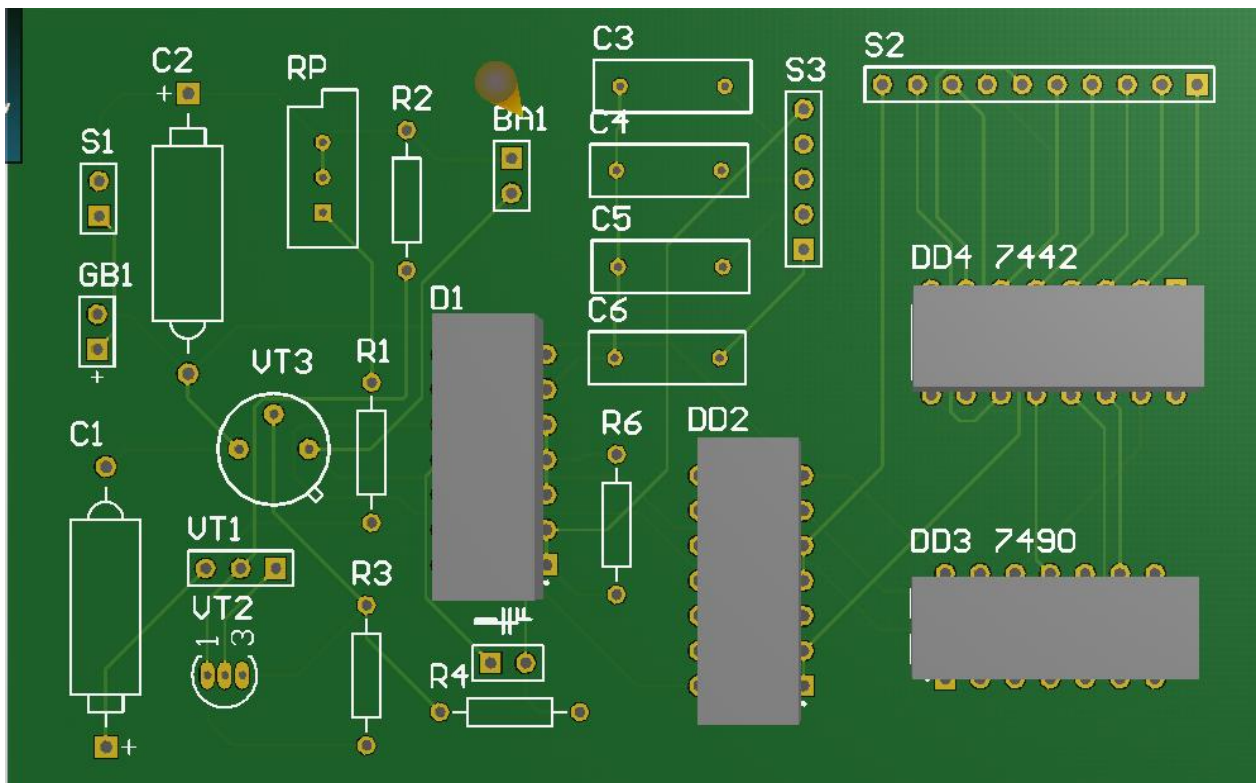
След разполагане на елементите пристъпваме към опроводяване на печатната платка. Използваме режим на автоматично опроводяване, като изпълняваме командата **Route>Auto Route>All** и от появяващия се екранен прозорец избираме *Default 2 Layer Board* и натискаме бутона *Route All*.

На фиг. 2.15 е представена опроводената печатна платка на разработваната схема, като на монитора ще се изобразят в червено печатните проводници на горния слой /Top layer/, а в синьо печатните проводници от долния слой /Bottom layer/. В жълто ще са очертаванията на компонентите и означенията им /Top overlay/, което представлява слоя на т.н. „бял“ или сервизен печат на печатната платка. Ако отделните компоненти имат 3D модели, гото-

вата печатна платка може да се разгледа и в 3D режим на изображение, достъпен чрез командата **View>3D Layout Mode**.



Фиг. 2.15 Опроводена РСВ на електронен метроном.



Фиг. 2.16 РСВ в 3D режим на изображение на електронен метроном.

# ЛАБОРАТОРНО УПРАЖНЕНИЕ №3

## СЪЗДАВАНЕ НА БИБЛИОТЕКИ СЪС СХЕМОТЕХНИЧНИ КОМПОНЕНТИ В ALTIUM DESIGNER.

### 1. Теоретична обосновка.



За провеждане на това упражнение се предполага, че студентите имат познания за работа със схеми в среда на Schematic Editor и са компетентни относно търсенето на компоненти и тяхното поставяне. Примери за работа с компоненти и библиотеки могат да се разглеждат в папката *Altium\Examples\Tutorials\Creating Components*.

В това упражнение, ще се разгледат следващите теми :

- Създаване на нови библиотеки;
- Създаване на компоненти на схема с единствени и многочислени части;
- Проверяване на компонентите, използвайки Schematic Library Editor reports.

#### 1.1. Създаване на компоненти за схема.

Schematic Library Editor има възможност за създаване и променяне на компоненти и управление на компонентите на библиотеката. Той е подобен на Schematic Editor и споделя същите графични обекти, с допълнение наречено *Place Pin tool*. Компонентите на схемата могат да бъдат изградени от части, които са отделно избираеми и са асоциирани с техните PCB корпуси, които са разположени в PCB библиотеките или интегрирани библиотеки, по време на синхронизацията.

Компонентите могат да бъдат създавани в Schematic Editor и копирани и поставяни в отворената библиотека на схемата за създаване на нови компоненти или може да се използва *drawing tools* от Schematic Library Editor-a.

#### 1.2. Библиотеки.

Библиотеките за схеми (.SchLib) са включени като съществена част от цялостните библиотеки (.IntLib) поставени в папката *Altium\Library*.

За да създадете библиотека извън цялостната библиотека отворете *integrated library* и изберете Yes за да извлечете от библиотеката източник това, което трябва да бъде отворено за въвеждане.

Може да се създават библиотеки с всички компоненти, които са поставени в схемата за активният проект, като се използва командата **Design » Make Project Library**.

#### 1.3. Създаване на нова библиотека.

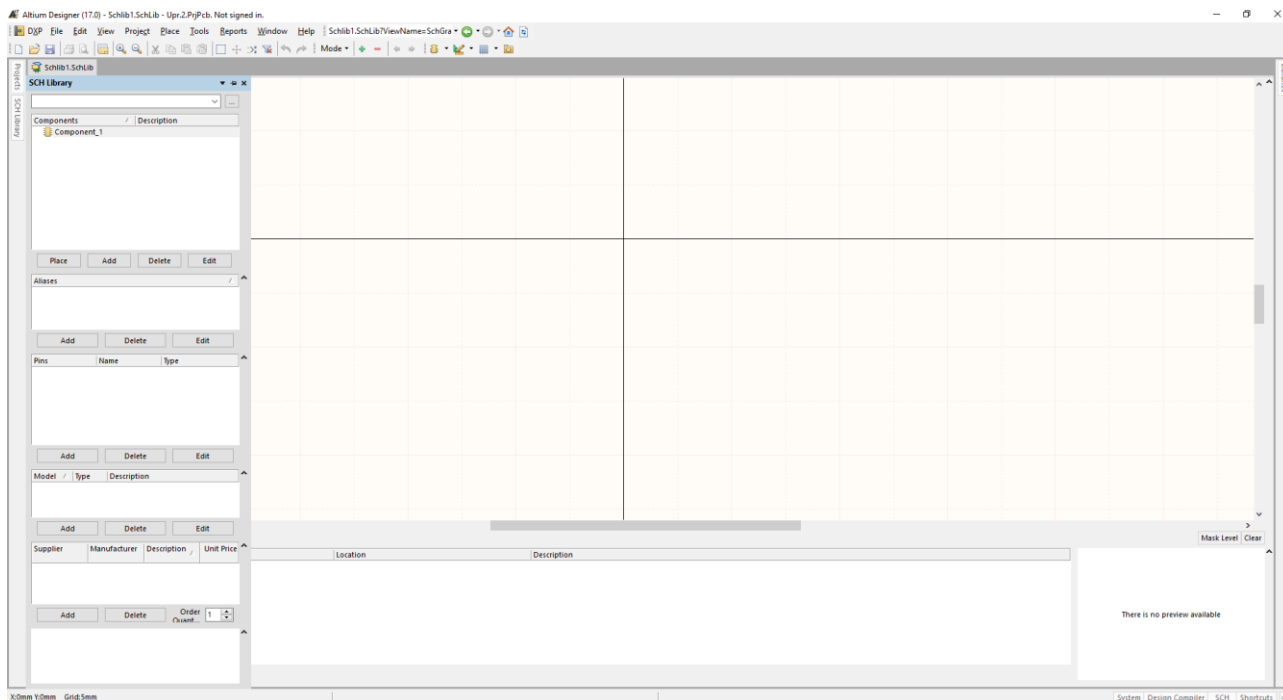
Преди да започнете създаването на компоненти, нека направим нова библиотека в която да ги съхраняваме. За да създадете нова библиотека, изпълнете следните стъпки:

1. Изберете **File » New » Schematic Library**. При по нови версии на AD се избира **File » New » Library » Schematic Library**. Създава се нова библиотека с име Schlib1.SchLib и се отваря празна страница за компонент, Component\_1, показваща се в прозореца за дизайн.

2. Препоръчва се преименуването на библиотечният файл например на Schematic Components.SchLib, с помощта на **File » Save As**. Отворете изисканата папка, преименувайте файла с разширение .SchLib и натиснете Save.

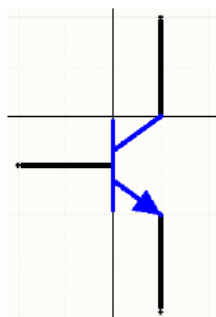
3. Натиснете *SCH Library* менюто за да отворите панелът на библиотеката на SCH в който се виждат компонентите в библиотеката в случая имаме един единствен компонент с името.





Фиг. 3.1. Създаване на нова библиотека.

#### 1.4. Създаване на нов компонент.



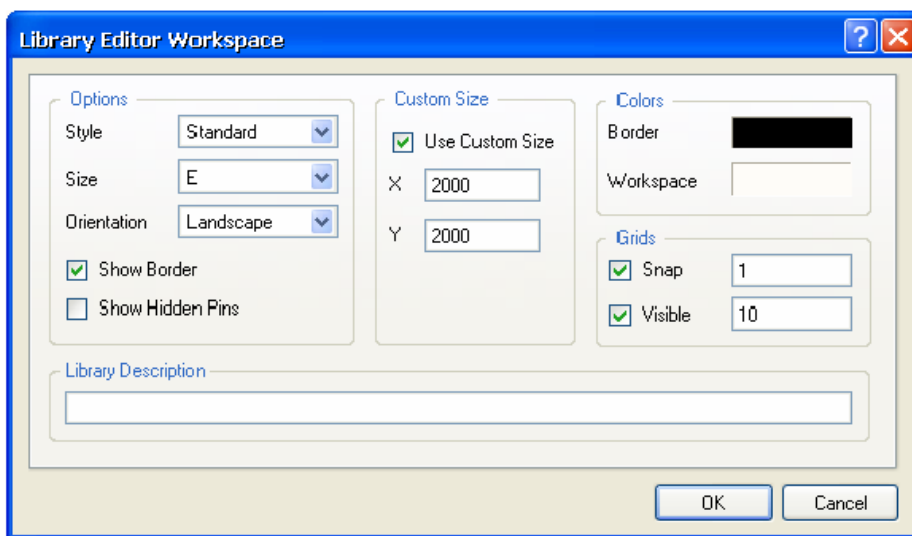
NPN component

За да създадете нов компонент във вече съществуваща библиотека трябва да изберете **Tools » New Component**, но от тогава новата библиотека винаги ще съдържа една празна страница за компонент, за пример преименувайте Component\_1, за да започнете създаването на вашият първи компонент, NPN транзистор.

1. Изберете Component\_1 от листа с компоненти в SCH Library панела и изберете **Tools » Rename Component**. Напишете новото име на компонента, което уникално го идентифицира, т.е. транзисторът NPN, в прозореца за ново име.

2. Ако е необходимо поставете източникът в средата на страницата, чрез избиране на **Edit » Jump » Origin**.

Проверете редът за статус в най-долната лява част на екранът за да потвърдите, че



Фиг. 3.2. Настройки на работното пространство на библиотечния редактор.

вашият курсор е при източникът. Компоненти, които са предоставени от AD са създадени около тази точка, маркирана с перпендикулярни линии през центърът на листа.

3. Задайте стойности за прилепване към мрежата на 1 и за видимата мрежа 10 в прозореца за настройка на работно-

то пространство на Library Editor като изберете **Tools » Document Options**

Ние ще приемем другите настройки по подразбиране като натиснем ОК. Ако мрежата не се вижда натискаме *Page Up* за да я покажем.

4. За да създадем даденият като пример по – горе NPN трябва първо да дефинираме тялото на компонента. Избираме **Place » Line** или натискаме *Place Line* „ / ” бутона от лентата с инструменти. Натиснете клавишът TAB за да определим свойствата в PolyLine прозореца и натискаме ОК. Кликвате за да започнете вертикалната линия от 0, -1 и край, от 0,-19 и кликвате с десният бутон за да поставите линията. Сега за да създадете другите две линии от 0,-7 до 10, 0 и 0,-13 до 10, -20 се използва Shift+SPACEBAR за да определим ъгълът на тези линии. Кликване с десният бутон или натискане на ESC прекратява режима на поставяне на линии.

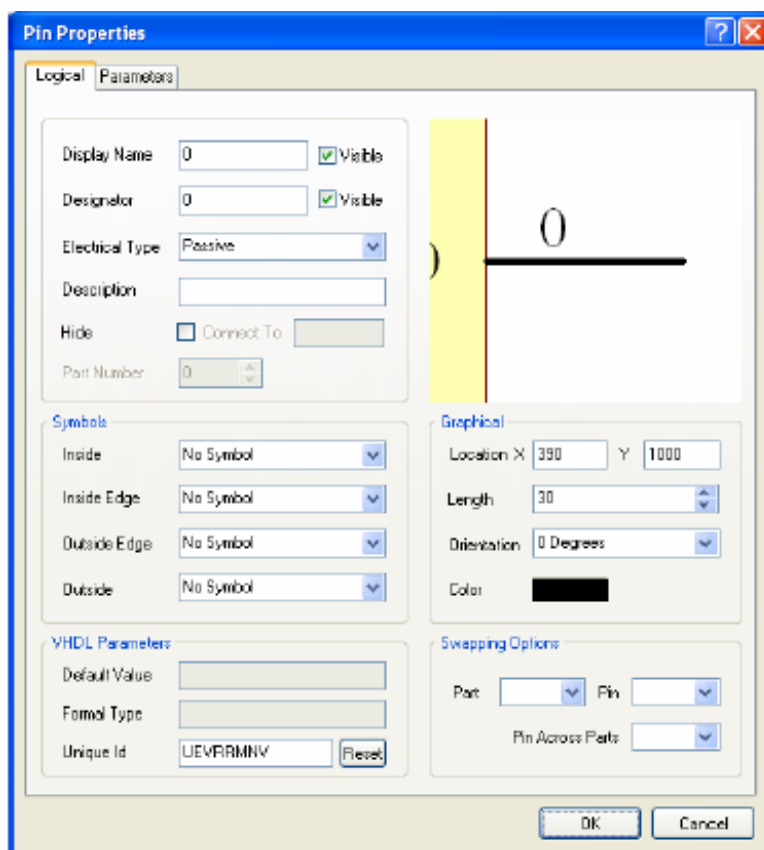
5. Стрелата е създадена извън затворен многоъгълник. Избираме **Place » Polygon** или кликаме на *Place Polygon* бутона от менюто. Натискаме клавишът TAB за да зададем свойствата на многоъгълника в диалоговият прозорец и натискаме ОК. Кликваме с левият бутон за да оформим върховете на триъгълника и с десният бутон за край. Кликване с десният бутон или натискане на ESC прекратява режима на поставяне на многоъгълника.

6. Запазете компонента.

### 1.5. Добавяне на извод към компоненти.

Изводите/*pin*/ на компонента дават неговите електрически свойства и дефинират точките за връзка на компонента. Те също имат графични свойства.

За поставяне на извод на компонент в Schematic Library Editor :



Фиг. 3.3 Настройки характеристики на извод.

Сложете отметката Visible, ако искате името на извода и designator-а да са видими когато поставяте компонента на страницата със схемата.

4. Задайте Electrical Type за да изберете типа на електрическата връзка на извода, може да го изберете от падащото меню. Този тип може да бъде използван за проверка на

1. Избираме **Place » Pin** или кликаме на бутона от менюто.

2. Преди поставяне на pin, натиснете клавиша TAB по време на поставянето за да се въведат свойствата на извода. Появява се диалогов прозорец със свойствата на извода. Ако вие дефинирате атрибутите на извода преди да го поставите, настройките които дефинирате ще станат настройки по подразбиране и номерата на изводите и всички имена ще бъдат автоматично инкрементирани когато вие го поставите.

3. В диалоговият прозорец за свойствата на извода, въведете типа му, в полето за име въведете името което ще се показва и уникалният номер на извода в полето *Designator*.

електрическите правила, когато завършите проекта или анализирате схемата за да откриете грешки в електрическата част на схемата. В този примерен компонент всички изводи са от пасивен електрически тип.

5. Задайте дължината на този извода в стотни от инч-а в полето дължина. За всички изводи в този компонент задайте 20 и натиснете ОК.

6. Натиснете Spacebar за да завъртите извода на 90°. Запомнете, че само единият край на извода е електрически и този край трябва да бъде поставен извън тялото на компонента. До неелектрическият край на извода е поставено неговото име.

7. Продължете да поставяте изводи, това е задължително за да завършите компонента. Бъдете сигурни, че имената, номерата, символите и електрическите типове са правилни.

8. Вие завършихте вашият компонент, сега изберете **File » Save** за да го запазите.

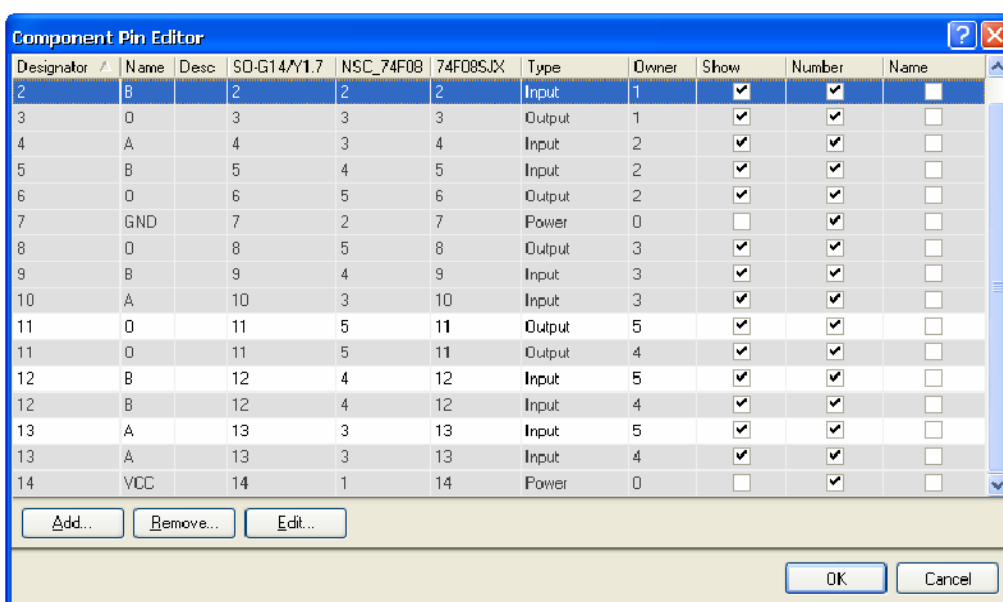
### Бележки относно изводите

- За да зададете свойствата на извода след поставянето му, кликвате два пъти върху него, или с двойно кликуване върху съответният извод в списъка в панела SCH Library.

- Ако искате да скриете захранването и заземяването на изводите на компонент, маркирайте *Hide* чек бокса. Когато те бъдат скрити, тези изводи ще бъдат свързани към специфични захранване и заземяване т.е. извода за VCC ще бъде свързан към net VCC когато се постави.

- За да видите скритите изводи, изберете **View » Show Hidden Pins**. Всички скрити изводи ще бъдат показани в работния прозорец.

- Вие можете да редактирате свойствата на извод директно в диалоговия прозорец Component Pin Editor, без да отваряте прозореца Pin Properties за всеки извод поотделно.



Фиг. 3.4. Настройки характеристики на извод.

подчертани с бял фон в прозореца на Component Pin Editor. Всички изводи от други части са сиви. Вие все още можете да редактирате пиновете от тези неизбрани части. Изберете пина и натиснете *Edit* за да се покаже прозорецът за редактиране Pin Properties за съответния пин.

### 1.6. Настройка на свойствата на компонентите.

Всеки компонент има свойства асоциирани в комплект с designator по подразбиране PCB корпуси и/или други модели и параметри на компонента. Така също можете да

Натиснете *Edit Pins* от диалоговия прозорец Library Component Properties за да отворите прозореца Component Pin Editor.

- За компоненти изградени от множество части съответните изводи за избрана част ще бъдат с

попълните полета за различни части и библиотеки когато са показани свойствата на компонента. За да зададете свойствата на компонентите:

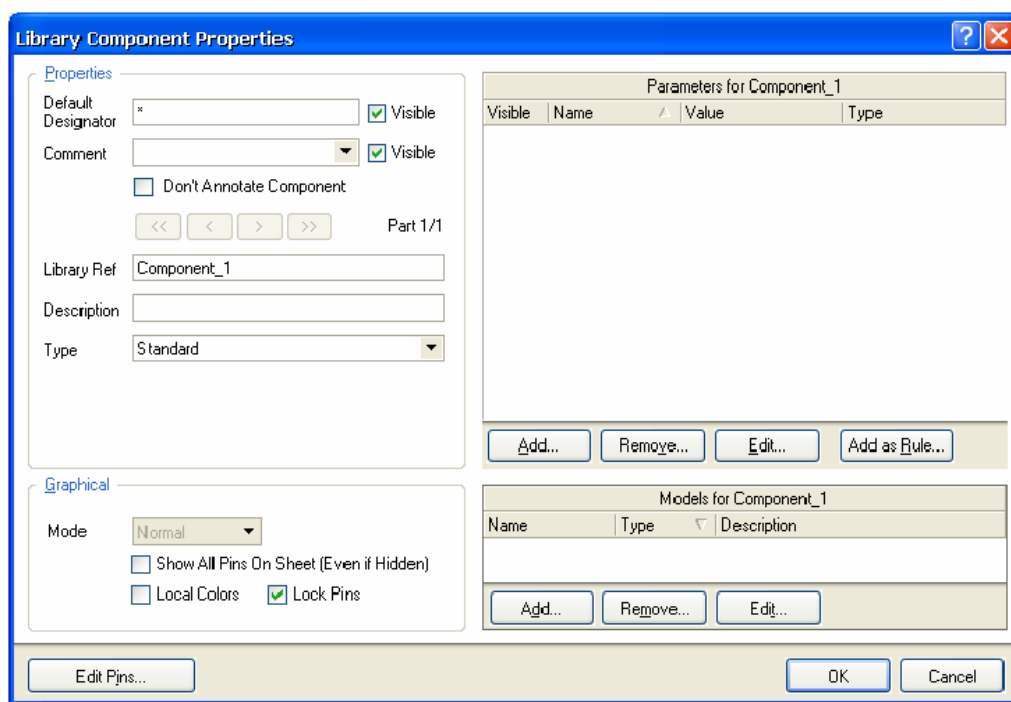
1. Изберете компонент от списъка с компоненти от панела SCH Library и натиснете бутона *Edit*. Появява се диалоговият прозорец *Library Component Properties*.

2. Типа на Designator по подразбиране т.е. Q? и коментара ще се появи когато компонентът е поставен на работната страница, т.е. NPN. Използването на въпросителен знак ще позволи на номера на designator да се увеличава автоматично след поставянето т.е. Q1, Q2. Бъдете сигурни, че отметката *Visible* е поставена.

3. Оставете другите полета с техните стойности по подразбиране, докато добавяте модели и параметри както беше изискано.

### 1.6.1. Добавяне на модели към компонентите на схемата

Могат да се добавят всякакви номера на РСВ корпусните модели, асоциирани със схемните компоненти, като файловете на модела могат да се използвани за симулации и сигнален анализ. Тогава може да се избере подходящ модел от диалоговият прозорец *Component Properties*, като се постави компонента в документа на схемата.



Фиг. 3.5. Настройки характеристиките на компонент.

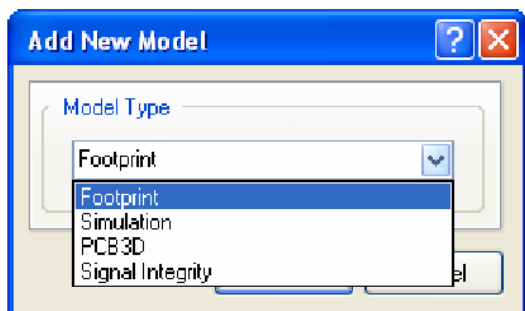
Има няколко различни пътя за добавяне на модели към компонент. Можете да свалите готов модел от WEB или да добавите модел от съществуваща Altium библиотека. РСВ корпусните модели се намират в папката:

C:\Users\Public

\Documents\Altium\ADXX\Library\Pcb във формат на РСВ библиотеки (. pcblib files). SPICE моделите се използват за симулация на схеми (. ckt and .mdl files) и се намират в интегрирана библиотека в папка: C:\Users\Public\Documents\Altium\ADXX\Library.

### 1.6.2. Търсене на местонахождението на файлове – модели.

Когато модела е добавен към компонент в Schematic Library Editor, връзката от компонента към информацията за модела е решена от следващите валидни местоположения за търсене :



Фиг. 3.6. Добавяне на корпус.

1. Първо се търси в библиотеките включени в текущият проект.

2. Следващи са РСВ библиотеките ( но не цялостните библиотеки ), тези които са налични от текущо инсталираният списък с библиотеки.

3. Най-накрая, всички библиотеки с мо-

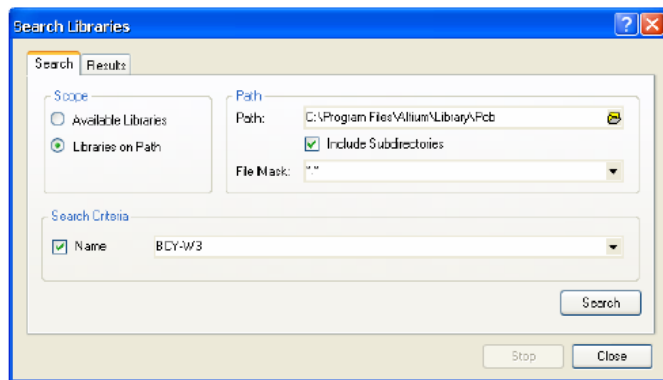
3. Най-накрая, всички библиотеки с мо-

дели са намерени и пътищата в проекта са търсените. Тези пътища са дефинирани в диалоговият прозорец опции на проекта ( *Project » Project Options* ).

Компонентите, моделите и библиотеките - за повече информация относно пътя до тях търсете в Schematic Library Editor и Schematic Editor.

В това ръководство сме използвали първият метод за свързване на компоненти и модели, а именно с добавяне на всички важни модели в библиотеката на проекта, заедно с библиотека на схемата, преди компилиране на библиотечният пакет в цялостната библиотека.

### 1.6.3. Добавяне на корпуси към компоненти на схемата



Фиг. 3.7. Търсене на корпус.

Пръво трябва да добавим корпуса, който компонента на схемата ще използва когато е синхронизиран с РСВ документа. Корпусът изисква вашият компонент да се казва BCY-W3. Обърнете внимание, че когато свързвате РСВ корпуса с компонента на схемата в Schematic Library Editor, моделът трябва да съществува в РСВ библиотеката, а не в интегрираната библиотека.

1. Натиснете бутона Add секцията списък с модели от диалоговият прозорец Component Properties. Появява се друг диалогов прозорец Add New Model.

2. Изберете Footprint от падащото меню за тип на модела. Натиснете ОК. Появява се диалогов прозорец PCB Model.

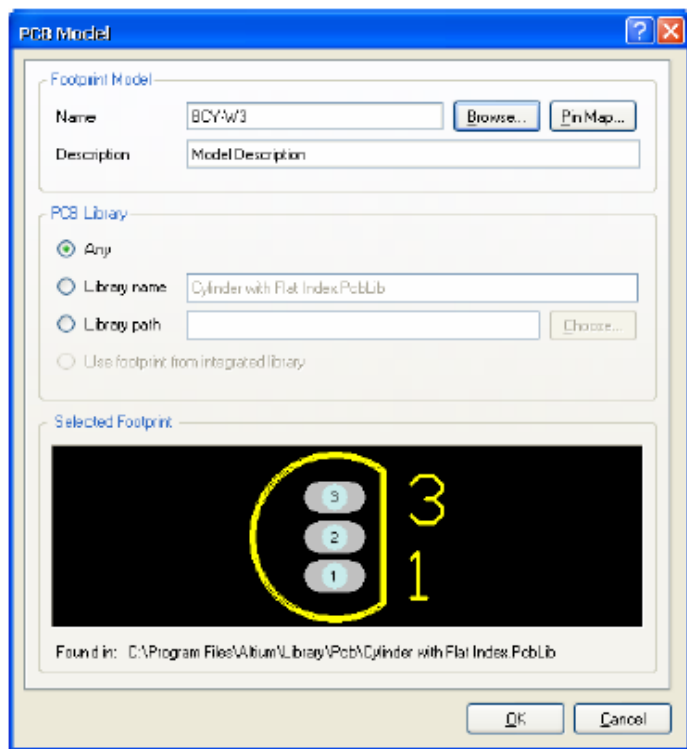
3. Натиснете бутона Browse за да намерите вече съществуващ модел от прозореца Browse Libraries ( или задайте примерен тип на модела и име, и може да го създадете по-късно използвайки PCB Library Editor ).

4. Когато в диалоговият прозорец Browse Libraries натиснете Find, се появява друг диалогов прозорец наречен Search Libraries.

5. Изберете област на действие Libraries on Path и посочете папката \Altium\Library\Pcb чрез кликане върху бутона Browse Folder от менюто и натиснете ОК.

6. Бъдете сигурни, че в търсенето се включват и поддиректориите в прозореца Search Libraries. В полето име напишете BCY-W3 и натиснете Search.

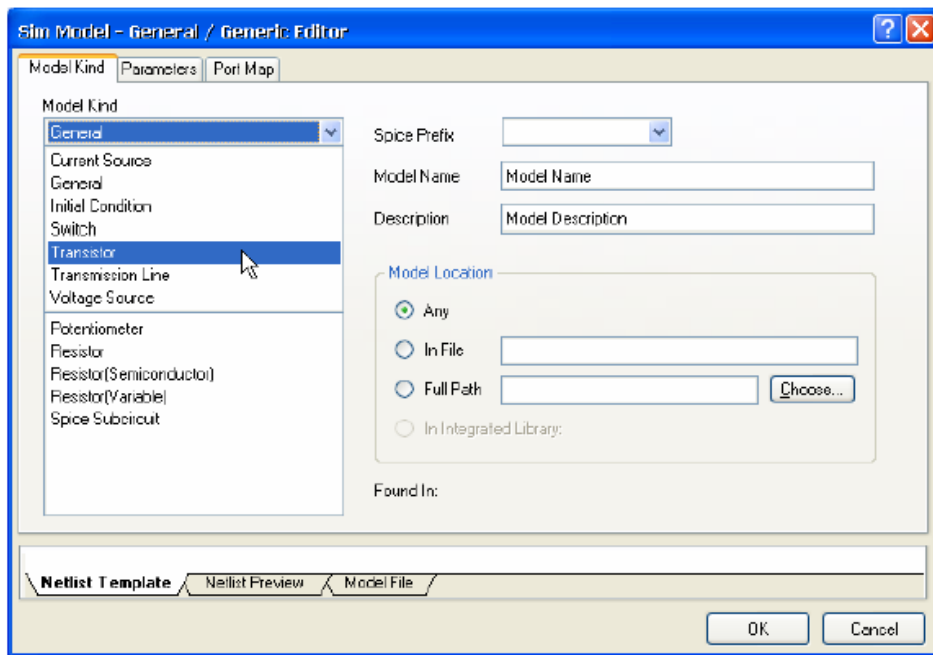
7. Вие трябваше да получавате един резултат Index.PcbLib. Натиснете Select за да затворите прозореца за търсене Search Libraries, инсталирайте библиотеката и изберете BCY-W3 в прозореца Browse Libraries. Натиснете ОК и се върнете към прозореца PCB Model.



Фиг. 3.8. Общ вид на избания корпус.

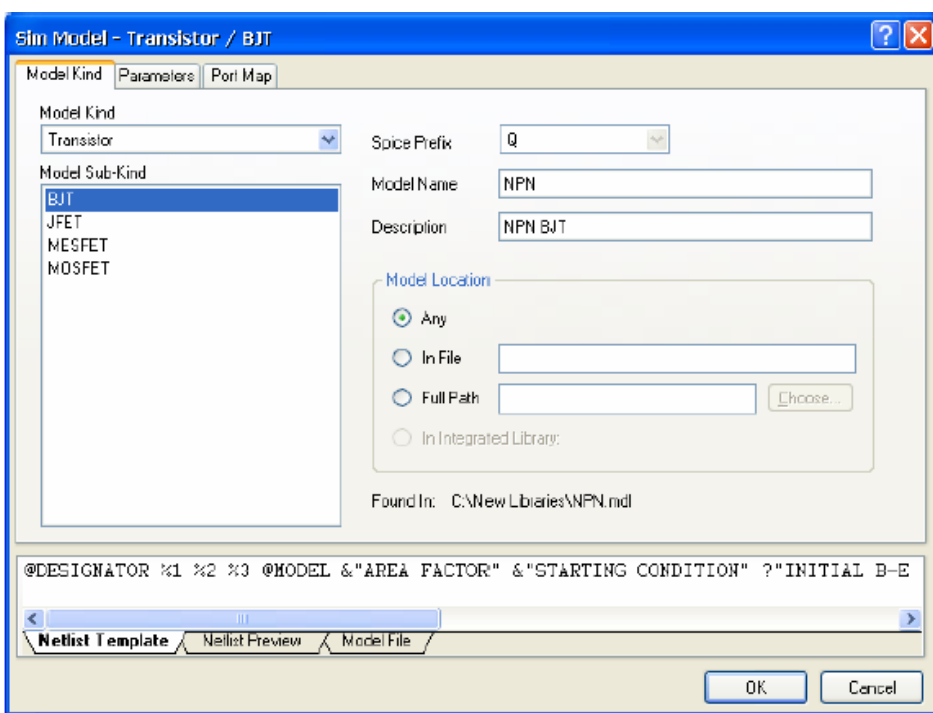
8. Натиснете ОК за да добавите модела. Името на модела е включено в списъка с модели в диалоговият прозорец Component Properties.

### 1.6.4. Добавяне на модели за симулация на верига



Фиг. 3.9. Избор на вид модел.

вашите компоненти да отворите файла .Intlib който съдържа необходимите модели (**File »**



Фиг. 3.10. Избор на BJT модел.

*Add New Model.* Изберете Simulation от падащото меню и натиснете ОК. Отваря се друг диалогов прозорец *SIM Model – General / Generic Editor*.

2. За този пример изберете вид на модела ( Model Kind ) на транзистор от падащото меню. Отваря се диалоговият прозорец *Sim Model – Transistor / BJT*.

SPICE моделите се използват за симулация на верига (. sct and .mdl files), те се намират цялостната библиотека в папката C:\Users\Public\Documents\Altium\ADXX\Library. Добавете тези модели ако искате да анализирате вашата схема.

Препоръчва се ако използвате тези модели за симулация на вашите компоненти да отворите файла .Intlib който съдържа необходимите модели (**File » Open** и потвърдете, че искате да разархивирате библиотеките източници ). После копирайте файла на модела от изходящата ( резултантната ) папка в папката където се намират вашите библиотечни източници.

1. Натиснете бутона Add в секцията където е списъка с модели в прозореца *Component Properties*.

Появява се диалоговият прозорец

4. Трябва да сте сигурни, че е избран BJT за подвид ( *Model Sub-Kind* ) на модела. Въведете валидно име на модела, т.е. NPN ( за файла на модела NPN.mdl ), и описание, т.е. NPN BJT , и натиснете ОК. Натискането на бутона ОК ви връща в диалоговият прозорец Component Properties, където модела NPN вече е добавен в списъка с модели.

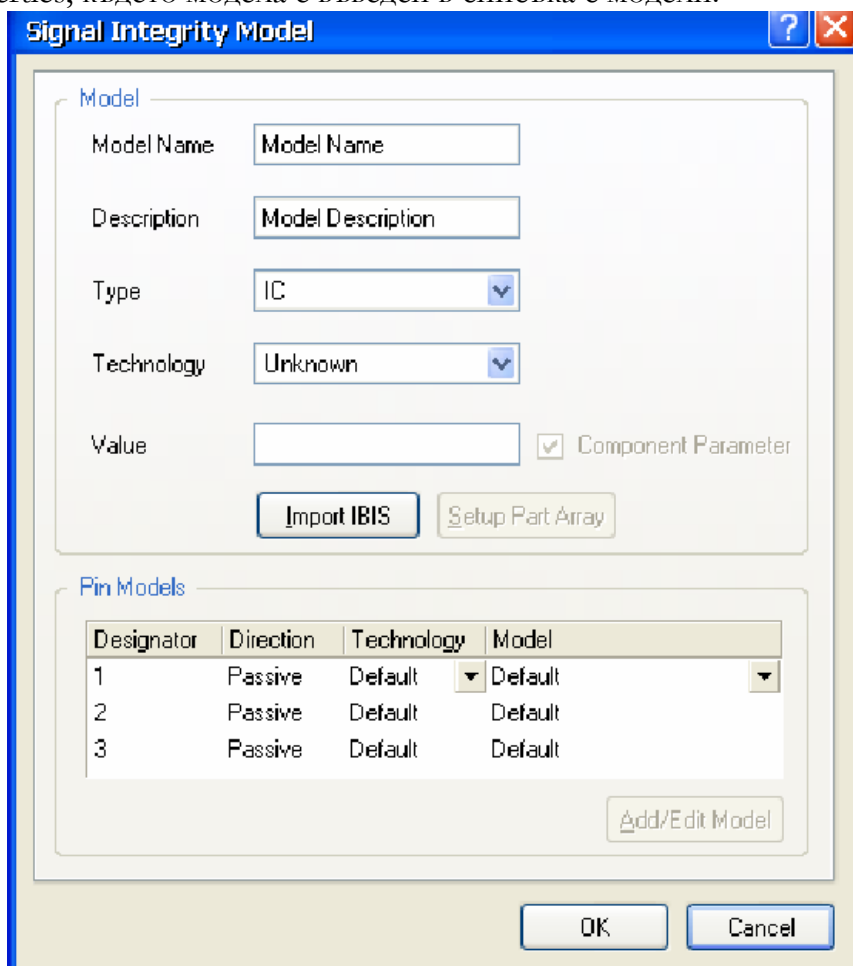
### 1.6.5. Добавяне на Signal Integrity модели

Симулаторът на сигнали използва модела на извода, вместо модела на компонента. За да конфигурирате компонента за симулация, вие трябва да определите типа и технологичните възможности, като използвате модели на изводи, зададени по подразбиране или да импортирате IBIS модел.

1. За да добавите Signal Integrity модел, натиснете бутона Add в секцията списък с модели от диалоговият прозорец Component Properties. Отваря се нов прозорец Add New Model.

2. Изберете Signal Integrity от падащото меню с типовете модели и натискате бутона ОК. Отваря се прозореца Signal Integrity Model.

3. Ако искате да импортирате IBIS файл, натиснете бутона Import IBIS и достигнете до нужният файл .ibs . За този пример въведете името на модела и описание NPN ( за пример ) и изберете тип BJT. Натиснете бутона ОК за да се върнете в прозореца Component Properties, където модела е въведен в списъка с модели.



Фиг. 3.11. Настройки на Signal Integrity модел.

За повече информация относно въвеждането на Signal Integrity модели, се обърнете към ръководството Performing Signal Integrity Analyses.

Models list for Q? - TRANSISTOR NPN		
Name	Type	Description
NPN	Simulation	NPN BJT
NPN	Signal Integrity	NPN
BCY-W3	Footprint	BCY-W3

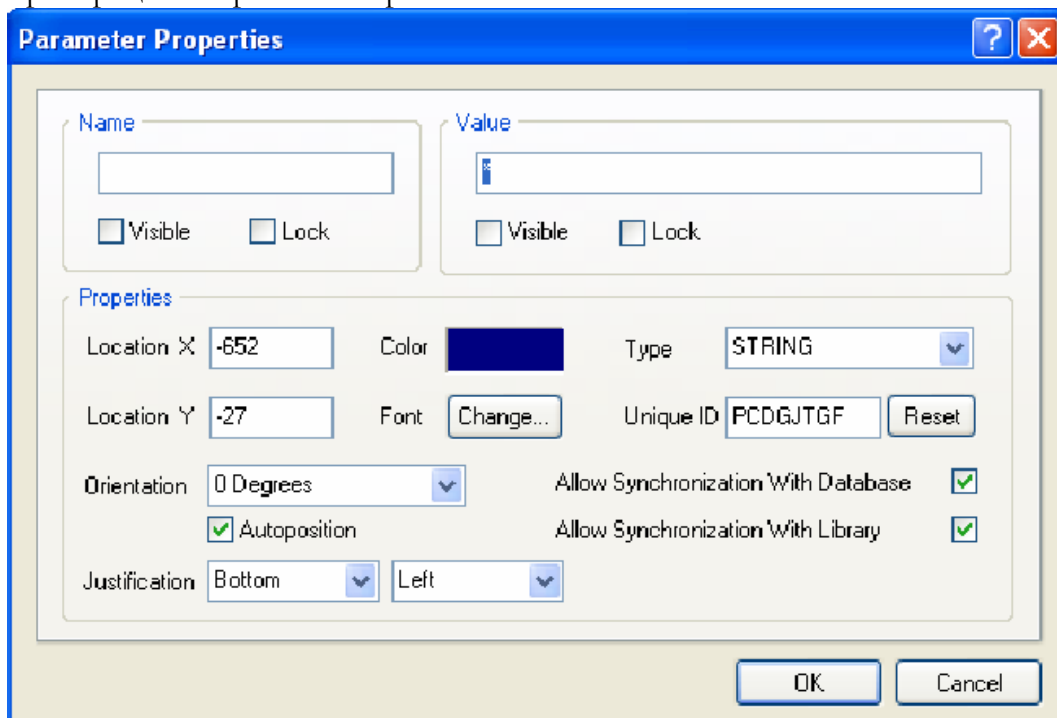
### 1.6.6. Добавяне на параметри на компонент

Параметрите са средство за дефиниране на допълнителна информация за компонентът. Параметрите, като низове, идентифицират данни като производителя на компонентът или датата на производство, могат да бъдат прибавени към документът. Цифров параметър ( низ ) също можеше да бъде добавен като стойност за компонентът (т.е. 100 k – за резистор).

Параметрите могат да бъдат показвани като специални низове, когато компонента бъде поставен на работната страница. Други параметри са задължително стойности за симулацията или може да се използват PCB правилата създадени в Schematic Editor. За да добавите параметър на схемен компонент:

1. Натиснете бутона Add в секцията списък с параметри в диалоговият прозорец Component Properties за да се покаже прозореца Parameter Properties.

2. Въведете името на параметъра и неговата стойност. Бъдете сигурни че избраният тип параметър е String, ако исквате текстовият низ и стойностите да са видими, чекбокса Visible трябва да е маркиран, ако искате стойността да се показва когато компонента е поставен на работната страница. Натиснете ОК. Параметърът е добавен в списъка с параметри в прозореца Component Properties.



Фиг. 3.12. Настройки на параметри на компонент.

### Параметър за стойност.

Параметърът за стойност може да бъде използван за каквато и да е обща информация за компонентът, но дискретните компоненти, като резистори и кондензатори, го използват при симулиране.

Ние можем да зададем на компонентите коментар, използвайки индиректни стрингове, които четат стойността от въведената стойност за параметър, това е записано като коментар в PCB Editor. Вместо да въвеждате стойността два пъти ( т.е. веднъж в параме-

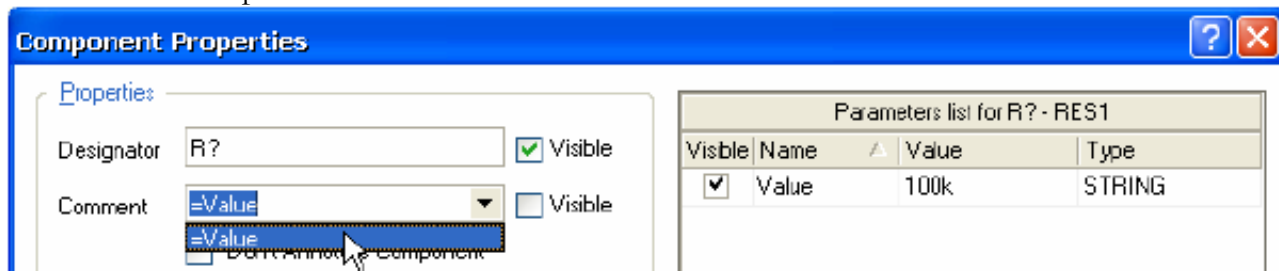


търа на име Value и отново в полето за коментар ), AD поддържа индиректно заместване на полето с коментар със стойността на параметъра стринг.

1. Натиснете бутона Add в секцията списък с параметри в диалоговият прозорец Component Properties за да се покаже прозореца Parameter Properties.

2. Въведете име Value и стойност 100k. Тази стойност ще бъде използвана когато се стартира симулацията на схемата. Бъдете сигурни, че е избрано String за тип на параметъра и отметката Visible е поставена. Избират се шрифт, цвят и ориентация и се натиска ОК, за да добавим новият параметър в списъка с параметри в прозореца Component Properties.

3. В секцията Properties в прозореца Component Properties, натиснете върху полето Comment и изберете =Value от падащото меню и включете опцията Visible.



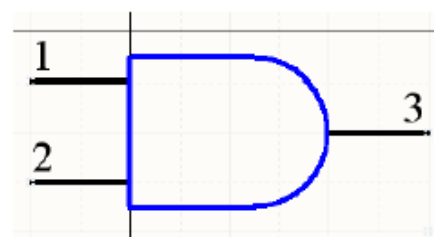
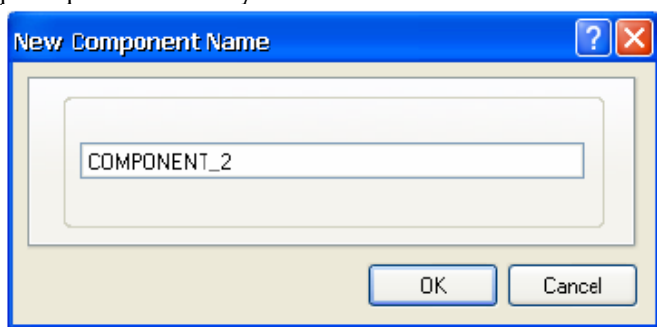
4. Запишете направените промени в библиотеката като изберете **File » Save**.

5. Когато видим специалният стринг в Schematic Editor, трябва да сме сигурни, че опцията *Convert Special Strings* е разрешена в мемното *Graphical Editing* в диалоговият прозорец Preferences ( **Tools » Schematic Preferences** ). Ако коментарът не се показва в PCB документа след обновяване можете да сте сигурни този коментар е видим в корпусите в прозореца Components.

### 1.7. Създаване на нов схемен компонент от множество части.

В тази част, ние ще създадем нов компонент изграден от четири части, Quad 2-IN AND gate, името му е 74F08SJX.

1. Изберете **Tools » New Component** в *Schematic Library Editor*. Отваря се нов диалогов прозорец *New Component Name*.



Part A of component 74F08SJX

3. Въведете името на новият компонент т.е. 74F08SJX и натиснете бутона ОК. Името на новият компонент се появява в списъка с компонентите в SCH Library панела и се показва празна страница за компонент с пресечени линии в центъра на страницата.

4. Сега ние ще създадем първата част от новият компонент както беше казано по-горе, включително неговите пинове, ще се спрем детайлно и на следващите части. Първата част ще бъде използвана като база за останалите части, само номерата на пиновете ще бъдат променени в този пример.

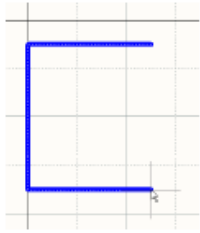
#### 1.7.1. Изграждане тялото на компонента

Тялото на този компонент е конструирано от мултисегментни линии дъга. За да сте сигурни компонента е в центъра на работното пространство изберете **Edit » Jump » Origin**. Уверете се също, че мрежата е видима.

### Поставяне на линиите

1. Изберете **Place » Line** или натиснете бутона с наклонена на дясно черта от менюто с инструменти. Курсорът се променя и вие сте в на поставяне на мултисегментни линии.

2. Натиснете клавиша TAB за да отворите свойствата на линиите. Задайте линията да бъде малка в Polyline диалоговият прозорец.



3. Натиснете левият бутон на мишката или бутона ENTER за да определите стартовата точка на линията от 25, -5. Проверете X, Y координатите в Status bar в долният ляв ъгъл на работният прозорец. След това позиционирайте мишката и с щракване на ляв бутон задайте серия от точки които дефинират сегментните линии ( съответно 0, -5 ; 0, -35 и 25, -35 ).

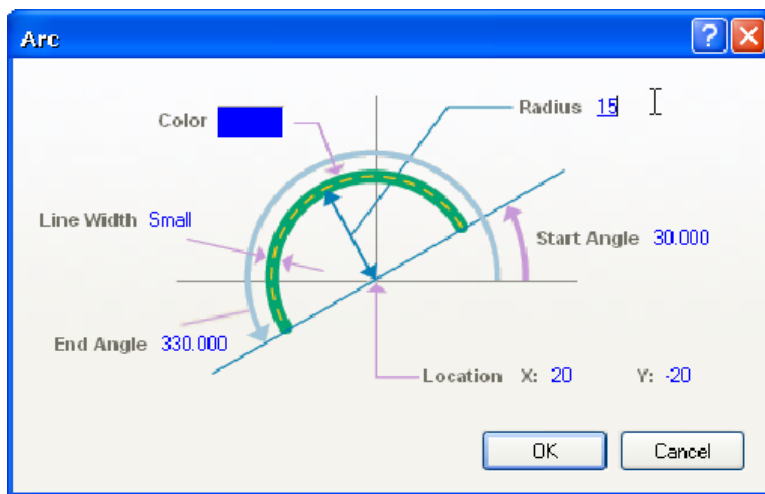
4. Когато завършите изчертаването на линиите натиснете десният бутон на мишката или бутона ESC. С натискане на десният бутон на мишката или бутона ESC излизате от режима на поставяне на линии. Запишете компонента.

### 1.7.2. Изчертаване на дъгата

Поставянето на дъгата е четиристъпков процес, поставят се централна точка, радиус, стартова и крайна точка на дъгата. Може да натиснете Enter вместо левият бутон на мишката за да поставите дъгата.

1. Изберете **Place » Arc**. Последната дъга която е изчертавана се появява на курсора, вие сте в режим на поставяне на дъга.

2. Натиснете клавиша TAB за да отворите диалоговият прозорец със свойствата на дъгата. Задайте радиус 15 мм и линията да е малка.



Фиг. 3.13. Изчертаване на дъга.

3. Позиционирайте курсора и натиснете левият бутон на мишката за да определите централната точка на дъгата ( 25, -20 ). Тогава курсорът ще скочи на текущият радиус на дъгата по подразбиране ( 15 мм ), който ние вече сме задали в диалоговият прозорец Arc.

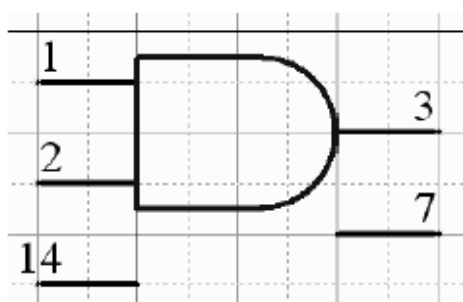
4. Кликнете за да зададете радиуса. Тогава курсорът ще прескочи на стартовата точка на дъгата.

5. Местете курсора за да нагласите стартовата точка, когато сте готови натиснете левият бутон на мишката за да я зададете. След определянето на стартова точка курсорът прескача на крайната точка на дъгата. Местете курсора докато определите крайната точка и натиснете левият бутон на мишката за да я зададете и с това завършва създаването на дъгата.

6. Натиснете десният бутон на мишката или бутона ESC, за да излезете от режима за поставяне на дъга.

### 1.7.3. Добавяне на изводи

Добавете изводи към първата част, като използвате същата техника описана в секцията „Добавяне на изводи към схематични компоненти” по-нагоре. Изводи 1 и 2 са входове и са от електрически тип а 3 е изход.

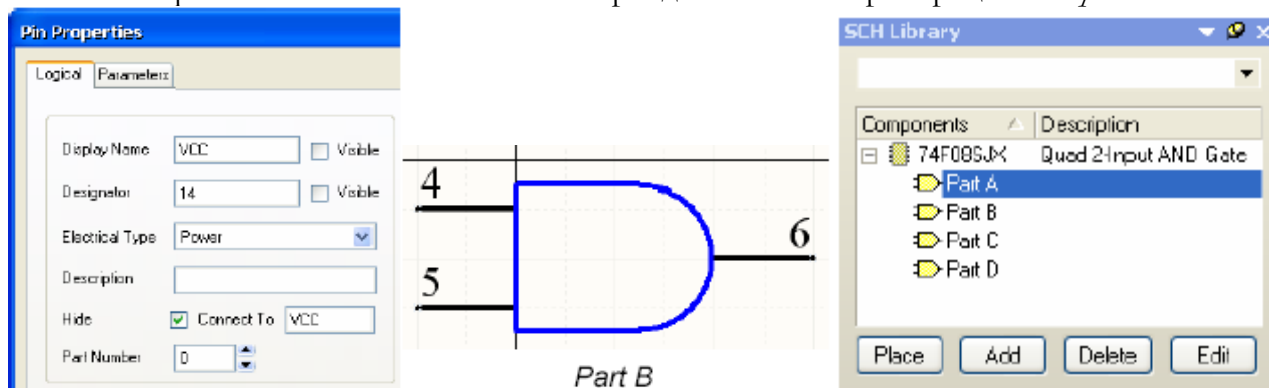


Фиг. 3.14. Добавени изводи.

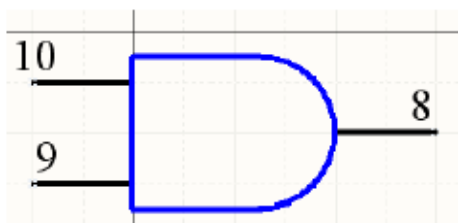
Захранващите изводи са скрити, т.е. GND ( пин номер 7 ) и VCC ( пин номер 14 ). Те ще останат постоянни за всички части и затова се задават само веднъж и се причисляват към част нула. Част нула е хранилище на изводите които са общи за всички части на компонента. В менюто със свойства в прозореца Pin Properties трябва да проверите за да сте сигурни, че захранващите изводи са зададени да са част нула в полето за номер на част, захранването е електрически тип, отметката Hide е поставена и връзките на захранващите пинове са с коректни имена т.е VCC ( пин номер 14 ).

### 1.7.4. Създаване на нови части

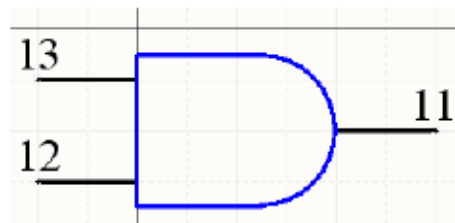
1. Изберете компонентите които ще използвате **Edit » Select » All**.
2. Изберете **Edit » Copy**. Курсорът ще се промени. Щракнете в горният ляв ъгъл на тялото на компонента за да зададем отправна точка на копието и копирайте избраният обект в клипборда.
3. Изберете **Tools » New Part**. Показва се празна страница за компонент. Частта е разположена в панела на библиотеката SCH и е обновена, като са включени част A и част B, които ще видите ако кликнете на + в дясно от името на компонента в панела SCH Library.
4. Изберете **Edit » Paste**. Курсорът се появява с очертание на частта на компонента прикачено към неговата отправна точка. Местете копираната част докато се позиционира, както е била оригиналната. Кликнете за да поставите копираната част.
5. Обновете информацията за новата част, част B, като с двойно кликуване върху всеки пин променят неговото име и номер в диалоговият прозорец *Pin Properties*.



6. Повторете стъпки от 3 до 5 за да създадете останалите две части, част C и D. Запишете библиотеката.



Part C



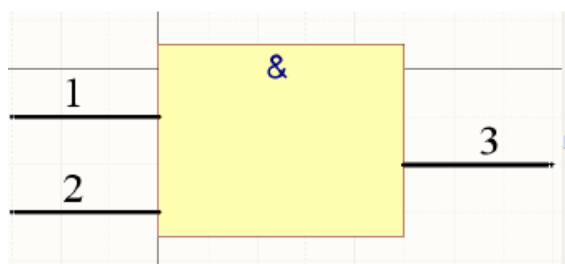
Part D

### 1.7.5. Създаване на алтернативен режим на изглед на част

Вие можете да добавяте до 255 алтернативни изгледа на частта на компонент. Тези режими за изглед могат да съдържат каквото и да е различно графично представяне на

компонентът, като DeMorgan или IEEE символи. Библиотеката за IEEE символи е налична от Sch Lib IEEE toolbar ( **View** » **Toolbars** » **Utilities** ).

Ако бъдат добавени каквито и да било алтернативи, те ще бъдат показани в Schematic Library Editor за избиране на алтернативен режим от Mode бутона от падащият списък. Когато компонента е поставен на работната страница режима на изглед е избран от падащото меню в графичната секция на прозореца *Component Properties*.



Alternate 1 view mode of IEEE symbol

За да добавите алтернативен изглед на компонентна част в прозореца на Schematic Library Editor:

1. Натиснете бутона + или изберете **Tools** » **Mode** » **Add**. Показва се празна страница за алтернатива 1.

2. Поставете подходящ IEEE символ, за пример, за тази част и запишете библиотеката.

### 1.7.6. Настройка на свойствата на компонента.

1. Задайте свойствата на компонента с натискане на бутона Edit в SCH Library панела когато компонента е избран от списъкът с компоненти. Попълнете в *Library Component Properties* прозореца в полето designator U?, и описание Quad 2-Input AND Gate и добавете име на корпуса DIP14 от списъка с модели. Ние ще създадем DIP14 корпус използвайки PCB Component Wizard по – късно в това ръководство.

2. Запишете компонента в библиотеката като изберете **File** » **Save**.

### 1.7.7. Добавяне на компоненти от други библиотеки.

Вие можете да добавяте компоненти в библиотеката на вашата схема от други отворени библиотеки и след това да редактирате техните свойства както се изискваше по – горе. Ако компонентът е част от цялостна библиотека, ще трябва да отворите файла .IntLib ( **File** » **Open** ) и да изберете Yes за да разархивирате библиотеката източник. След това отворете генерираната библиотека ( .Schlib ) от панела *Projects*.

1. Изберете компонента който искате да копирате от списъкът с компоненти в панела на библиотеката SCH в прозореца който се показва.

2. Изберете **Tools** » **Copy Component** за да копирате компонента от текущата библиотека в която и да е друга отворена библиотека. В прозореца Destination Library се показват всички текущи отворени библиотеки.

3. Изберете от кой документ искате да копирате компонент. Натиснете ОК и копираният компонент ще бъде поставен в избраната библиотека.

### 1.7.8. Копиране на multiple компоненти.

Могат да се копират един или няколко компоненти от библиотеката в библиотеката на схемата или в друга отворена схемна библиотека използвайки *SCH Library* панела.

1. Изберете един или няколко компонента от списъка с компоненти в SCH Library панела използвайки стандартната за Windows комбинация от клавиши ( *SHIFT+Click* and *CTRL+Click* ). Натиснете десният бутон на мишката и изберете Copy .

2. За да промените библиотеката в която да се поставят, натиснете десният бутон на мишката в списъкът с компоненти от SCH Library панела и изберете Paste за да ги добавите в списъка.

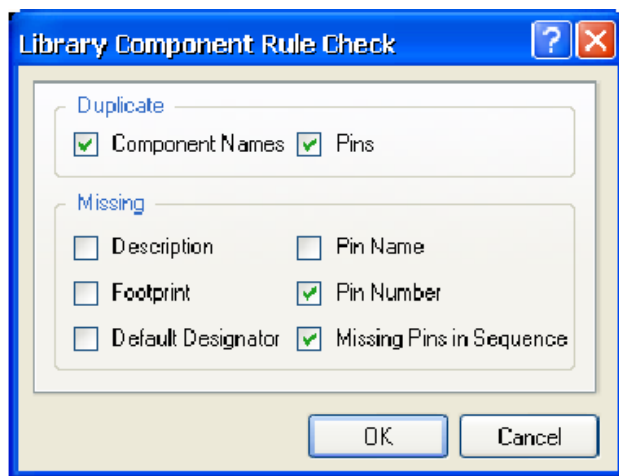
### 1.7.8. Проверяване на компонентите използвайки доклади за схематични библиотеки

За да проверите дали новият компонент е създаден правилно, трябва да се генерират три доклада след като схематичната библиотека се отвори. Всички доклади са в ASCII текстов формат.

Уверете се, че библиотечните файлове са записани преди да се генерират докладите. Затворете файловете с докладите и се върнете в Schematic Library Editor.

### 1.7.9. Доклади за компонент

За да създадете такъв доклад трябва списъкът с цялата информация за активният компонент да е налична.



Фиг. 3.15 Прозорец за проверка.

грешки като дубликати и липсващи изводи.

1. Изберете **Reports » Component Rule Check**. Появява се диалоговият прозорец *Library Component Rule Check*.

2. Задайте атрибутите които искате да проверите. Натиснете ОК. Името на доклада е `libraryname.err`, показва се в текстов редактор, описвайки всички компоненти които нарушават правилата по които се проверява.

3. Направете всички нужни настройки на библиотеката и върнете доклада.

## 2. Цел на лабораторното упражнение.

Да се усвои създаването на компоненти за схемотехничните библиотеки на Altium Designer. Създаване на многоелементни компоненти.

### 3. Задачи на лабораторното упражнение.

3.1. Запознаване с принципната електрическа схема и елементите на измервателна система с АЦП /Аналогово-цифров преобразувател/ C520D.

3.2. Създаване на схемотехнична библиотека. Създаване на компоненти. Поставяне на създадените компоненти в чертожната среда.

3.3. Опровождаване на елементите и ERC проверка.

3.4. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.

## 4. Указания.

4.1. Запознаване с принципната електрическа схема и елементите на измервателна система с АЦП C520D.

Схемата на измервателна система с АЦП C520D е представена на фиг.3.16. Схемата се състои от 2 цифрови интегрални схеми, производство на бившата Германска демократична република /ГДР/ C520D и D348D, които не фигурират в библиотеките на AD.

1. Изберете **Reports » Component**.  
2. Доклада 'libraryname.cmp' се показва в текстов редактор и включва номера на частите и пиновете в компонента.

### 1.7.10. Доклад за библиотеката

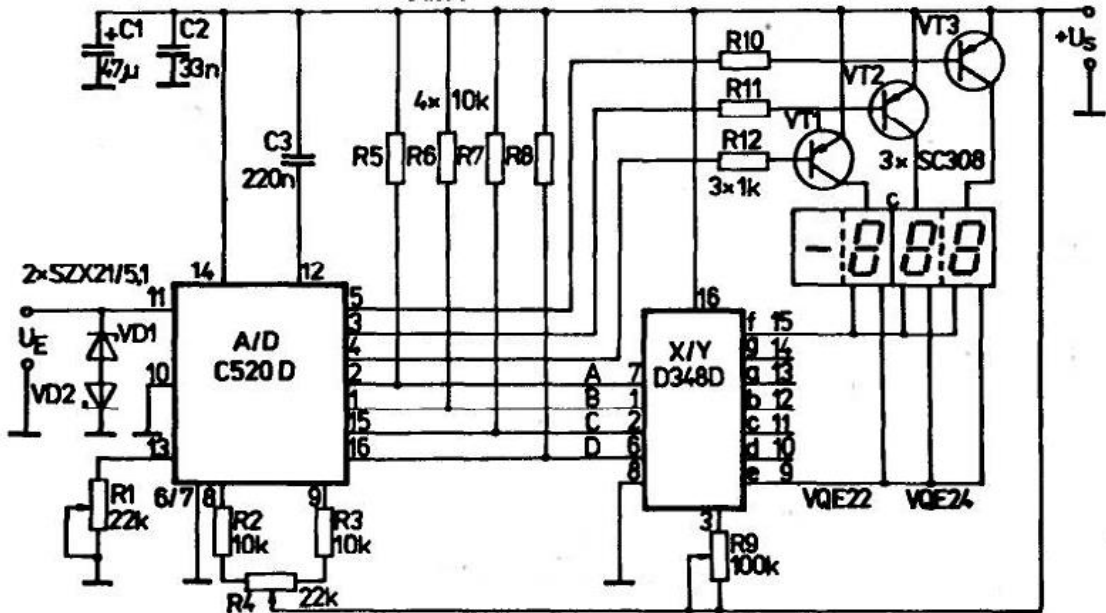
За да създадете доклад със списъка компонентите в библиотеката и тяхното описание :

1. Изберете **Reports » Library**.

2. Името на доклада е `libraryname.rep` и се показва в текстов редактор.

### 1.7.11. Component Rule Checker

*The Component Rule Checker* тества за

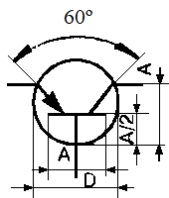


Фиг.3.16. Принципна електрическа схема на измервателна система с АЦП C520D.

Първата ИС C520D е разработка на ГДР, аналог на N520D, която вече не се произвежда, а втората D348D е аналог на ИС SN7448N производство на Texas Instruments и представлява дешифратор за управление на 7-сегментна индикация. Транзисторите SC308 също са произведени в ГДР, но са еквивалентни на BC308, които се произвеждат от много фирми и до днес.

Като се спазват правилата за търсене на компоненти в библиотеките на AD описани в т.1.2 на Лабораторно упражнение №2 може да се направи търсене на гореспоменатите електронни елементи, но резултатът би бил отрицателен.

**4.2. Създаване на схемотехнична библиотека. Създаване на компоненти. Поставяне на създадените компоненти в чертожната среда.**

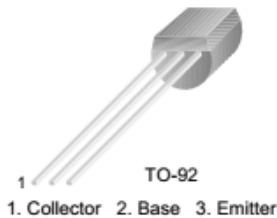


A	9	11
D	12	14

Фиг.3.17. Означение на PNP транзистор.

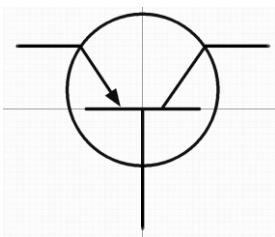
Пристъпваме към създаването на схемотехнична библиотека, както е описано в точка 1.2. Променяме името на библиотеката, например Upr.3.SchLib. Препоръчва се имената на файловете в AD да са на латиница.

Започваме създаването на библиотечен компонент за транзисторите SC308, като се ръководим от т.1.4 за транзистор NPN. Все пак трябва да се има предвид, че схемотехничното изображение на транзистора трябва да отговаря на действащия стандарт за схемотехничните означения на

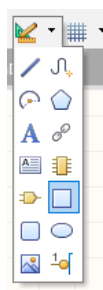


полупроводникови елементи БДС 2.711:79 / IEC 617-4/ и европейския EN 60617-5:2000. Съгласно този стандарт означението на биполярен PNP транзистор като SC308 е показано на фиг.3.17. За да спазим точно изискванията за размерност, трябва да настроим растерната мрежа да е в милиметри /mm/, т.е. да сме отметнали в **Option » Document options » Units - Use Metric Unit**

System. Друг начин за да сменим мерните единици е чрез **View » Toggle units**. Растерната мрежа/Grid/ променяме чрез натискане на G от клавиатурата до достигане на стойност 1 mm. Трябва да чертаем около координати (0,0), тъй като при поставянето на компонента в схемата, маркера на мишката ще се ориентира спрямо тези координати. Черта-



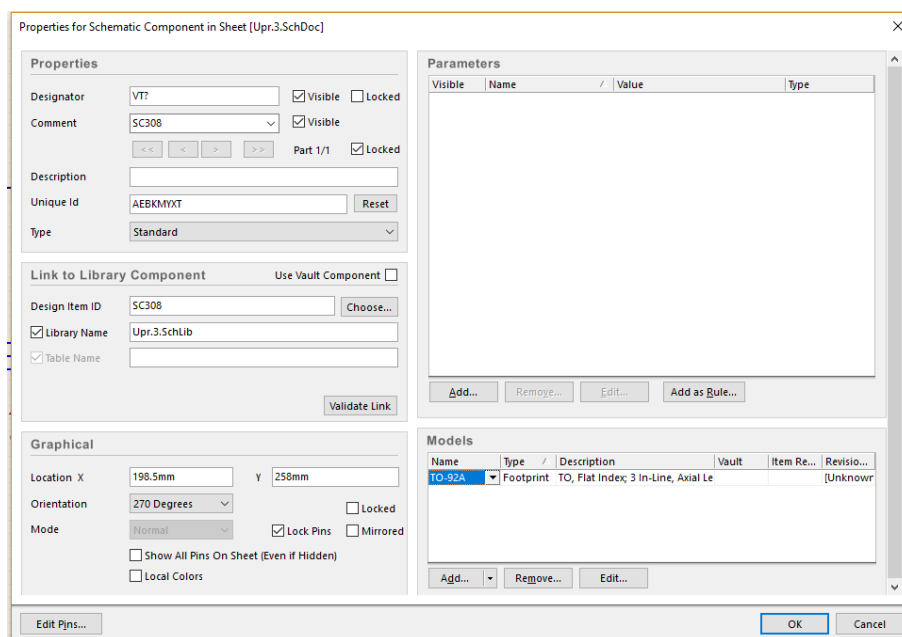
ем с инструмента Line от набора инструменти. Тъй като линията на базата е с дължина нечетно число, то е необходимо да изберем стъпка на Grid – 0,5 mm. Изчертаваме линия с координати (-4,5,0 +4,5,0) mm, което ще е базата. Символът за база завършваме с хоризонтална линия с координати (0,0 0,-4,5). Поставяме окръжност с център координати (0,1,5) и радиус по x и y от 6 mm. Поставяме



колектора като линия (5,5 +1,5,0), респективно емитера (-5,5 -1,5,0). За да поставим стрелката влизаме в настройките на поставената линия на емитера чрез двойно щракване на д. к. на мишката, и на End Line Shape избираме SolidArrow. Остава да се поставят изводите съгласно т.1.5, като в настройките им избираме дължина /Length/ 5 mm, с име /Display Name/ и означение /Designator/ на извода съответно E - 3, B – 2 и C – 1 съгласно каталожната информация [6]. С цел прегледност се препоръчва имената и означенията на изводите на транзистора да не се виждат, като за целта се премахва отметката на *Visible*. След създаване на

графичното означение на транзистора по стандарта БДС, следва да се постави модел на отпечатъка на корпуса на транзистора върху РСВ, съгласно т.1.6.3. Съгласно [6] корпусът на транзистора BC308 е ТО-92. За целта натискаме бутона Add Footprint и на Model Name попълваме ТО-92. Ако се появи надпис Model Name not found in project libraries or installed libraries в прозореца Selected Footprints, то това означава, че в достъпните библиотеки нямаме точно този корпус. Затова е подходящо да потърдим във всички библи-

отеки корпуси започващи с ТО-92. За целта натискаме бутона Browse и от прозореца Browse Library натискаме бутона Find и на Value попълваме ТО-92. Натискаме Search и от намерените корпуси избираме ТО-92А, тъй като той най-много се доближава до каталожните данни в [6]. За означение на създадения символ

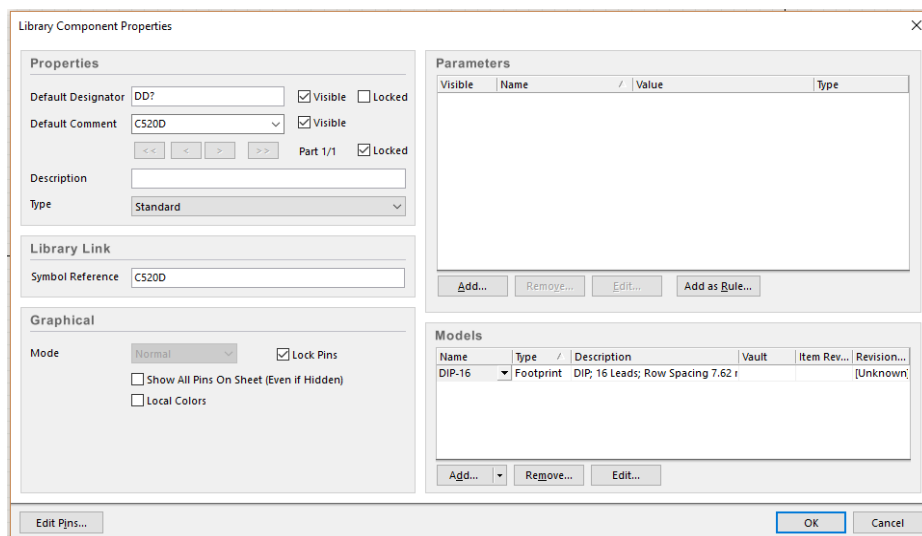


Фиг.3.17. Properties на PNP транзистор SC308.

на PNP биполярен транзистор попълваме в секцията Designator VT?, тъй като това е стандартното означение на транзистори по БДС. Окончателния вид на прозореца с настройки /Properties/ е показан на фиг. 3.18. За да поставим така създадения символ, трябва да създадем чертожна страница с размерност А3 и като се върнем в библиотеката да натиснем Place от панела SCH Library. Ако този панел не се вижда, то отиваме на настройките SCH на екранния прозорец долу в ляво и от там избираме SCH Library. Ориен-

тираме транзисторите като ги завъртаме с помощта на бутона Spice от клавиатурата и последователно ги преозначаваме VT1-VT3.

За да създадем символ на ИС C520D, трябва първо да създадем нов компонент в библиотеката с бутона Add от панела SCH Library и в отворения чертожен прозорец да започнем изчертаването около координати(0,0), както беше при изчертаването символа на транзистора. Подходящ е за използване инструмента Place Rectangle с който изчертаваме правоъгълник с размери съобразени с броя крачета от всяка страна, съгласно



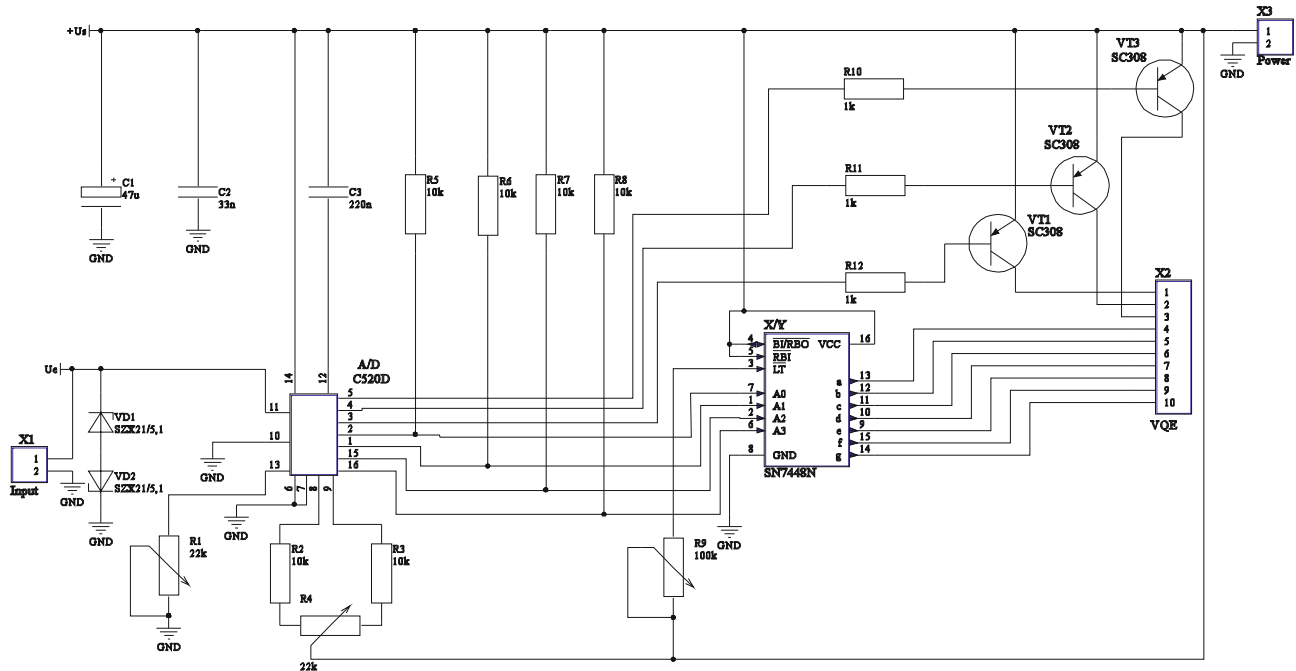
Фиг.3.18. Properties на ИС C520D.

та на стандартен корпус DIP-16, достъпен от библиотеките на AD. По подобие на корпуса на транзистора извършваме търсене на корпус DIP-16. Правим настройки на означението DD? В полето Default Designator, а в полето Default Comment попълваме C520D. Окончателния вид на настройките е показано на фиг.3.18.

За пасивните елементи и ценеровите диоди можем да използваме стандартни означения, които са разположени в библиотеката BDS-ISO.Intlib, която трябва предварително да инсталираме, за да можем да я използваме. Названията на елементите са на български съответно Резистор, Резистор потенциометър, Кондензатор неполярен, Кондензатор полярен и Диод ценеров. ИС SN7448N търсим в библиотеките на AD и по точно в TI Interface Display Driver.IntLib. При неуспех при търсенето или при непълни библиотеки можем да създадем нов компонент в съществуващата библиотека, по описания начин както с C520D. Светодиодната индикация заменяме с куплунг, тъй като тя обикновено не се разполага на печатната платка. Използваме куплунг с 10 извода тип Header10, на който извеждаме трите сигнала за отделните разряди от транзисторите, посредством които се реализира динамична индикация и съответните сегменти от А до G на седемсегментната LED индикация. За да се свържат проводниците с входния сигнал Ue , захранването +Us и масата GND трябва да използваме куплунзи от типа Header2, като трябва да се поставят съответните Power port символи за захранване и маса, като се променя Net на съответния символ. Окончателния вид схемата в AD е показан на фиг.3.19.

фиг.3.16. Поставяме изводите съгласно т. 1.7.3., като разделяме изводи 6 и 7. Трябва да присъединим подходящ модел на корпуса. По описанието на ИС се ориентираме към пластмасов корпус с 16 извода двустранно разположени около корпуса. Това съответс-





Фиг. 3.19. Принципна електрическа схема на измервателна система с АЦП C520D въведена в AD.

### 4.3. Опроводяване на елементите и ERS проверка.

След завършване на опроводяването между отделните елементи се прави проверка за тяхното правилно свързване, правилно наименование на елементите и други липси и пропуски, които би могло да бъдат пропуснати по време на изчертаването. Както беше споменато при предходното упражнение задължително условие за да пристъпим към проверка е предварително да сме създали файл, съдържащ печатна платка, който да е включен в проекта. За целта използваме командата **File** → **New** → **PCB**, като е желателно създадения файл PCB1.PcbDoc да бъде преименуван, например в Upr.3.PcbDoc.

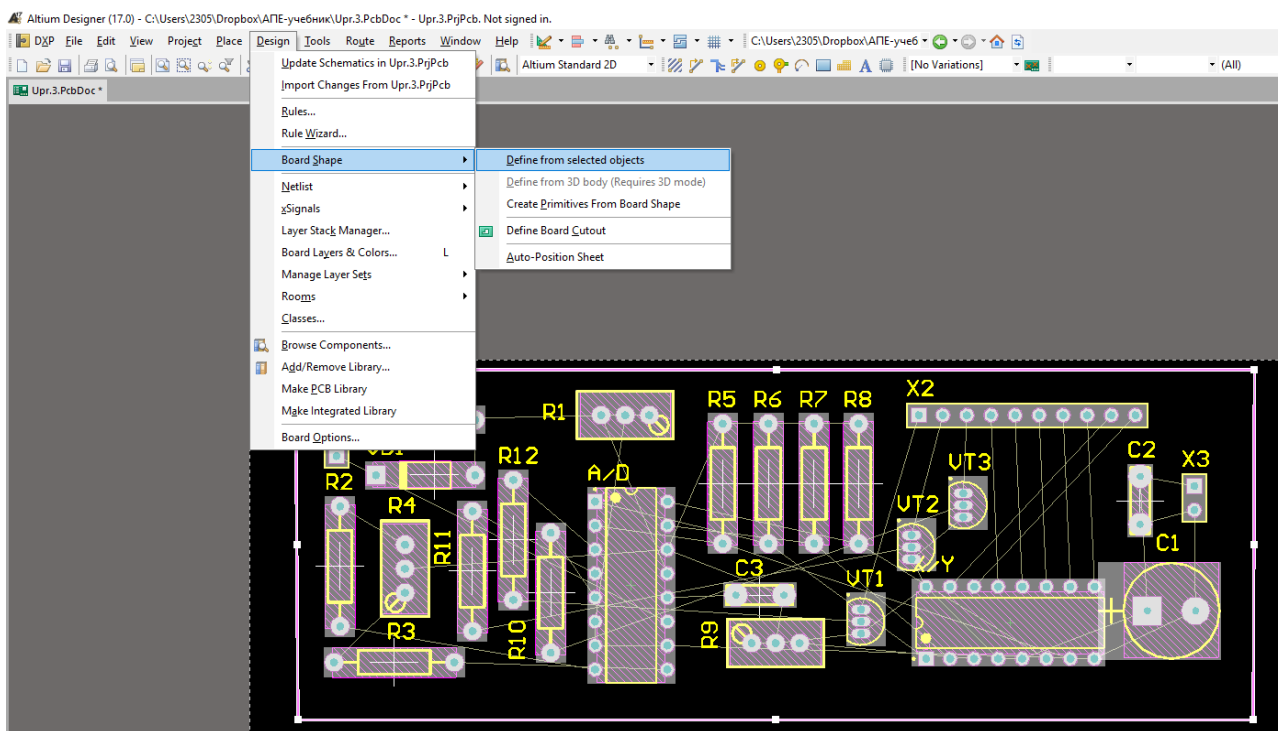
Проверяването за грешки се извършва от **Design** → **Update PCB Document** Upr.3.PcbDoc при което се отваря прозореца *Engineering Change Order*. Натискаме бутона

Validate Changes

и отметката на *Only Show Errors* и получаваме прозорец със съобщенията за грешки. Грешките са от типа Footprint Not Found и показват че съответстващите на схемотехнични компоненти отпечатъци на корпуси /footprint/ за PCB не са намерени в заредените в паметта PCB библиотеки. Коригираме грешките, като избираме подходящи Footprint: за електролитния кондензатор RB.2/.4, за неполярните rad0.2, за резисторите AXIAL0.4, за променливите резистори T93YA\_.

### 4.4. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.

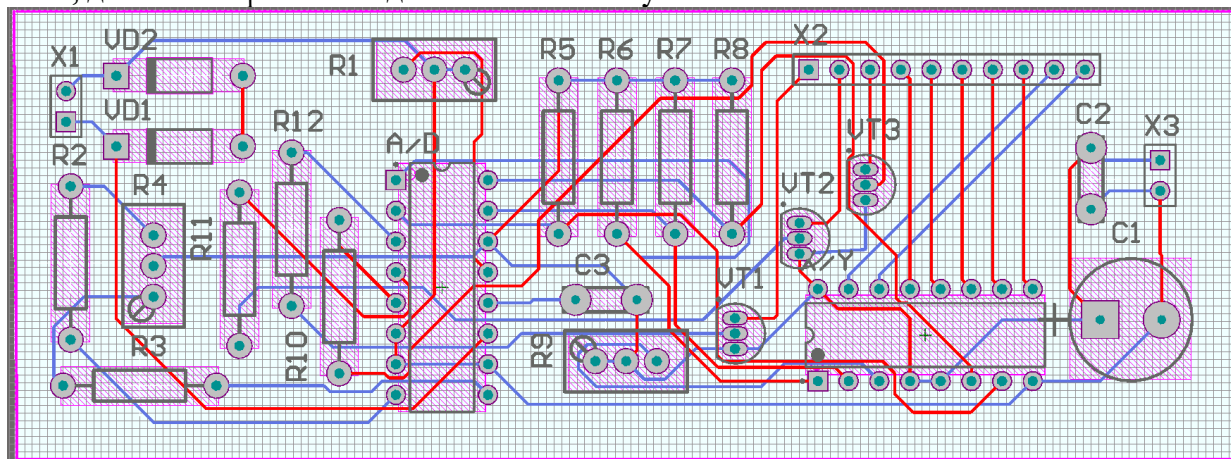
След замаяната на корпусите на елементите с грешки отново изпълняваме командата **Design** → **Update PCB Document** Upr.3.PcbDoc. Ако няма предварително забелязани грешки натискаме бутона *Validate Changes* и ако статусът на всички елементи и връзки е в зелено в секцията Check финализираме прехвърлянето на информация с бутона *Execute Changes*.



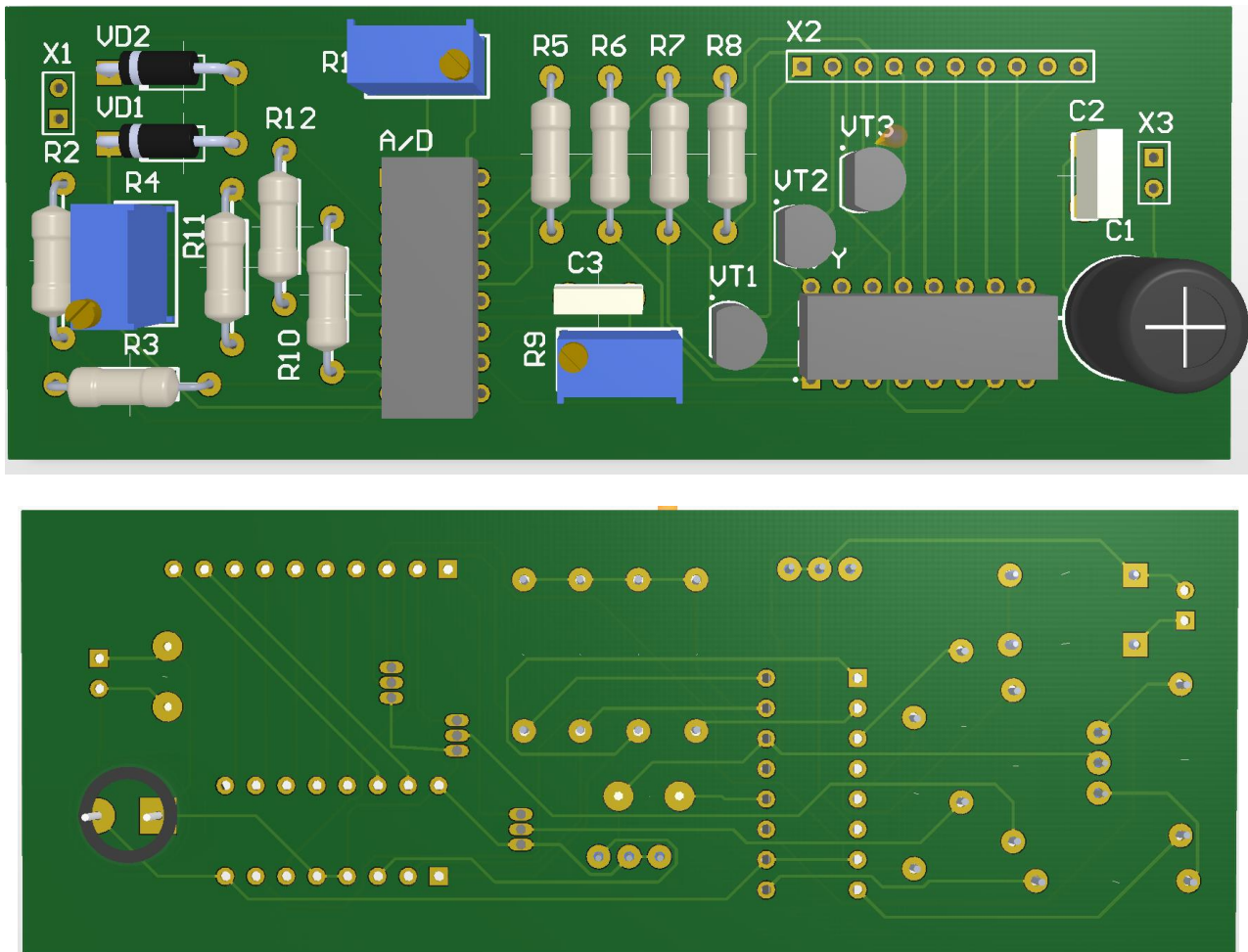
Фиг. 3.20. Преобразмеряване на габаритни размери на PCB.

По нататък се повтарят стъпките описани в първото упражнение по отношение на разполагането на компонентите върху очертанията на печатната платка, като се спазват правилата за разполагането на елементите. След разполагане на елементите можем да променим размерите на печатната платка, така че те да са съобразени с площта на подредените и разположени елементи или да се спазят размерите ако има предварителни изисквания за тях. Един от начините за това е като се избере слой Кеер-out layer и с инструмента Line се изчертават новите размери на платката. Следващата стъпка е да се селектират всички елементи и се избере командата **Design>Board Shape>Define from selected objects**, както е показано на фиг.3.20. Използваме режим на автоматично опроводяване, като изпълняваме командата **Route>Auto Route>All** и от появяващия се екранен прозорец избираме Default 2 Layer Board и натискаме бутона Route All.

На фиг. 3.20 е представена опроводената печатна платка на разработваната схема, като на монитора ще се изобразят в червено печатните проводници на горния слой /Top layer/, а в синьо печатните проводници от долния слой /Bottom layer/. В жълто ще са очертанията на компонентите и означенията им /Top overlay/, което представлява слой на т.н. „бял“ или сервизен печат на печатната платка. Ако отделните компоненти имат 3D модели, готовата печатна платка може да се разгледа и в 3D режим на изображение, достъпен чрез командата **View>3D Layout Mode**.



Фиг. 3.21 Опроводена PCB на измервателна система с АЦП C520D.



Фиг. 3.22 РСВ в 3D режим на измервателна система с АЦП С520D.

# ЛАБОРАТОРНО УПРАЖНЕНИЕ №4

## ЙЕРАРХИЧНИ СТРУКТУРИ В ALTIUM DESIGNER. ИЗРАБОТКА НА ПЕЧАТНА ПЛАТКА ОТ МНОЖЕСТВО СХЕМИ.

### 1. Теоретична обосновка.



За провеждането на упражнението се предполага, че се владее работата със схеми и библиотеки в среда на Schematic Editor.

В това упражнение, ще се разгледат следващите теми :

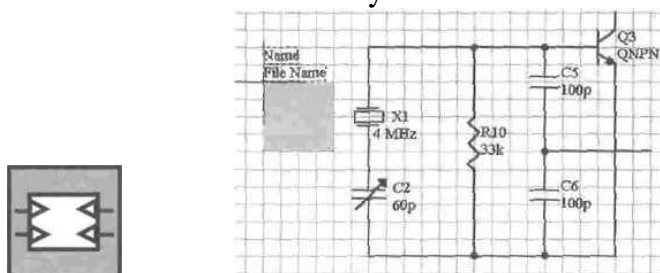
- Инструменти за организация на йерархични структури;
- Създаване на проект с множество схемотехнични документи;
- Създаване на печатна платка от множество схемотехнични документи.

#### 1.1. Инструменти за организация на йерархични структури.

##### Символ на страница - Sheet symbol

Избор чрез инструментното меню *Wiring Tools*

Избор чрез главно меню: **Place > Sheet symbol**



Фиг. 4.1. Символ на страница. Символ от инструментното меню и разполагане на обекта в схемата.

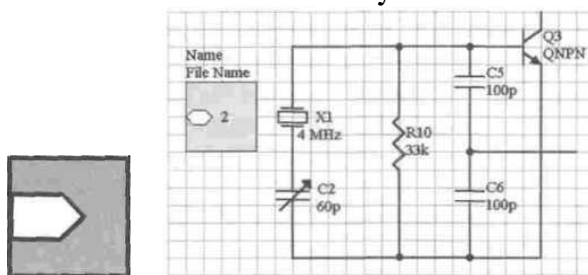
Използва се за да се изобрази подстраницата в един чертеж, от няколко йерархични страници. Големината на символа се задава при разполагането.

След влизане в режим на разполагане, курсорът се позиционира и с щракване с ляв бутон или Enter се фиксира горният ляв ъгъл на обекта, след което курсорът се измества до получаване на желаната големина. С повторно щракване с ляв бутон символът се разполага окончателно. Поставеният обект може да се редактира графично (след избор с еднократно щракване с левия бутон на мишката), както и да се променят с двукратно щракване с левия бутон на мишката.

##### Вход-изход от друга страница - Sheet entry

Избор чрез инструментното меню *Wiring Tools*

Избор чрез главно меню: **Place > Sheet entry**



Фиг. 4.2. Вход-изход от друга страница. Символ от инструментното меню и разполагане на обекта в схемата.

Разполага се в Sheet symbol, за да се обозначат входно-изходните портове. Поради тази причина, преди да поставите Sheet Entry, е необходимо да сте разположили Sheet symbol-обекта.

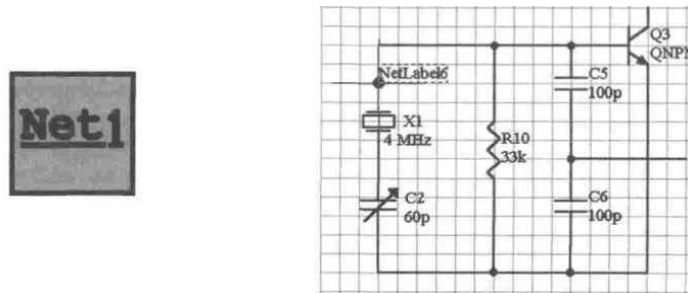
След влизане в режим на разполагане, курсорът трябва да се позиционира върху този Sheet symbol, в който ще се разполагат входно-изходните портове. След щракване с ляв бутон, под курсора се появява изображението на Sheet entry. Обектът се позиционира и разполагането се потвърждава с повторно натискане на ляв бутон на мишката.

Sheet entry може да се разполага по всички ръбове на Sheet symbol.

### Схемен етикет - Net Label

Избор чрез инструментното меню *Wiring Tools*

Избор чрез главно меню: **Place > Net Label**



Фиг. 4.3. Схемен етикет. Символ от инструментното меню и разполагане на обекта в схемата..

Чрез този етикет, към даден електрически обект се присвоява специфично наименование. При генериране на схемния списък за преминаване към печатна платка, автоматично се прави обозначаване на различните вериги. Ръчното разполагане на Net Label в схемата дефинира името на веригата, към която е привързан съответният обект.

При влизане в режим на разполагане чрез избор от инструментното или от главното меню, курсорът се позиционира и с щракване на ляв бутон или Enter обектът се разполага. Чрез щракване с десен бутон на мишката или натискане на клавиша Esc от клавиатурата, може да се излезе от режима на разполагане. С натискане на TAB от клавиатурата, по време на разполагането могат да се редактират характеристиките на обекта. Характеристиките на вече разположен етикет могат да се двукратно щракване върху него с ляв бутон.

### 1.2. Създаване на проект с множество схемотехнични документи.

Проектантите използват многостранични проекти по различни причини, на първо място заради размерите на схемите; някои проекти са прекалено големи или сложни, за да се поместят на един лист. Даже ако проектът не е толкова сложен, определено има преимущества в това проекта да е на няколко страници. Например, проектът може да включва елементи от различни функционални модули. Организацията на тези модули като самостоятелни документи позволява на няколко инженери да работят над проекта в едно и също време. Друга причина може да бъде това, че този метод позволява да се използват малоформатни принтери, такива, като лазерния принтер.

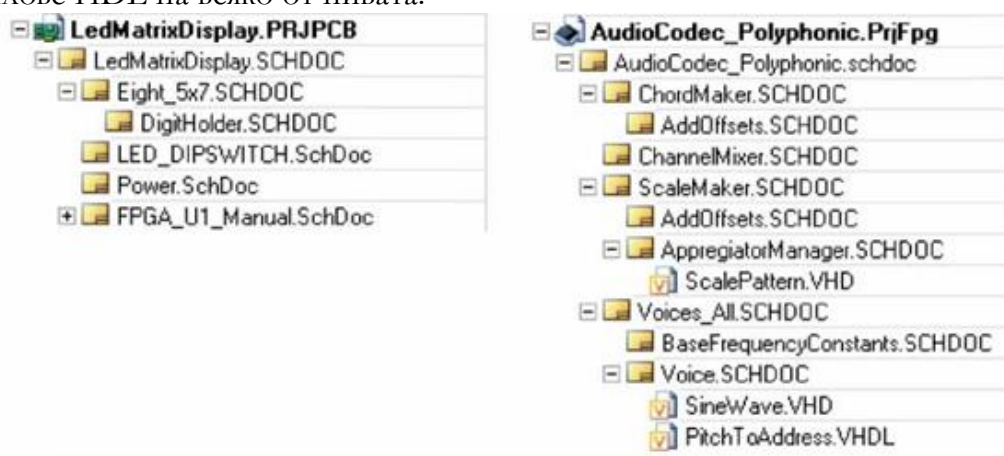
Като цяло, имаме две решения за изпълнение на всеки многостраничен проект - структурни връзки между страниците и метод с употребата на свързаност между фрагментните схеми на тези страници. Конкретния избор ще зависи от размера и типа на всеки проект и собствените предпочитания на потребителя.

#### Формиране структурата на страницата.

Тъй като проектният файл свързва различни изходни документи в единен проект, отношенията между документите и непосредствената свързаност се определят от информацията в самия документ. Многостраничният проект се формира като йерархическа структура от логически блокове, където всеки блок може да бъде или страница със схема, или файл във формат HDL. В началото на тази структура се намира единствен главна страница на схема, най-често разглеждана като най-горна страница на проекта.

Структурата на страницата се формира с използването на специални символи, наречени символи на схемотехничната чертожна страница. Всеки от изходните документи, които се отнасят до даден проект, се представят на най-горната страница с помощта на специален символ. Името на всеки символ на страница съответства на подчинения файл на схемата (или файл тип HDL), който той представя графически. От друга страна, подчинената схема може да съдържа други символи на чертожни страници, които съответстват на по-ниско ниво на чертожни страници от схемата или файлове тип HDL. По такъв начин, може да се сформира структурна йерархия на изходните документи, която може да бъде проста или сложна, в зависимост от изискванията на заданието.

При компилация на многостраничния проект, се осъществяват логически връзки между модулните блокове на проекта и се създава структура. Тази дървовидна структура започва със страницата от схемата на върха и разклонения за всички други подчинени схеми и файлове HDL на всяко от нивата.



Фиг. 4.4. Компилиране на многолистови проекти, показващи йерархията.

Фиг. 4.4 показва 2 примера на компилиране на йерархични проекти. От лявата страна се намира структурната йерархия за компилиране проект на платка (\*PrjPcb). От дясната страна се намира структурна йерархия за компилиране на проект тип ПЛИС /Програмируема логическа интегрална схема/ (\*.PrjFpg).

### Създаване на йерархически структури

Средата за проектиране съдържа редица свойства, които позволяват бързо и леко да се сформира многойерархична структура на проекта. Конкретните задавани свойства зависят от персоналната методология на проектирането – от горе надолу или от долу нагоре.

#### 1. Проектиране « от горе надолу ».

По надолу са показани достъпните команди за създаване йерархията на проекта във вариант «от горе надолу»:

Create sheet from symbol (Създаване на страница от символ) – използва се от редактора на схеми за създаване на чертожна страница от символ. В подчинената страница трябва да се добавят съгласувани портове, готови за опроводяване.

Create VHDL file from symbol (Создание файла тип VHDL от символ) - използва се от редактора на схеми за създаване на VHDL файл, с обекти, които съдържат определени портове за съответствие с входовете на страницата в създадения символ.

Create Verilog file from symbol (Создание файла тип Verilog от символ) - използва се от редактора на схеми за създаване на Verilog файл, с декларирани модули, , които съдържат определени портове за съответствие с входовете на страницата в създадения символ.

Push part to sheet (поставяне на компонент в страница) - тази команда на схемотехничния редактор се използва за добавяне на секция в нова подчинена страница от схемата, съдържаща оригиналната секция на главната страница във вид на символ, препращащ на нова подчинена страница. Съответстващите портове ще бъдат добавени и съединени с проводници към секциите на подчинената страница. За достъп на тази команда натиснете ДБМ върху компонента.

## 2. Проектиране « от долу нагоре ».

Следващите команди позволяват да се построи йерархия на проекта във варианта «от долу нагоре».

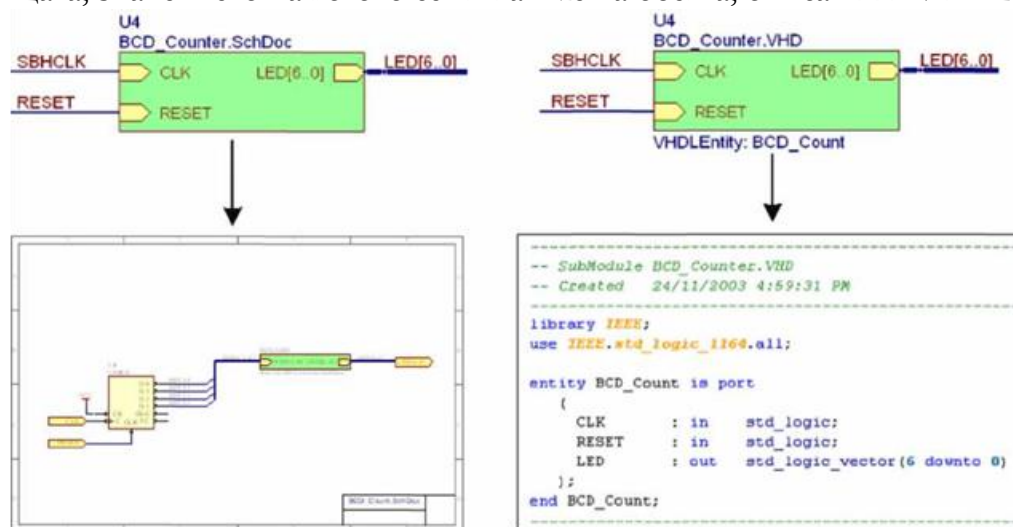
**Create symbol from sheet or HDL** (Създаване на символ на страницат от схема или HDL) – използва се от схемотехничния редактор за създаване на символ като страница от схема, VHDL или Verilog-описание. Трябва за се създаде страница от схемата, на който ще бъде поставен символ на активния документ преди изпълнение на командата.

**Convert part to sheet symbol** (Конвертиране компонент в символ на страница) – командата се използва от схемотехничния редактор за конвертиране на даден компонент в символ на страница. Полето на символното обозначение в началото ще бъде установено в позиционно обозначение на компонента, в поле Filename с текст на коментара към компонента. Трябва да се измени името на файла за връзка с необходимия подчинена страница, като се изменят входовете на листа в съответствие с портовете, зададени в подчинения документ. Натиска се ЛКМ върху компонента за достъп към тази възможност.

### Смесенна схемно-текстова (HDL) йерархия на документа

При създаване на йерархията на проекта може да се използва символ на страница на родителската страница на схемата, за връзка с подчинената страница на схемата на ниско ниво. Тази йерархия може да бъде разширена, когато за формиране на проекта бъдат използвани съчетание от схемни страници и страници с описания на езика HDL. Подчинените документи във вида VHDL или Verilog – описания, също се представят като подчинени схеми, описващи имената на подчинените документи в символа на страницата, която ги представя.

При връзка към подчинения документ тип VHDL, тя се формира от символ на страница към описание на обектите във файл тип VHDL. За връзка към обект с име, което се отличава от името на VHDL файла, се включва параметъра VHDLEntity в символа на страницата, значението на когото се явява име на обекта, описан във VHDL файла.

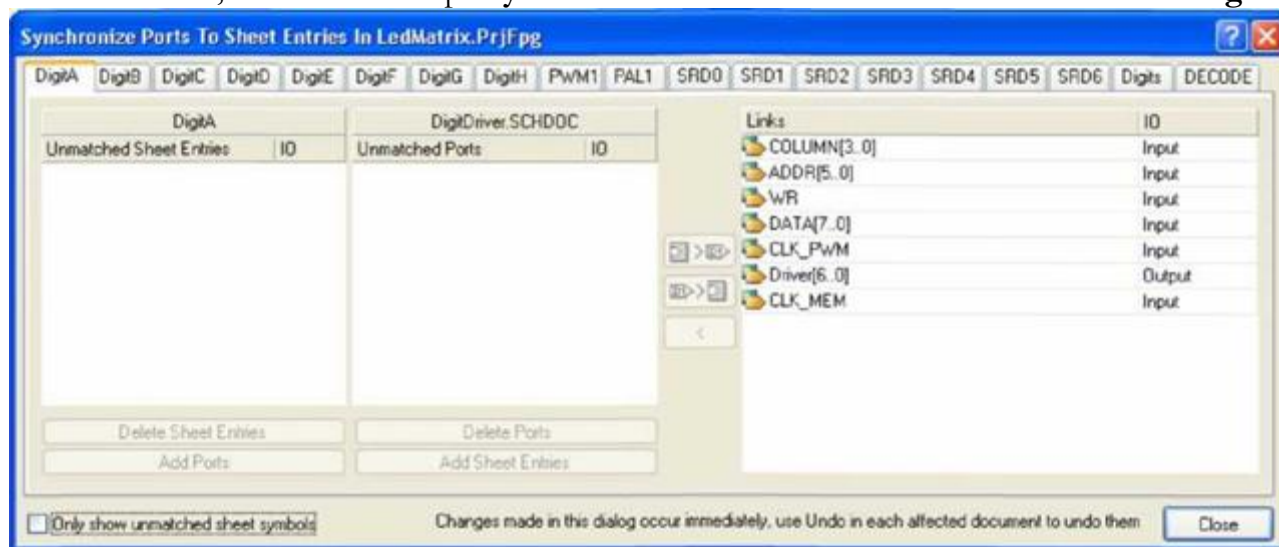


Фиг. 4.5. Йерархически документ, създаден чрез поставяне на символ на лист за представяне на документ от ниско ниво на йерархията във вид на схема (отляво) и във вид HDL (отдясно).

Фиг.4.5. илюстрира пример на такава смесена йерархия, посредством която един символ на страница се използва за връзка към подчинената страница на схемата в първия пример и на подчинения VHDL документ в другия. И в двата случая, подчинения документ представлява едно и също физическо устройство (брояч). След определяне на структурата на йерархическия многолистов проект е необходимо да се изпълни установяване в Altium Designer по указанията за компилация и съгласуване на портовете.

#### Синхронизация на портовете на схемата и входовете на страницата.

Символ на страница се явява документ, синхронизиран с неговата връзка към подчинените страници в по-ниското ниво на йерархията, всички входове на тази страница трябва да съвпадат със съответстващите портове на подчинените страници - както по име, така и по направление. Трябва да се използва диалога Synchronize Ports to Sheet Entries (фиг.4.6) за установяване символа на страница в съответствие с портовете на главната схема, за това се избира **Synchronize Sheet Entries and Ports** от меню **Design**.



Фиг. 4.6. Обезпечение на синхронизацията на входовете на листа и портовете на схемата.

#### Преименуване на символа на страница в подчинения лист.

В процеса на проектиране често възниква необходимост от изменение на името на подчинената страница на схемата, например е необходимо да се измени схемата и да се зададе друго название за по-пълно отразяване на функцията и. Вместо това, за да се преименува схемата и след това ръчно да се изменят връзките към всеки символ на страница, по - просто е да се използва командата **Design>Rename Child Sheet**.

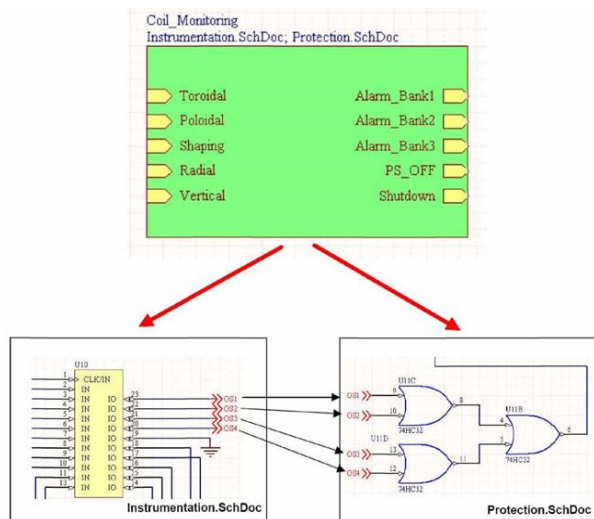
С помощта на тази команда може да се:

- преименува подчинен документ и обновят всички действащи символи на страниците на даден документ в текущия проект;
- преименува подчинен документ и обновят всички действащи символи на страниците в текущата група проекти (\*.DsnWrk);
- създаде преименувано копие на подчинения документ и да се обнови текущия символ на страница с указаните връзки на него.

#### Освобождаване на пространство в схемите от ниско ниво.

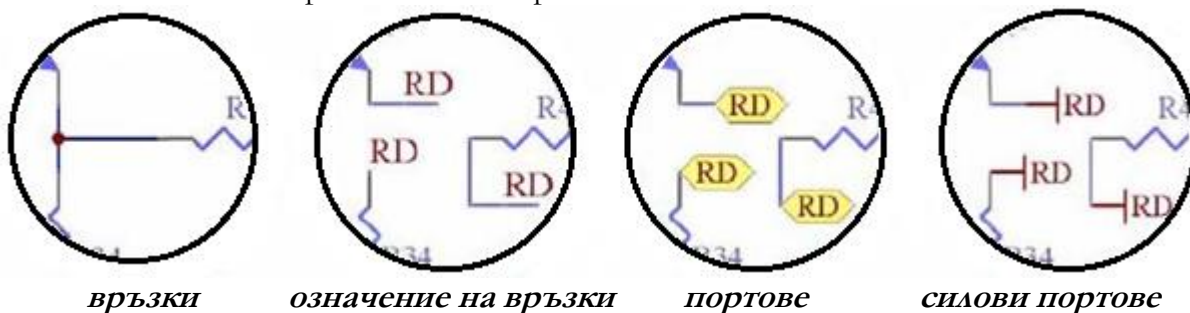
С един символ на чертожна страница може да се представят няколко подчинени страници. За това е нужно да се разделят имената на символите на страниците в полето Filename (фиг.4.7). С помощта на ефективното използване на междулистовите съединители, поставени в подчинените страници, може значително да се разширят възможностите на проекта, като не се увеличавя количеството страници, а се разглеждат всички страници, като една цяла. Трябва да се отбележи, че използването на между странични





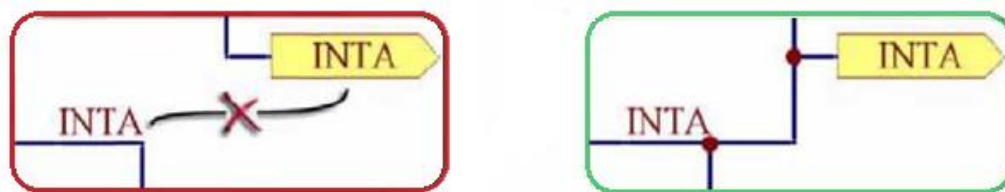
Фиг. 4.7. Пример за единичен символ на лист, свързан с няколко подчинени листове.

както е показано по-долу, но главното предназначение на дадените обекти – това е реализацията на глобална връзка за всеки проект.



Тези примери показват, как могат да се реализират проводници с помощта на обикновени връзки, означение на връзки, портове и силови портове, съответно. Всички тези обекти са обединени чрез общо название на идентификаторите на връзките.

По долу е илюстрирана честата грешка: идентификаторите на връзки от различен тип (такива като отбелязване на електрически вериги и портове) ще бъдат логически свързани, ако имат еднакви имена. Фактически това не е така: различните типове идентификатори на връзките могат да имат различни имена, но да се съединяват заедно за формиране на една електрическа верига.



Тези диаграми засягат идентификатори на връзки, физически съединени на един лист, но те не могат да покажат това, че идентификаторите на връзките дават възможност за предаване на връзки между страниците в многостраничните проекти. Как става това зависи от идентификаторите на връзките, използвани в проекта и установените ограничения.

**Идентификатори на връзките.**

Повечето идентификатори на връзки са от тип отбелязване на електрическа верига. Тяхната основна функция е да отразяват функционалното предназначение на съедине-

съединители е единствено възможния метод за реализация на свързаност между схемите, свързани с един и същ символ на страница.

**Реализация на глобална свързаност.**

Единствения метод за предаване на сигнали между страниците е използването на идентификатори на електрически вериги /връзки/. Те се явяват обекти, които създават логически съединения между различни обекти по-просто, отколкото това правят физическите съединения (проводници). Идентификаторите на веригите могат да се използват локално в пределите на една страница,



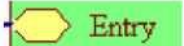


нията и проводниците на листа. Тъй като има начини и обстоятелства, при които отбелязванията на електрическите вериги могат да изпълняват функцията на връзки между чертожните страници, може да се използват за локални съединения и такива в рамките на чертожната страница.

Портовете, подобно на отбелязванията на веригите, винаги ще се използват за съединяване на локални връзки в един и същ документ. Но за разлика от отбелязването на веригите, портовете специално са предвидени за междустранични съединения. Те могат да се разполагат хоризонтално или вертикално. Хоризонталното разполагане е широко разпространена опция, тъй като не е чувствителна към многостраничната структура и съединява портове с еднакви имена в цялото пространство на проекта в една електрическа верига. Вертикалните съединения са по-управляеми, тъй като те съединяват сигнали само между подчинени и родителски страници. Вместо съединения на порт с порт, вертикалните съединения се изпълняват за съединения между порт на подчинената страница и вход на страница на родителския документ. Този вход на страницата трябва да бъде разположен в пределите на символа с връзка към специфична подчинена страница.

Междустраничните съединители обезпечават средно звено, позволяващо да се създават хоризонтални връзки между избрани групи страници в пределите на проекта. Начина на групиране на тези страници е чрез разполагане на имената им в полето Filename на символа на главната страница, разделени с точка и запетая. Нужно е да се разположат междустраничните съединители за тези сигнали така, че да се намират между тези групи страници (както на фиг. 4.7). Междустраничните съединители ще бъдат съединени с еднакви междустранични съединители, но само в пределите на страниците, групирани заедно на родителския символ. Ако една и съща подчинена страница е представена на символа, тогава неговите междустранични съединители няма да бъдат съединени с еднотипни съединители, които могат да съществуват в друго място на проекта.

Силови портове (наречени още силови обекти) - не са чувствителни към структурата на проекта и съединяват еднакви силови изводи на всички свързани листове.

Невидимите изводи могат да бъдат въведени за символ в библиотеката и включени към определена верига, посредством установяване на стойност в полето Connect to (в диалога Pin Properties). Ако се импортира проект от Protel 99 SE или по-ранна версия, то всеки невидим извод ще има име на електрическата верига, разположено в това поле.

	<b>Отбелязване на верига</b>	Съединение по вертикала, ако се използва съвместно с портове или символи на страници, използвани или в рамките на йерархията, или вътре в документа. По хоризонтала се обединяват всички вериги с еднакви означения.
	<b>Порт</b>	Съединение по вертикала, ако е използвано за вход в страница на главния символ и е използваемо или в йерархията, или вътре в документа. Той съединява по хоризонтала всички еднакви портове, или ограничен брой портове вътре в указания документ.
	<b>Вход на страница</b>	Винаги се съединява вертикално към порт на лист на подчинената схема, посочена на символа.
	<b>Междустраничен съединител</b>	Хоризонтално съединение на еднакви междулистови съединители, но ограничено по отношение на лист, посочен на друг, разделен символ на лист.
	<b>Силов Порт</b>	Съединява глобално всички еднакви силови портове на всички пространства на проекта
	<b>Невидим извод</b>	Съединява глобално всички невидими изводи на проекта, които имат означение <b>Connect to</b>

### Инверсни идентификатори на електрически вериги.

Ако има необходимост от създаването на отбелязване на вериги, входове на страница или портове със знак за инверсия (чертичка над текста), това може да се направи по два начина:

- Въвежда се символ «\» след всеки символ в името на веригата (например, E\N\A\B\L\E\)
- Активира се опцията **Single V Negation** на частта **Schematic>Graphical Editing** в диалога **DXP>Preferences**, след това се въвежда един символ «\» в началото на името на веригата (например, \ENABLE).

### Равнинна или йерархична свързаност.

В рамките на структурата на документа, всички многостранични проекти са организирани йерархически, даже ако йерархията има само две нива (например, горната страница, съдържаща всички символи, които го свързват с подчинените страници от ниско ниво). Като свързан, проектът може да бъде реализиран или като на едно ниво/равнинен/, или като йерархическа структура. Основната разлика между тях се явява това, че йерархическите проекти включват сигнали между страници, съответстващи на създадената структура, а равнинните проекти не предлагат структурна организация на чертожните страници.

Важно е да се отбележи, че при проектиране на проект тип ПЛИС, използвания модел на свързаност трябва да бъде йерархичен.

### Равнинни проекти без страница тип „блок-схема“.

Ако разработвания проект не е йерархичен - например, всички страници на схемата се намират на едно и също ниво, без символи, отправящи на подчинени схеми - проекта е прост равнинен проект. В този случай, няма необходимост от страница тип „блок-схема“, която съдържа само символи на страници. Необходимост от наличие на страница от горно ниво възниква при отсъствие на файл на проекта, а файла на проекта тип „програмно осигуряване“ зависи от символите на страници на листа от горно ниво, за да се определи какви страници съдържа проекта. За тест на такъв проект без страници от горно ниво, се кликва върху името на файла на панела Projects и се избира Remove from Project от падащото меню.

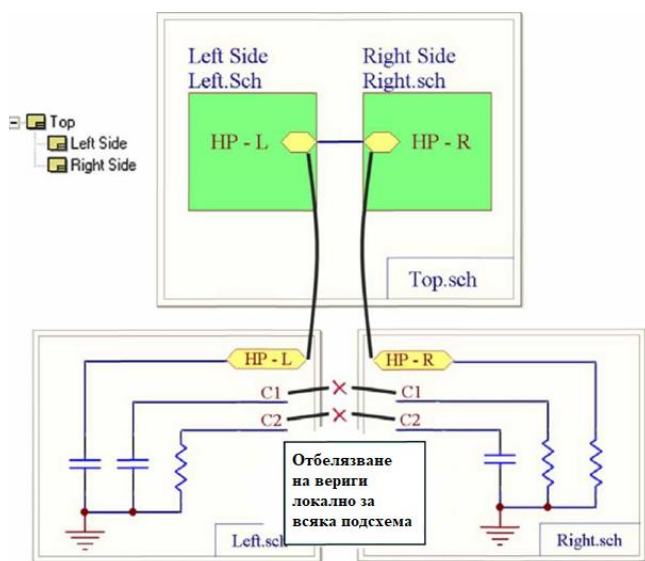
Равнинния проект, който вече съдържа страница от по-горно ниво, ще бъде коректно компилиран, но Altium Designer предоставя възможност за проекти без горна страница по необходимост.

### Примери за проекти по тип свързаност.

Четири илюстрации по-долу, показват как да се определят или изберат ограничения за идентификаторите, които ще оказват въздействие на свързаността на еднаквите отбелязвания на вериги и портове в йерархическите структури. Петата показва, как се използват междустраничните съединители. В названията на примерите е посочена настройка за ограниченията на действията на идентификаторите, които се определят в списъка Net Identifier Scope на секцията Options, достъпна в диалоговото меню Options for Project, което се извиква от изпълнението на **Project>Project Option**.

**Пример 1 - Hierarchical (Йерархически).** Този схемен проект ще бъде автоматично определен като йерархически вариант, тъй като тук са разположени входовете на страниците в символите на страниците на главната страница. Отбелязванията на веригите C1 и C2 на всяка подчинена страница няма да бъдат включени към съответстващите отбелязвания на вериги на главната страница, но ще се съхранят в пределите на техните локални страници. Портовете в този пример имат различни имена, но даже да имат съвпадащи имена, те не могат да създадат хоризонтални връзки с други портове на подчи-

нените страници, при въздействие на ограничение на идентификаторите на дадения тип



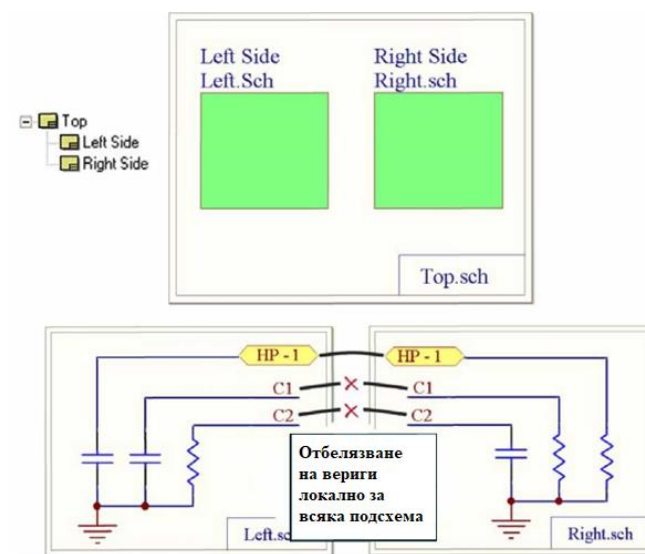
йерархия. Затова, портовете създават само вертикално странично съединение към родителската страница. За да изпълни съединение, порта на подчинената страница трябва да има едноименен вход на страницата вътре в съответстващия символ на страницата.

В този пример, елементите на входовете на главната страница са свързани към различни страници (трябва да се отбележи, че техните имена не са еднакви; това е физическо свързване, а не логическо). В структурно отношение относно преработения проект, тези сигнали се свързват към портовете и се сравняват по вход с другия символ на страница на по-високо родителско

ниво на страницата.

### Пример 2 - Flat (Глобални портове)

За представяне на портовете в този проект, съвместно с отсъствието на каквито и да е



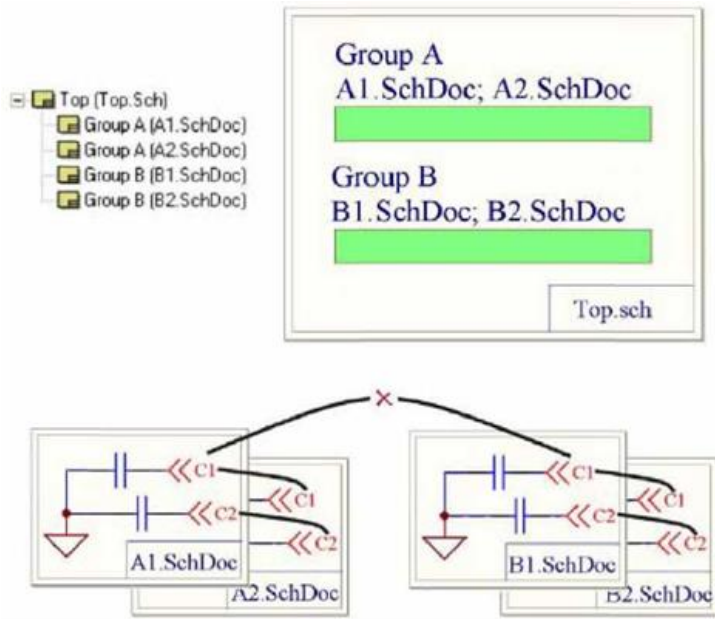
да е входове на старници, използва се вариант за автоматично определяне на глобални портове. Това е особеност на равнинен тип проект, тъй като портовете се явяват свързани; те получават логически връзки с всички портове със съвпадащи имена в произволно място в проекта. Отбелязванията на вериги не поддържат такива възможности; те ще бъдат локални на отделните страници.

Тъй като този проект е равнинен, върхната страница /блок-схемата/ може да се премахне от проекта и въпреки това той ще бъде коректно компилиран. Трябва да се отбележи, че Altium Designer използва

файл тип проект, за да определи количеството на чертожни страници в проекта, което се явява важно свойство на понятието проект и е необходим за равнинен тип разработки с ограничение на идентификаторите тип Flat.

### Пример 3 - Междустранични съединители (OffSheet)

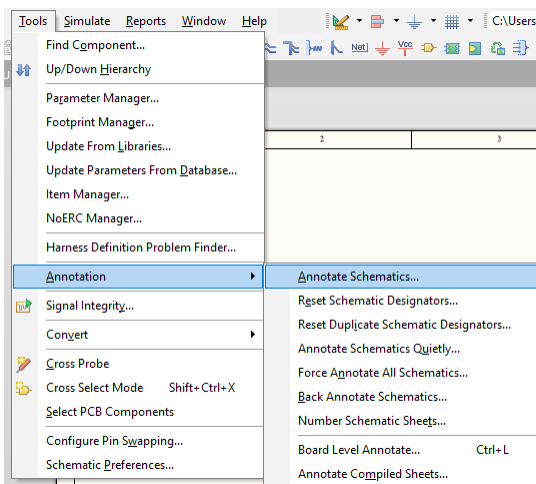
В този пример, горната страница тип „блок-схема“ се свързва с 4 подчинени страници с помощта на само два символа. Това се изпълнява с помощта на връзка към файловете на няколко схеми чрез полето Name на символите на страници, разделяйки имената на схемите с точка и запетайка. Междустраничните съединители създават равнинни съединения между всички сгрупирани страници в пределите на един символ на страница - даже ако другите страници в проекта използват аналогична вертикална свързаност.



символи на страниците не просто ще създава желаната свързаност, но ще обезпечи на другите участници в разработката на проекта добро разбиране за целия проект. Ако си представим, че схемата вътре в един такъв функционален блок излиза от пределите на една чертожна страница, за да я поместим в йерархията, е необходимо да разположим необходимия брой отбелязвания на вериги, които трябва да се прехвърлят от страница на страница с портове, които ще ги предават нагоре на съответния вход на страницата, които се съединяват с проводниците. Това е трудно изпълнимо, като не вземаме под внимание факта, че проекта ще бъде разделен на два символа на страници, които логически са неразличими, а всичко това идва от факта, че размера на чертожната страница е малък. Коректна алтернатива се явява такова разполагане на отбелязванията на веригите, което позволява нормално да се създават връзки към тези части на проекта с помощта на междустранични съединители. Групирането на няколко страници ще позволи да се съхрани функционалната блок-схема на потока данни на проекта, съгласувано с пълната негова логика.

### 1.3. Създаване на печатна платка от множество схемотехнични документи.

#### Преозначаване на компонентите в схемата.



(фиг. 4.8).

Групираните страници не използват други идентификатори на веригите, с изключение на междустраничните съединители. Тези съединения се разполагат само в пределите на групите.

Много разработчици никога не използват междустранични съединители, които първоначално са били въведени като средство за импорт на проекти, от други пакети за проектиране. Въпреки това може да възникне ситуация, когато те са удобни. Например, да предположим, че имаме високomodulen проект, в който всяка страница представлява логическа част на проекта. Разполагането на

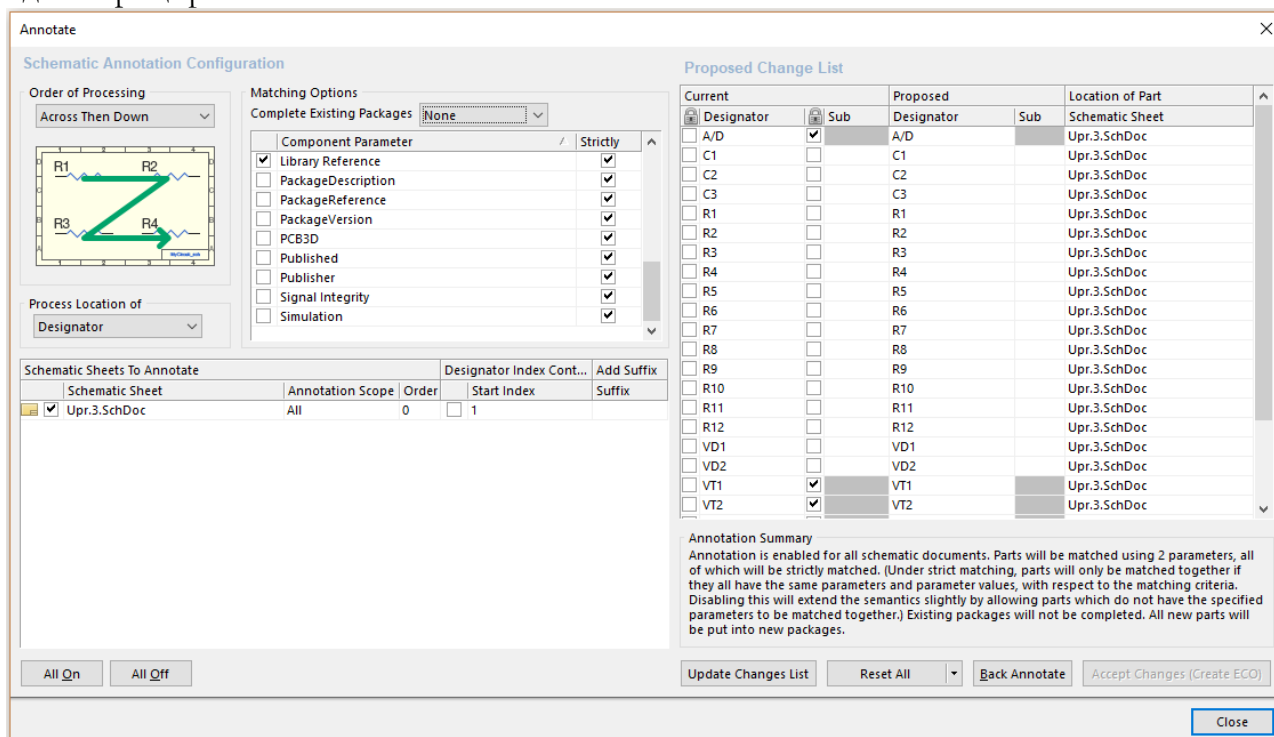
За да може да се осъществи безпроблемно преобразуване на схемата в печатна платка (РСВ-формат), всеки елемент трябва да има свое уникално означение (сигнатура). Ако при разполагането на елемента в схемата не е въведено конкретно означение, той ще се разположи с означение от типа "R?\*" Процесът на преозначаване се нарича Annotation и може да бъде осъществен във всяка фаза на изчертаването, но е задължително да се направи, когато чертежът е завършен. За преозначаване на елементите, от главното меню трябва да се избере **Tools > Annotation**, при което ще се отвори диалоговият прозорец Annotate

От падащото меню Annotate Options се задава обсега на преозначаването, като са достъпни следните възможности:

**All parts** - преозначаването ще обхване всички елементи в проекта:

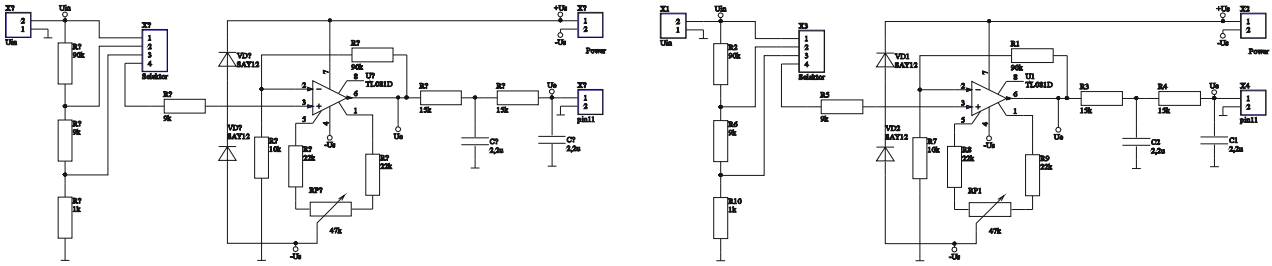
**? parts** - отнася се за означението на тези елементи от схемата, които имат текуща сигнатура от типа R?, C?, U?, т.е. само за елементите, за които не е въведено означение при изчертаването на схемата.

**Reset Designators** - установява всички означения обратно във вида R?, C?, U?... Използвайте тази команда, ако желаете преномериране на всички компоненти, започвайки от 1. Някои компоненти могат да бъдат изключени от процеса на означаване чрез предварителното им избиране. За целта е необходимо, в диалоговия прозорец Annotate (виж фиг. 4.4), да се разреши опцията Ignore Selected Parts. За да се идентифицират и групират многоелементни компоненти, по време на обозначаването им е необходимо да се установи Group Parts Together If Match By-полето (групиране на елементи при подобие на ..). По подразбиране е зададено групиране само при подобие на типа на елементите, но могат да се използват комбинации от 16 елементни полета и 8 библиотечни текстови полета за идентифициране на групата. Ако например използвате двоен операционен усилвател, който трябва да бъде групиран, редактирайте характеристиките на всеки един от съставлящите го усилватели и въведете низ в едно от полетата (Part Fields), което го идентифицира.



Фиг. 4.8. Означаване на компонентите.

Например бихте могли да въведете “Stage 1” в поле 16 и за операционния усилвател. Когато се изпълнява преозначаването, разрешете поле 16 (Part Field 16) в таблицата Group Parts Together If Match By на диалоговия прозорец Annotate. Ако имаме още един операционен усилвател, това ще осигури групирането на тези два операционни усилвателя в общ физически компонент.

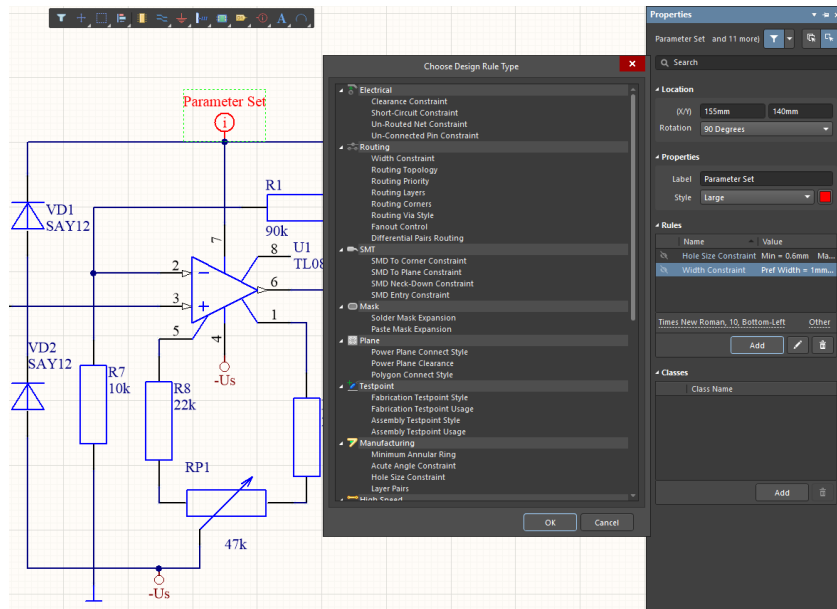


Фиг. 4.9 Преномериране на елементите в схемата.

Схемните компоненти ще бъдат означени (номерирани) на базата на тяхното разположение в схемата. Позицията на всеки компонент е определена чрез отстоянието му от краищата на схемната страница.

### Включване на РСВ-информация в схемата

При подготовката на схемата за преминаване към печатна платка, е възможно включването на допълнителни РСВ-подробности в схемния документ, чрез прикрепването на Parameter Set-директиви Place/Directives. Тази информация ще бъде приведена в чертожните правила, когато чертежът ще се преобразува от РСВ-редактора.



Фиг. 4.10. Предварително задаване на РСВ-параметрите за дадена верига.

След разполагане на директивата (така, че долната точка на символа да докосва веригата, за която се отнася), трябва да се редактират обектните характеристики. За целта е необходимо, с двукратно щракване върху символа на обекта, да се отвори диалоговият прозорец Properties (фиг. 4.10), в който могат да бъдат зададени следните параметри:

- Track Width - указва широчината на шината, чрез която трябва да бъде осъществена тази верига;
- Hole Size Constraint - указва диаметъра на кой да е отвор (преход, via), използван при осъществяването на дадената верига;
- Topology - указва топологията на свързване, използвана при тази верига;
- Priority - указва приоритетите, които ще бъдат спазвани при прокарването на тази верига;
- Layer - използва се, за да се забрани прокарването на тази верига по определен слой.

## 2. Цел на лабораторното упражнение.

Да се усвои създаването на йерархични структури в Altium Designer. Създаване на печатна платка от множество схеми.

## 3. Задачи на лабораторното упражнение.

3.1. Запознаване с принципната електрическа схема. Въвеждане на елементите, опроводяване и ERS проверка.

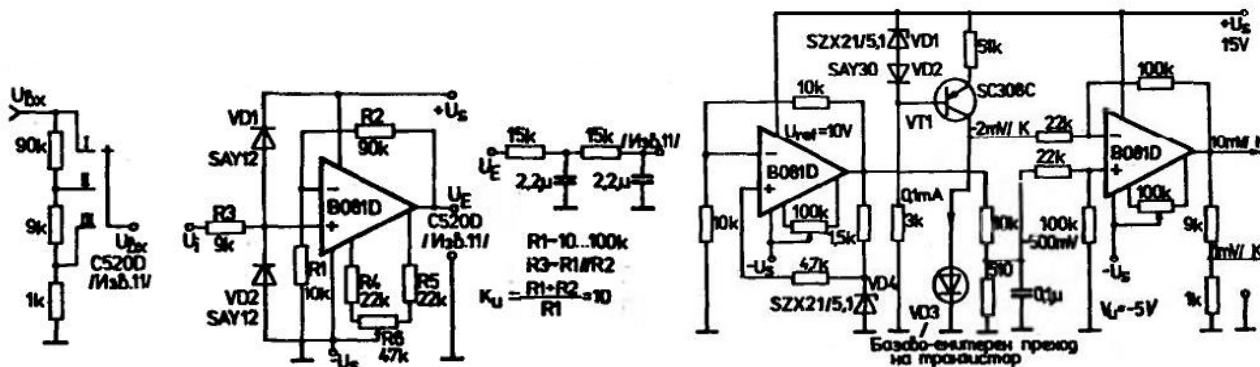
3.2. Запознаване с инструментите и методологията за работа с йерархични структури. Създаване на блок-схеми и подчинени подсхеми.

3.3. Прехвърляне на схемотехническата информация и разработка на печатна платка от главната схема /блок-схемата/. Визуализация на елементите и свързващите печатни проводници.

## 4. Указания.

4.1. Запознаване с принципната електрическа схема и елементите на отделните модули към измервателна система с АЦП C520D. Въвеждане на елементите, опроводяване и ERS проверка.

Схемата на отделните модули към измервателна система с АЦП C520D са представени на фиг. 4.11. Първия модул е резистивен делител /атенуатор/ свързан с механичен превключвател, за измерване на напрежения по-високи от максималното входно напрежение на АЦП C520D от 2V. Тъй като механичния превключвател трябва да е достъпен, той обикновено не се разполага непосредствено на печатната платка. Следователно при проектирането трябва да разположим на PCB само резисторите от делителя и куплунг за връзка с превключвателя, като броя изводи на куплунга трябва да съвпада с броя изводи на превключвателя. Следващата схема е на модула представляващ входен предусилвател за осигуряване на високовходно съпротивление към АЦП, реализиран с операционен усилвател ИС B081D, разработка на ГДР, аналог на TL081, производство на Texas Instruments. В захранващата верига на предусилвателя е включен двузвънен изглаждащ филтър за предовратяване на смущения по захранване. Третата схема представлява преобразувател на температура в напрежение. Реализиран е със същите операционни усилватели, като използва и транзистор SC308C, разгледан в предното упражнение.



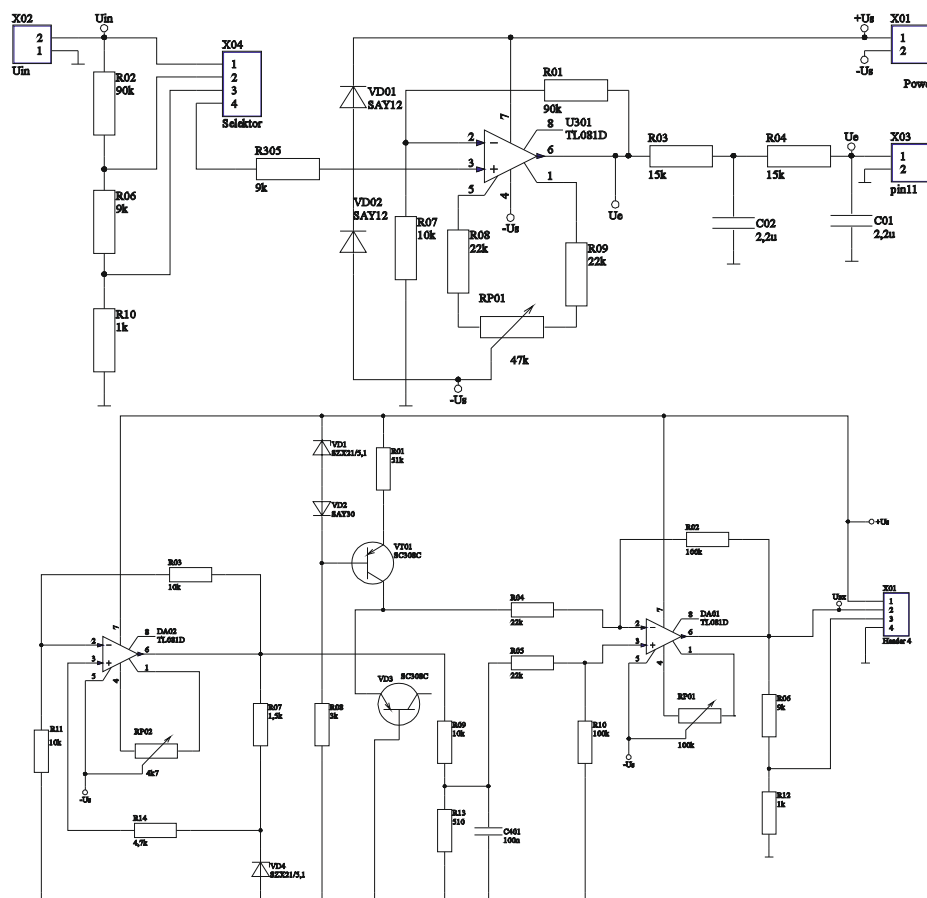
Фиг.4.11. Принципни електрически схеми на отделните модули към измервателна система с АЦП C520D.

Като се спазват правилата за търсене на компоненти в библиотеките на AD описани в т.1.2 на Лабораторно упражнение №2 може да се направи търсене на TL081, в биб-




лиотеките на Texas Instruments. Използваме създадения библиотечен елемент за транзистора SC308C, съгласно т.4.2. на упражнение №3.

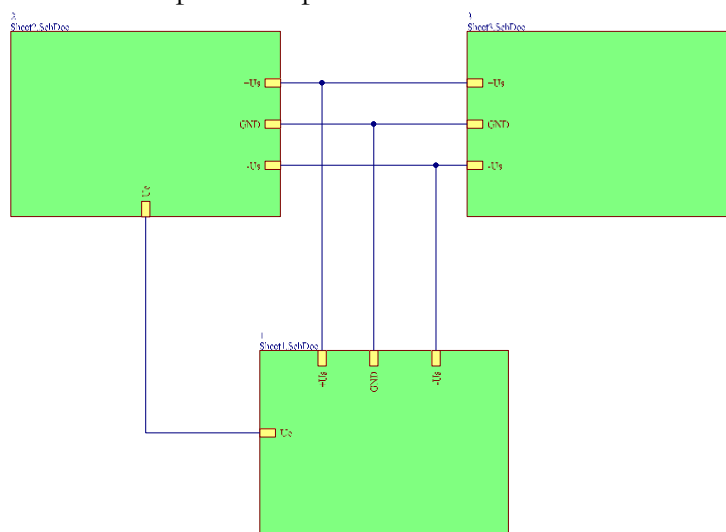
За пасивните елементи и ценеровите диоди използваме стандартни означения, които са разположени в библиотеката BDS-ISO.Intlib. Названията на елементите в библиотеката са съответно Резистор, Резистор потенциометър, Кондензатор неполярен, и Диод ценеров. За да се свържат проводниците с изходния сигнал  $U_e$ , захранването  $+U_s$  и масата  $GND$  трябва да използваме куплунизи от типа Header2, като трябва да се поставят съответните Power port символи за захранване и маса, като се променя Net на съответния символ. За по добра функционалност разделяме схемата от фиг. 4.11 на 2 части – делителят и входният усилвател, заедно с филтъра в схема 2, а преобразувателят на температура в напрежение - температурният сензор, заедно с операционните усилватели - в схема 3. Схема 1 от проекта е схемата с АЦП C520D от предходното упражнение. Обединяваме схемите в един проект, например Upr.4.prjpcb. Проверката за грешки се извършва по същия начин, описан в предното упражнение: от **Design** → **Update PCB Document** Upr.3.PcbDoc при което се отваря прозореца Engineering Change Order. Натискаме бутона **Validate Changes** и отметката на Only Show Errors и получаваме прозорец със съобщенията за грешки, които отстраняваме. Окончателния вид на двете схеми в AD е показан на фиг.4.12.



Фиг.4.12. Принципни електрически схеми на входен предусилвател и преобразувател на температура в напрежение въведени в AD.

#### 4.2. Запознаване с инструментите и методологията за работа с йерархични структури. Създаване на блок-схеми и подчинени подсхеми.

За създаването на блок-схема, която обединява отделните подсхеми на проекта използваме инструментите описани в точка 1. Започваме със създаването на нова схема в проекта Схема 4, която трябва да обедини останалите три схеми. Изчертаваме блоковете, съответстващи на отделните схеми с използването на инструмента символ на страница - Sheet symbol, чрез командата **Place > Sheet symbol** или чрез съответната икона. Връзките между отделните модули осъществяваме чрез вход-изход от друга страница - Sheet entry, чрез командата **Place > Sheet entry** или съответната икона. Общите връзки са захранванщите изводи: двуполярно напрежение +Us, -Us и масата GND, както и входния сигнал за АЦП – Ue. Общия вид на блок-схемата е показан на фиг.4.13. За да се уверим, че има връзка между създадената блок-схема и отделните подсхеми използваме инструмента за навигация  или чрез командата **Tools\Up/Down Hierarchy**. При правилно въвеждане на имената на съответните схеми при кликуване върху съответстващите им блокове би трябвало те да се отворят на екрана.

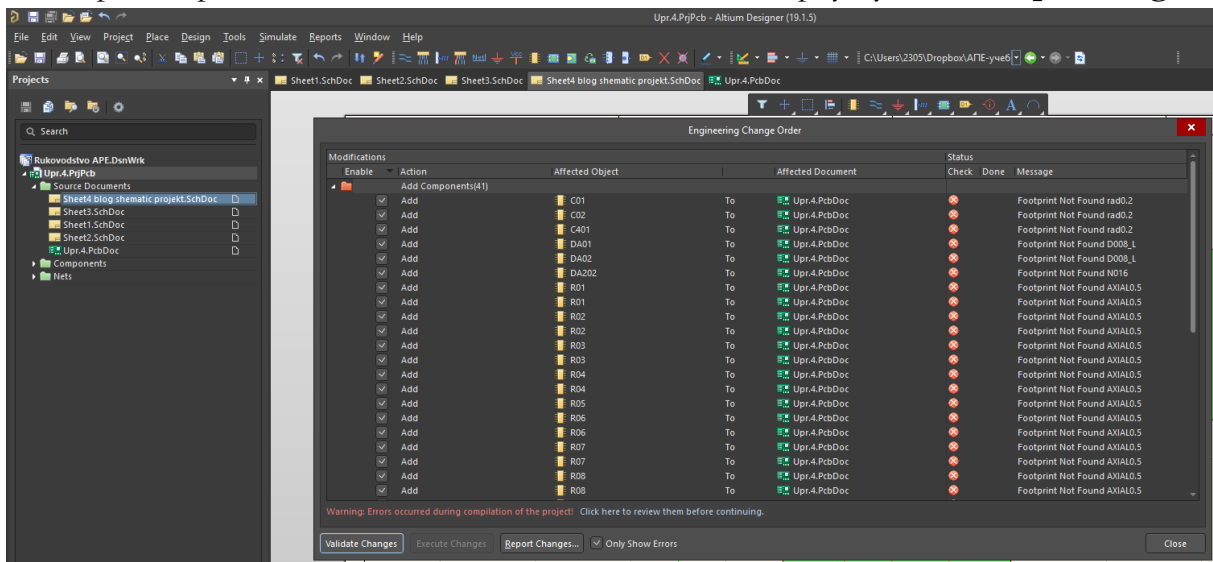


Фиг. 4.13. Блок-схема на измервателна система с АЦП C520D.

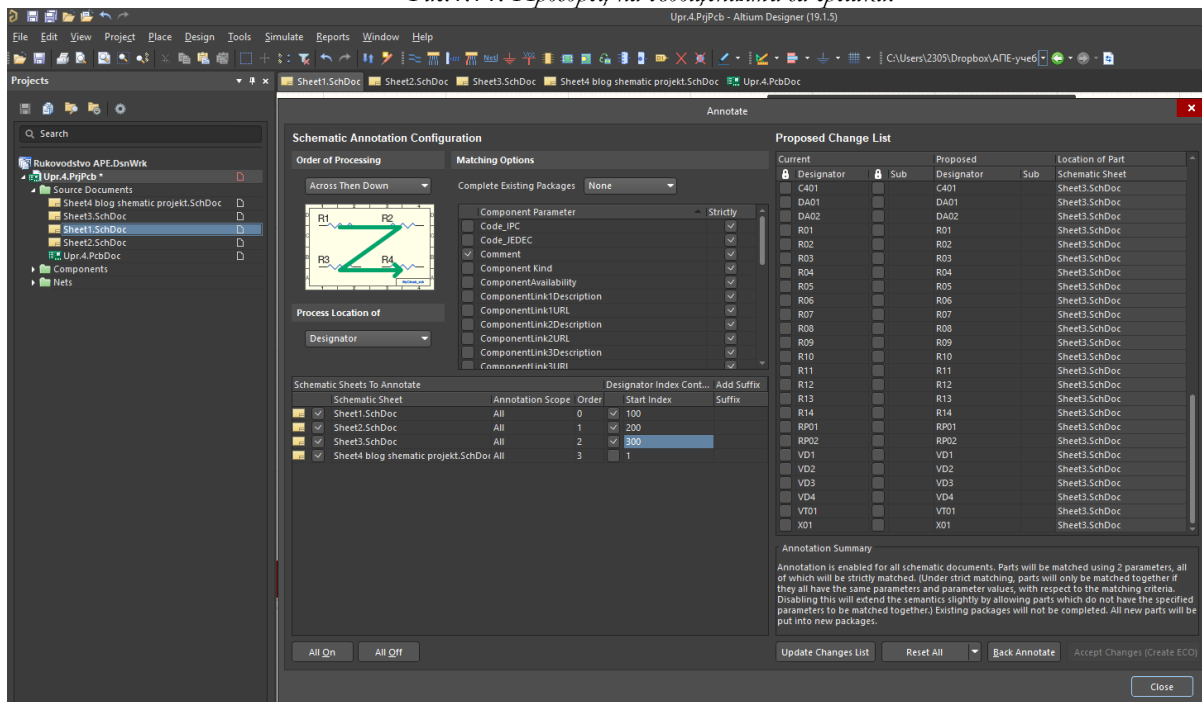
**4.3. Прехвърляне на схемотехническата информация и разработка на печатна платка от главната схема /блок-схемата/. Визуализация на елементите и свързващите печатни проводници.**

Създаваме нов файл тип PCB, като използваме командата **File → New → PCB**, като е желателно създадения файл PCB1.PcbDoc да бъде преименуван, например в Upr.4.PcbDoc. Прехвърлянето на информация към PCB става от блок-схемата Sheet4 blog shematic projekt.Schdoc с командата **Design → Update PCB Document Upr.4.PcbDoc** при което се отваря прозореца Engineering Change Order. Получава се прозорец, съдържащ много съобщения за грешки като този, показан на фиг.4.14. Веднага можем да забележим, че има дублиране на означенията на отделните елементи. За да се избегне това трябва да се променят означенията на дублираните елементи в отделните схеми. За да стане това по-лесно използваме командата в АД за автоматично наименоване на елементите **Annotate Schematic**, като за лесна идентификация на отделните елементи се препоръчва индекса на отделните елементи да е свързан с номера на схемата, например означенията на елементите от първата схема да започват с 1XX, от втората схема с 2XX и от третата с 3XX. За целта след отваряне на прозореца в резултат на изпълнение на командата **Tools\Annotate\Annotate Schematics**, показан на фиг.4.15,

чекваме срещу всяка схема Designator Index control и попълваме съответно за Star index 101, 201 и 301 съответно. Кликваме последователно на бутоните **Reset All** и **Update Changes List** при което нулираме съществуващите означения и ги заменяме с нови, като номерата които се присвояват в означенията зависят от позиционното разположение на елементите в схемата и избрания метод за означаване от секцията Order of Processing. За да потвърдим предложените нови означения кликваме върху бутона **Accept Changes**.



Фиг.4.14. Прозорец на съобщенията за грешки.



Фиг.4.15. Автоматично преозначаване на елементите от трите схеми в проекта.

На следващия прозорец кликваме последователно върху **Validate Changes** и **Execute Changes**. За съхраняване на промените в трите схеми едновременно, изпълняваме **File\Save All**.

След замяната на означенията на елементите отново изпълняваме командата **Design → Update PCB Document Upr.4.PcbDoc**. Ако няма предварително забелязани грешки натискаме бутона **Validate Changes** и ако статусът на всички елементи и връзки

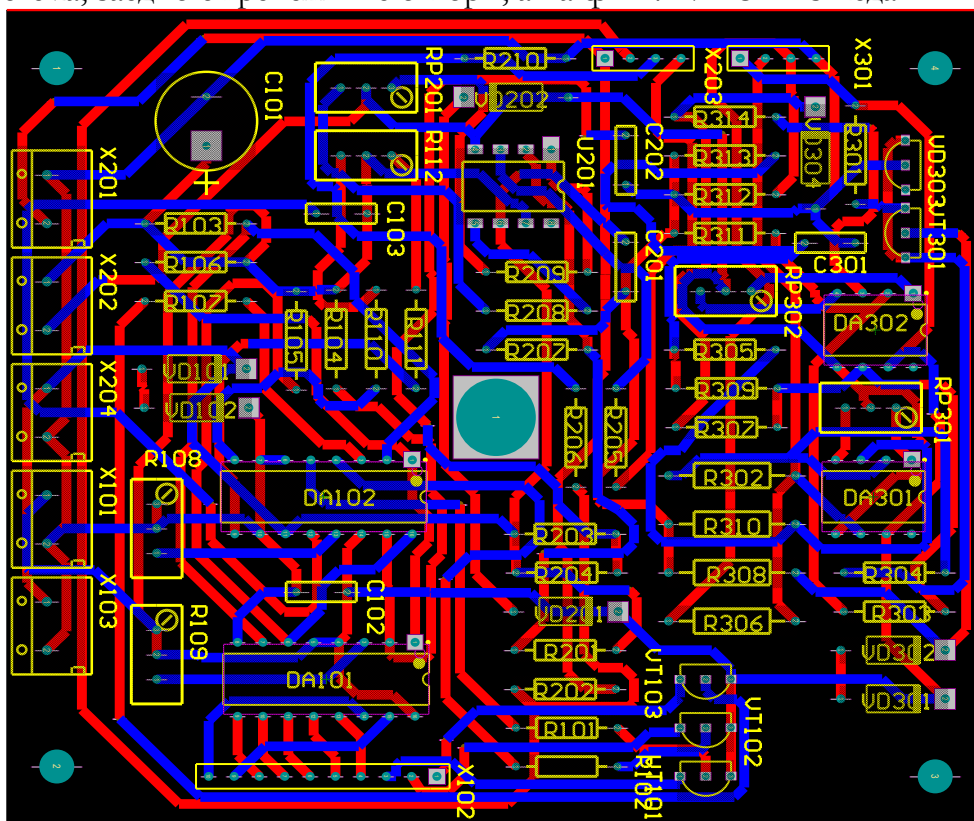
е в зелено в секцията Check финализираме прехвърлянето на информация с бутона **Execute Changes**.

По нататък се повтарят стъпките описани в първото упражнение по отношение на разполагането на компонентите върху очертаванията на печатната платка, като се спазват правилата за разполагането на елементите.

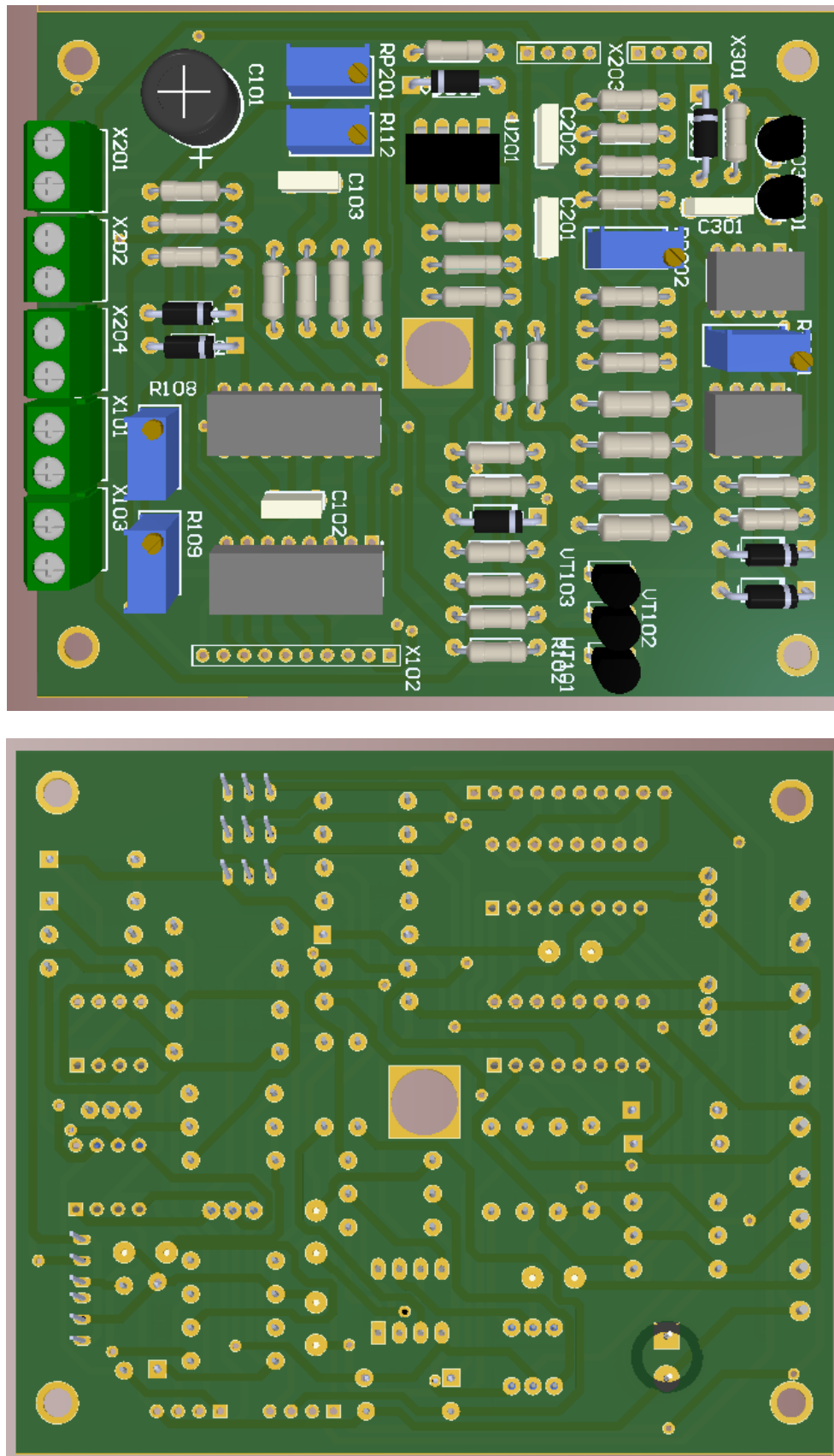
Преди разполагане на елементите променяме размерите на печатната платка съобразени с подходяща куия, където да се разположи. Избираме разпространената в търговската мрежа кутия с размери 110x90x50. Вътрешните размери са 98x84, като са предвидени 5 отвора за закрепване на печатната платка, 4 на 5 mm от ръбовете на платката и един централен така, че те да са съобразени с площта на подредените и разположени елементи или да се спазят размерите, ако има предварителни изисквания за тях.

Използваме режим на автоматично опроводяване, като изпълняваме командата **Route>Auto Route>All** и от появяващия се екранен прозорец избираме Default 2 Layer Board и натискаме бутона **Route All**.

На фиг. 4.16 е представена опроводената печатна платка на разработваната измервателна система, заедно с крепежните отвори, а на фиг.4.17 и 3D изгледа.



Фиг. 4.16. Опроводена РСВ на измервателна система с АЦП С520D.



Фиг. 4.17. РСВ в 3D режим на измервателна система с АЦП С520D.

# ЛАБОРАТОРНО УПРАЖНЕНИЕ №5

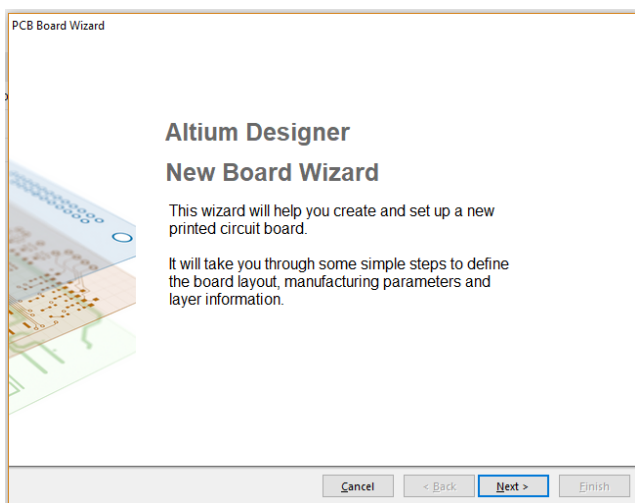
## ИЗРАБОТКА НА ПЕЧАТНА ПЛАТКА С ПОМОЩТА НА WIZARD В СРЕДА ALTIUM DESIGNER.

### 1. Теоретична обосновка. Проектиране на електронен възел в 3D като печатна платка

#### 1.1. Прехвърляне на електрическата схема към печатната платка



Преди да се прехвърлят елементите към печатна платка (PCB) тя трябва да се

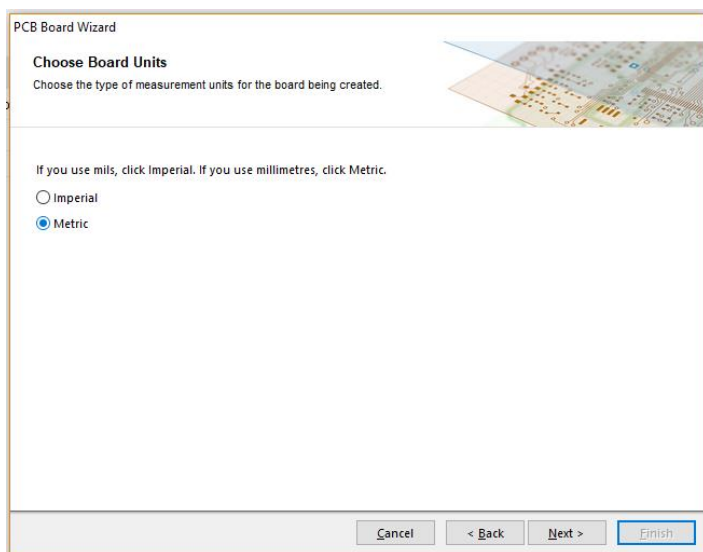


Фиг. 5.1. Начален екран на автоматичния помощник.

създаде и конфигурира. Това става като в долният ляв ъгъл на работния екран се превключи левия панел от „Projects” към „Files”. След превключването на менюто от полето с шаблони се избира „PCB Board Wizard”.

Чрез тази функция се създава печатната платка. Като се стартира функцията „PCB Board Wizard” се отваря диалогов прозорец, в който се въвеждат постъпково параметрите на печат-

#### 1.2. Конфигуриране и създаване на печатна платка



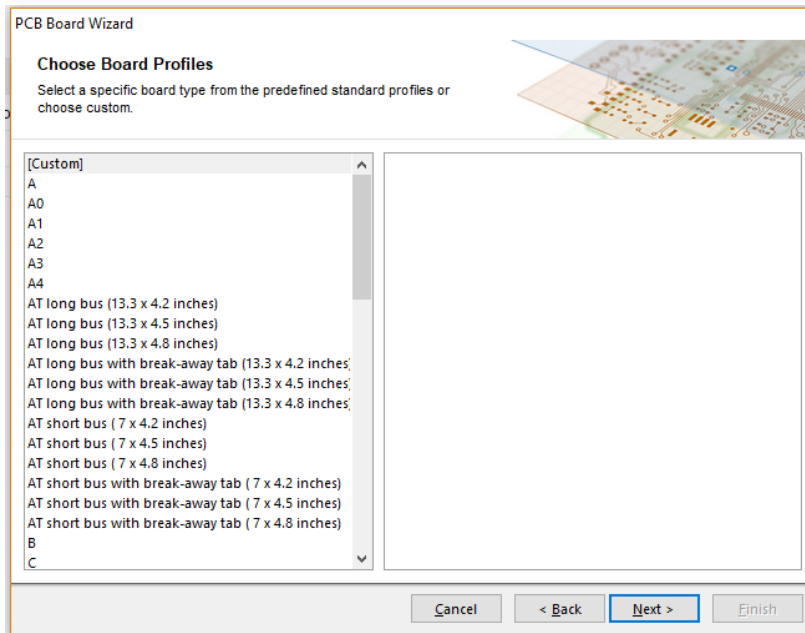
Фиг. 5.2. Избиране на мерни единици

Чрез автоматичният помощник в няколко стъпки се създава и конфигурира печатната платка. Това е представено в следващите няколко фигури.

Фигура 5.1 представя началния екран на автоматичният помощник. Продължава се чрез натискане на бутона **Next >**.

На фигура 5.2 се вижда диалоговият прозорец, в който се избира типа на

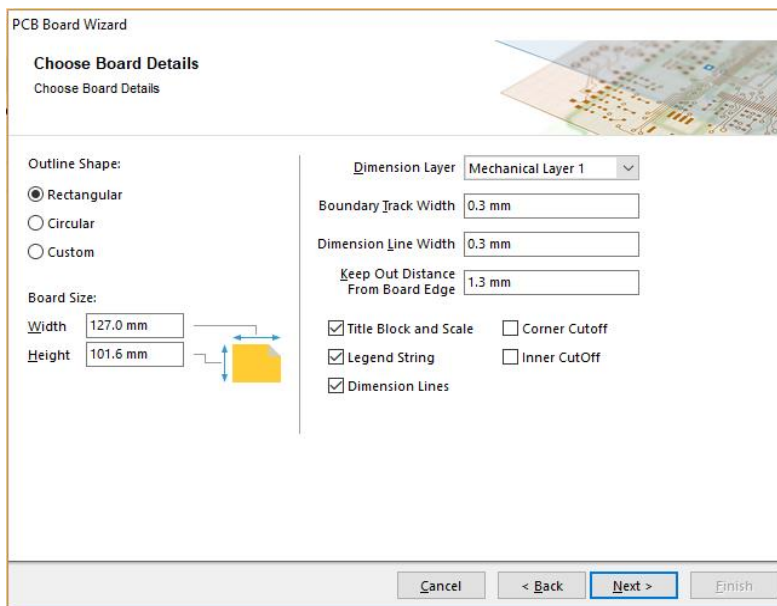
мерните единици за мащабиране на платката. Избира се те да бъдат „Metric” – работа в милиметри (мм). Продължава се с бутон **Next >**.



Фиг. 5.3. Определяне размер на платката

Следващата стъпка показана на фигура 5.3 е избор на размера на печатната платка. Избира се да бъде зададена ръчно – „Custom”. Продължава се с бутон **Next >**.

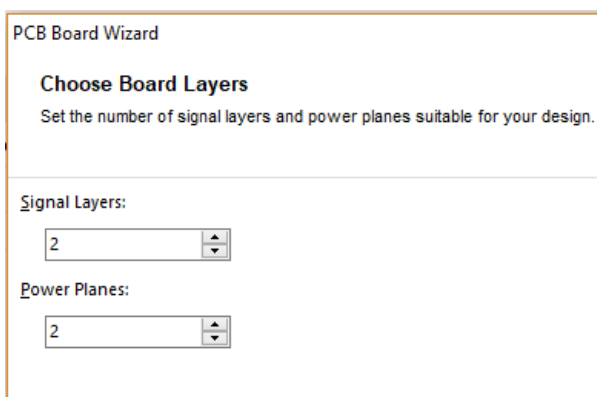
В диалоговият прозорец на фиг. 5.4 се задават размерите и формата на платката, както и широчините на отворите. Тъй като изработваният електронен възел включва малък брой елементи и те не са големи по обем се задава размера на платката да е 50мм x 50мм (5см x 5см). След задаване на размера се продължава с бутон **Next >**.



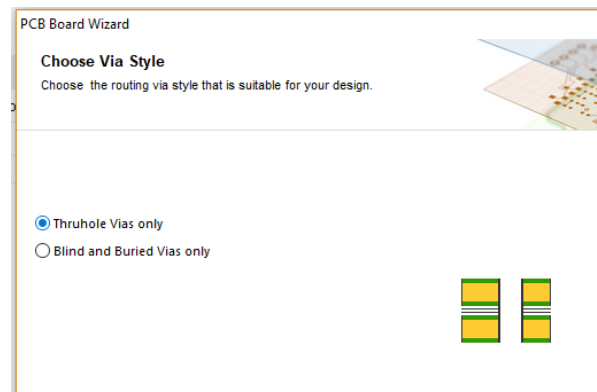
Фиг. 5.4. Задаване на размери на платката

В стъпката от фиг. 5.4 се избира броят на сигналните и захранващите слоеве. Не се налага промяна и се преминава към следваща стъпка с бутон **Next >**.

В стъпката от фиг. 5.5 се избира броят на сигналните и захранващите слоеве. Не се налага промяна и се преминава към следваща стъпка с бутон **Next >**.

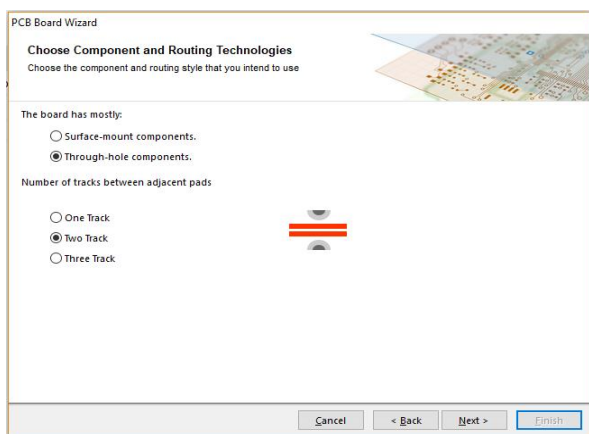
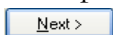


Фиг. 5.5. Избор на брой слоеве

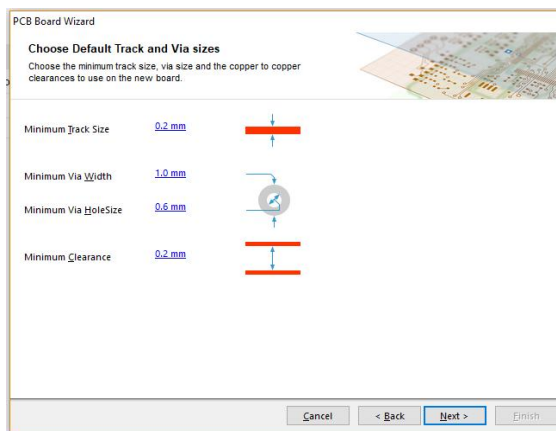


Фиг. 5.6. Избор на типа на отворите

В тази стъпка се избира какъв тип трябва да бъдат отворите на печатната платка. Избира се те да бъдат „Thruhole Vias Only” – цялостни отвори. Продължава се с бутон

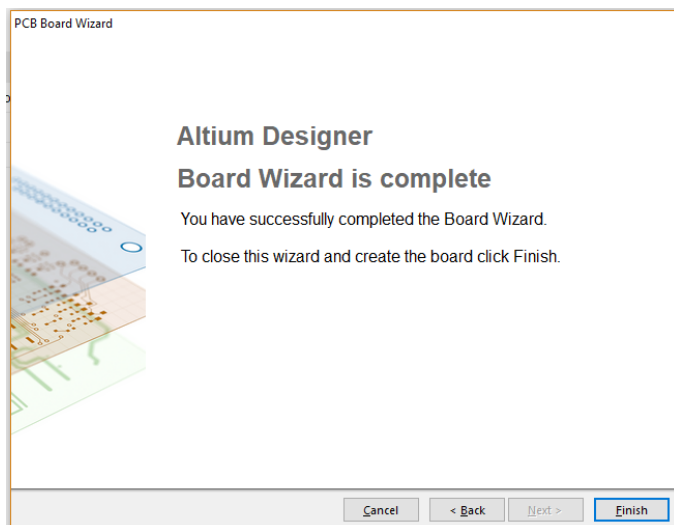
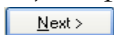


Фиг. 5.7. Избор на брой писти и тип монтаж.



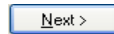
Фиг. 5.8. Размери на отворите


Избира се броят на пистите минаващи между компонентите и типът на компоненти, които ще се използват. В случая се избират компонент монтиращи се в отвори (Through-hole components) и брой на пистите – една (One track). Преминава се към следващата стъпка с бутон



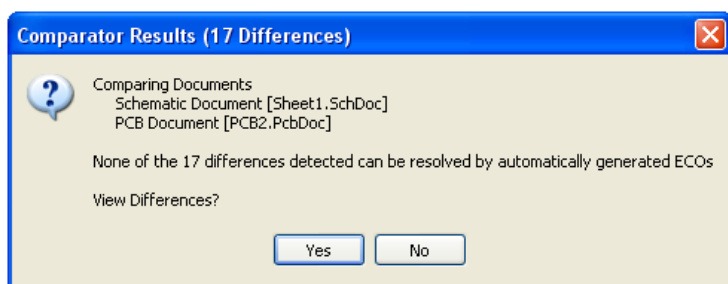
Фиг. 5.9. Завършване на печатната платка.

В стъпката представена на фигура 5.8 е се задават размери на отворите, дебелина на пистите и минималното разстояние между пистите. След задаването на размерите се продължава с бутон



Това е последната стъпка представена на фигура 5.9. След натискане на бутона  се завършва със създаването и конфигурирането на печатната платка. Тя се визуализира на екрана и вече могат да бъдат прехвърлени електронните елементи в нея.

### 1.3. Прехвърляне на електронните елементи към печатната платка.



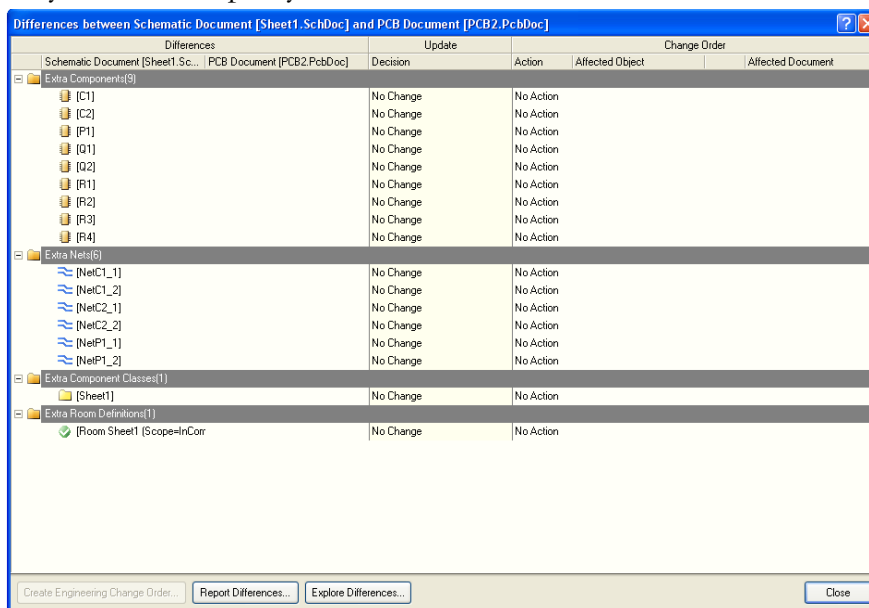
Фиг. 5.10. Съобщение за различия.

След като бъде изчертана електронната схема в редактора за електронни схеми, тя трябва да бъде прехвърлена към печатната платка и да се завърши електронният възел. За да бъде прехвърлена електронната схема към печатна платка задължително усло-



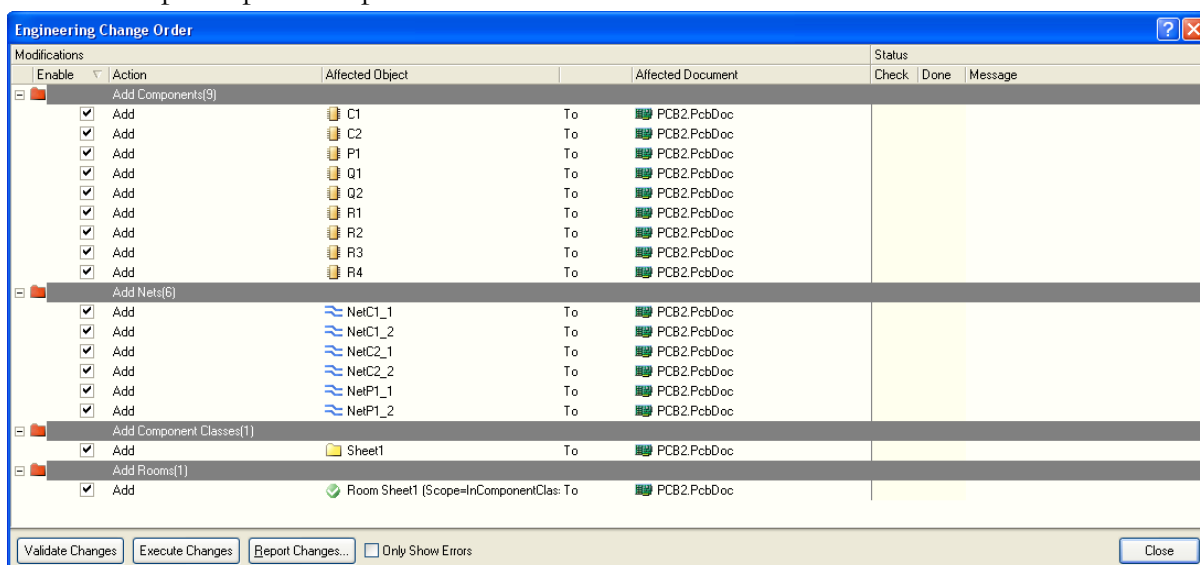
вие е файлът, в който ще се изготвя печатната платка (PCB файла) да бъде запаметен. В противен случай Altium Designer изписва, че съответният файл не съществува.

Прехвърлянето става от меню **Design** → **Update Schematic** in PCB Project. След стартирането на тази функция Altium Designer сравнява електронните елементи в двата файла – електронната схема и печатната платка. В случая във файла с печатната платка няма никакви елементи и на екрана се изписва съобщение за броят различия между файловете – фигура (5.11). За да се разгледат различията се избира бутон  (фигура 5.12), в противен случай се избира бутона .



Фиг. 5.11. Визуализиране на различията.

След като бъде обновен списъка с елементи и той е коректен може да се пристъпи към прехвърляне на елементите в печатната платка. Това става като се избере от меню **Design** → **Import Changes from PCB**. При стартиране на тази функция се отваря диалогов прозорец (фигура 1.26), в който се прави потвърждаване на промените с бутон . Като бъде направено потвърждаването на промените с бутон  елементите биват прехвърлени в работното поле на печатната платка.

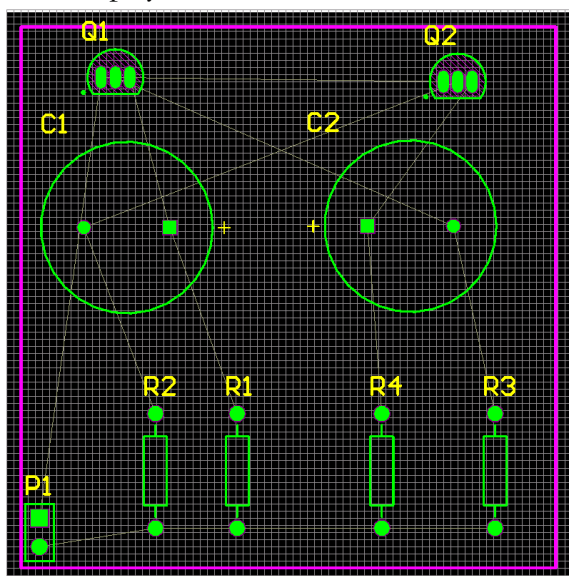


Фиг. 5.12. Прехвърляне на електронните компоненти.

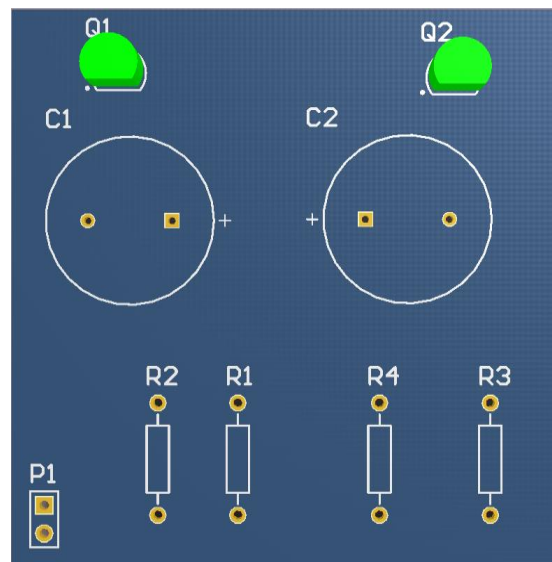
### 1.4. Преминане към 3D проектиране

След като бъдат прехвърлени електронните елементи в работното поле за изготвяне на печатна платка се преминава към триизмерно проектиране. Преминването към него става в меню **View** → **Switch to 3D** или чрез натискане на бутон „3” от клавиатурата. След преминаване в триизмерен режим на проектиране маркера се сменя и електронните елементи се визуализират с техните корпуси. Това дава възможност за завъртане на работният екран и погледа над електронният възел под различни ъгли. Така конструктора може да добие реална представа за крайната разработка. За целта е нужна 3D мишка, с която да бъде извършено завъртането на PCB.

Altium Designer дава възможност и за реални триизмерни модели на електронните елементи. Това ще рече, че електронните елементи в работното поле ще бъдат с техните реални производствени корпуси. За тази цел трябва всеки от тях да бъде добавен със своя корпус в библиотеката с елементи.



Фиг. 5.13. Разполагане на елементите върху печатната платка.




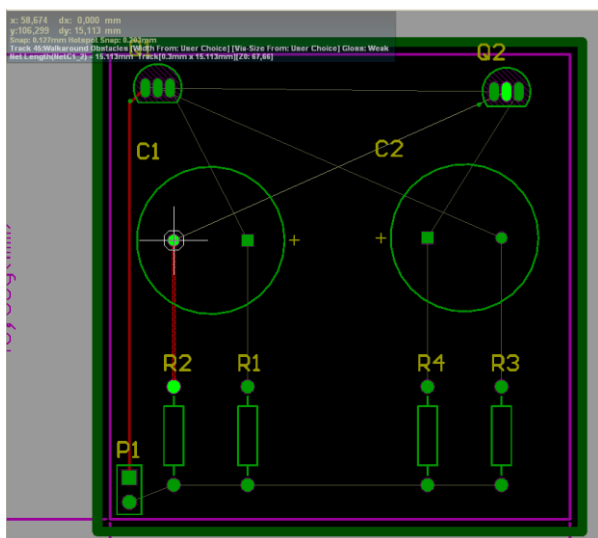
Фиг. 5.14. 3D Образ на печатната платка

Като вече работната среда е променена от двумерна в триизмерна може да започне разполагането на елементите върху печатната платка. Това става чрез щракване с левият бутон на мишката върху съответният елементи и преместването му върху печатната платка. При преместването и разполагането на елементите с тънки линии се виждат връзките между тях – фигура 5.13. На фигура 5.14 е представена печатната платка в нейният 3D образ.

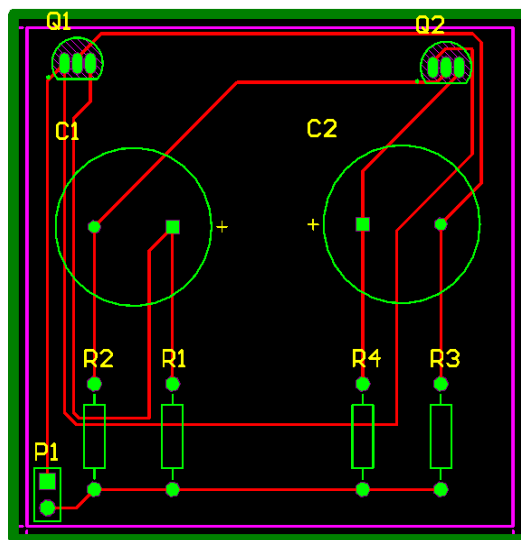
Както се вижда от фигури 5.13 и 5.14 елементите се намират от горната страна на печатната платка, а пистите се намират от долната. Както бе споменато тънките линии свързващи елементите (фигура 5.13) не са пистите на печатната платка. Подобно на опроводяването при създаването на електрическата схема, при изготвянето на печатната платка също се налага да бъде правено. Свързването между изводите на елементите е сходно, но тук вече трябва да се съобразява разстоянието между пистите и да не се допускат пресечни точки между тях. Тъй като печатната платка е с малък размер и елементите са малко на брой, опроводяването ще бъде ръчно. Altium Designer не позволява оп-

опроводяването да се извършва в триизмерен (3D) режим и затова се прави в двумерен режим на работа (2D). Опроводяването се извършва чрез натискане на бутона Interactively

Route Connections  от лентата с менюта или чрез натискане на десният бутон на мишката в работното поле и избор на Interactive Routing функция от падащото меню. След като се избере Interactively Route Connections режима на опроводяване маркера на мишката се променя в „кръст” и опроводяването може да започне – фигура 5.15. На фигура 5.16 е представена вече изцяло опроводената платка.

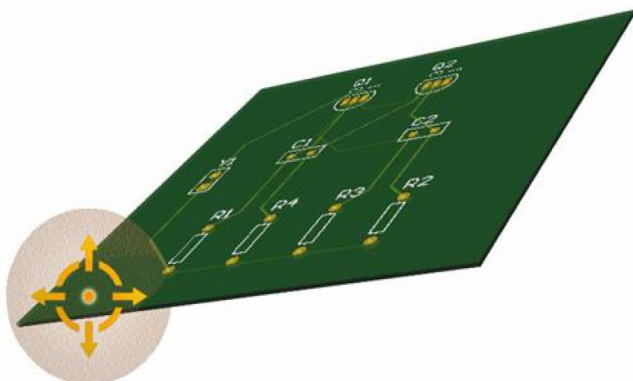


Фиг. 5.15. Опроводяване на пистите.

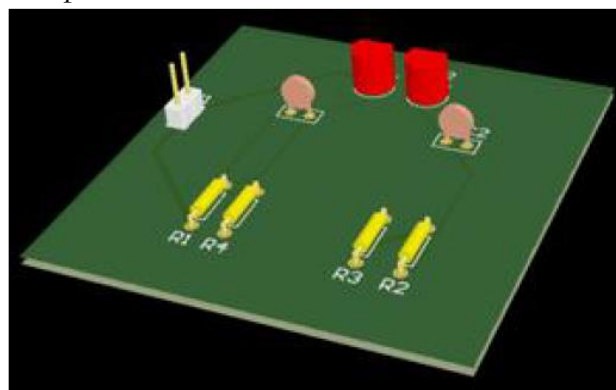


Фиг. 5.16. Опроводена платка.

След като е опроводена изцяло платката тя вече е в завършен вид, което ще рече, че електронният възел е реализиран. Тя може да бъде разгледана в 3D проекция, но както бе споменато за тази цел препоръчително е да се използва 3D мишка или едновременното използване на Ctrl+ЛБМ. На фигура 5.17 и фигура 5.18 са представени сходни електронни възли с цел даване на пример за 3D проекция.



Фиг. 5.17. Завъртене при 3D проекция на печатна платка.



Фиг. 5.18. 3D проекция на печатна платка.

## 2. Цел на лабораторното упражнение.

*Проектиране на електронен възел с използването на автоматичния помощник /Wizard/ при създаването на печатна платка с нетрадиционна форма.*

## 3. Задачи на лабораторното упражнение.

3.1. Запознаване с принципната електрическа схема. Въвеждане на елементите, опроводяване и ERC проверка.

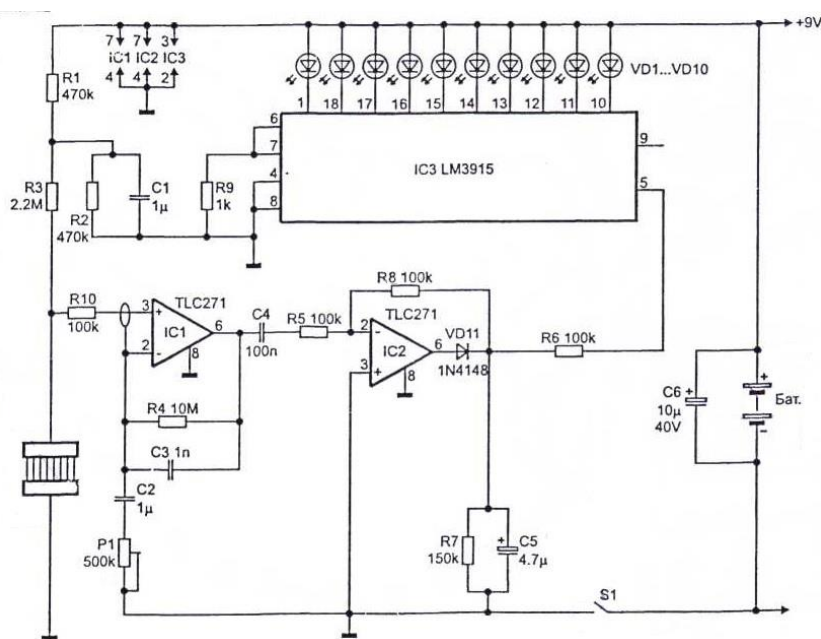
3.2. Използване на Wizard за създаване на платка във вид на диск с кръгла форма.

3.3. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.

#### 4. Указания.

4.1. Запознаване с принципната електрическа схема и елементите на Измерител на напрегнатостта на електрическото поле. Въвеждане на елементите, опроводяване и ERC проверка.

Устройството, показано на фиг. 5.19 е предназначено да измерва напрегнатостта на електрическото поле и да визуализира резултата в логаритмична скала със светодиодна индикация от тип стълб. Сигналят от сензора се подава на неинвертиращия вход на усилвателя реализиран с IC1 (TLC271). Коэффициентът му на усилване се определя от отношението R4/P1. В случая потенциометърът трябва да се настрои на стойност около



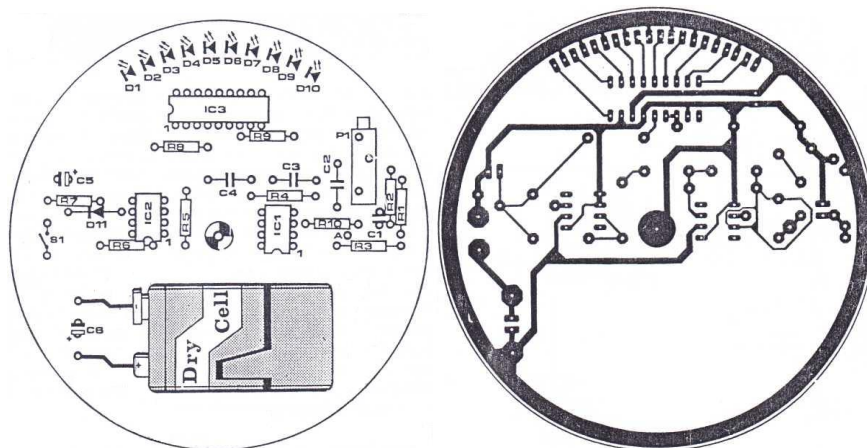
Фиг.5.19. Принципни електрически схеми на измерител на напрегнатостта на електрическото поле.

210 kΩ, което отговаря на коефициент на усилване около 50. След като входният сигнал бъде усилен, следва изправяне (чрез IC2, VD11) и филтриране (чрез C5, R7). През отрицателната полуважна на входния сигнал, на изход 6 на IC2 има положително напрежение, в следствие на което диодът VD11 се отпушва и зарежда C5. А през положителната полуважна сигналът преминава през резисторите R5, R6 и отново зарежда C5. Така

интегрираното напрежение се подава на вход 5 от управляващата интегрална схема за индикацията LM3915. За сензор се използват два кръгли диска от двустранно фолиран текстолит. Елементите са монтирани от страна спойки върху единия диск. За целта изводите на елементите трябва да се огънат на 2 mm от краищата им за да се осигури добър контакт при запояването им. Елементите C6, S1 и светодиодната индикация се монтират надолу, а всички останали нагоре. Двата диска се монтират заедно с изолационен болт на разстояние един от друг 20 mm. На фиг.5.20 е показан препоръчителния вид на печатната платка, съответно изгледи „страна елементи“ и „страна спойки“. Диаметърът на РСВ трябва да е около 100 mm. Трябва да се обърне особено внимание на наличието на метализация по периметъра на кръглата РСВ откъм „страна спойки“, свързана

към маса. Тази метализация образува защитен екран за предпазване на електронните елементи на РСВ от влиянието на интензивното електрическо поле, в което тя работи.

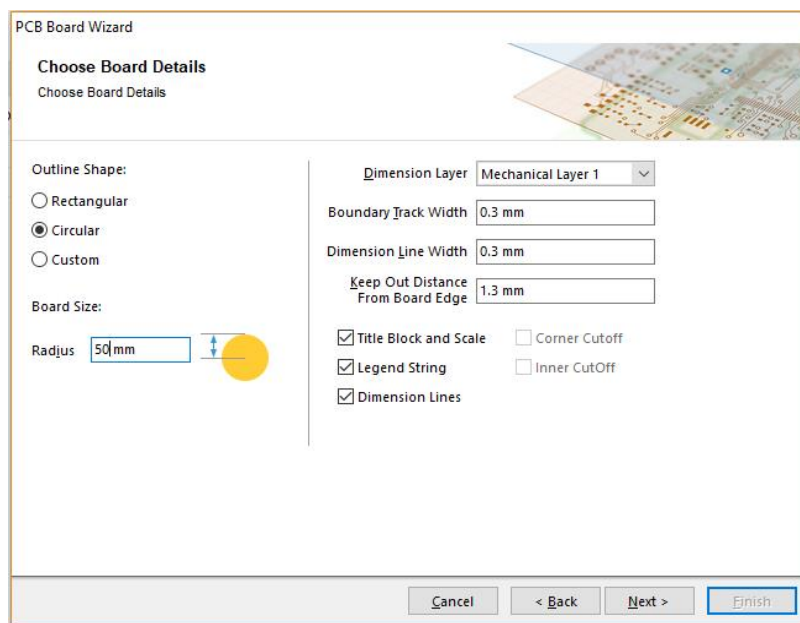
**Наличието на затворен контур от метализация, свързан към масата или захранването на разработеното устройство, е задължителен елемент при проектирането на печатни платки, работещи при наличието на интензивни електрически и/или магнитни полета!**



Фиг. 5.20. Общ изглед на РСВ за измерител на напрегнатостта на електрическото поле.

Преди да се започне с въвеждането на елементите от схемата е препоръчително предварително да се зареди стандартизиран по ISO формат, в случая А3, който е на разположение в същата директория където е библиотеката BDS-ISO, с наименование А3\_ISO.schdoc. Като се спазват правилата за търсене на компоненти в библиотеките на AD се прави търсене на TLC271, в библиотеките на Texas Instruments. Използваме дискретния корпус със 8 извода с фирмено обозначение FK package[8], съответстващ на корпус DIP-8 в библиотеките на AD.

За пасивните елементи и ценеровите диоди използваме стандартни означения, които са разположени в библиотеката BDS-ISO.Intlib. Названията на елементите в библиотеката са съответно Резистор, Резистор потенциометър, Кондензатор неполярен, Кондензатор полярен, Диод и Светодиод. За да се свържат проводниците с батерията и ключа S1 трябва да използваме куплунзи от типа Header2, като трябва да се поставят съответните Power port символи за захранване и маса, като се променя Net на съответния символ. След свързването на елементите, окончателния вид на схемата трябва да изг-



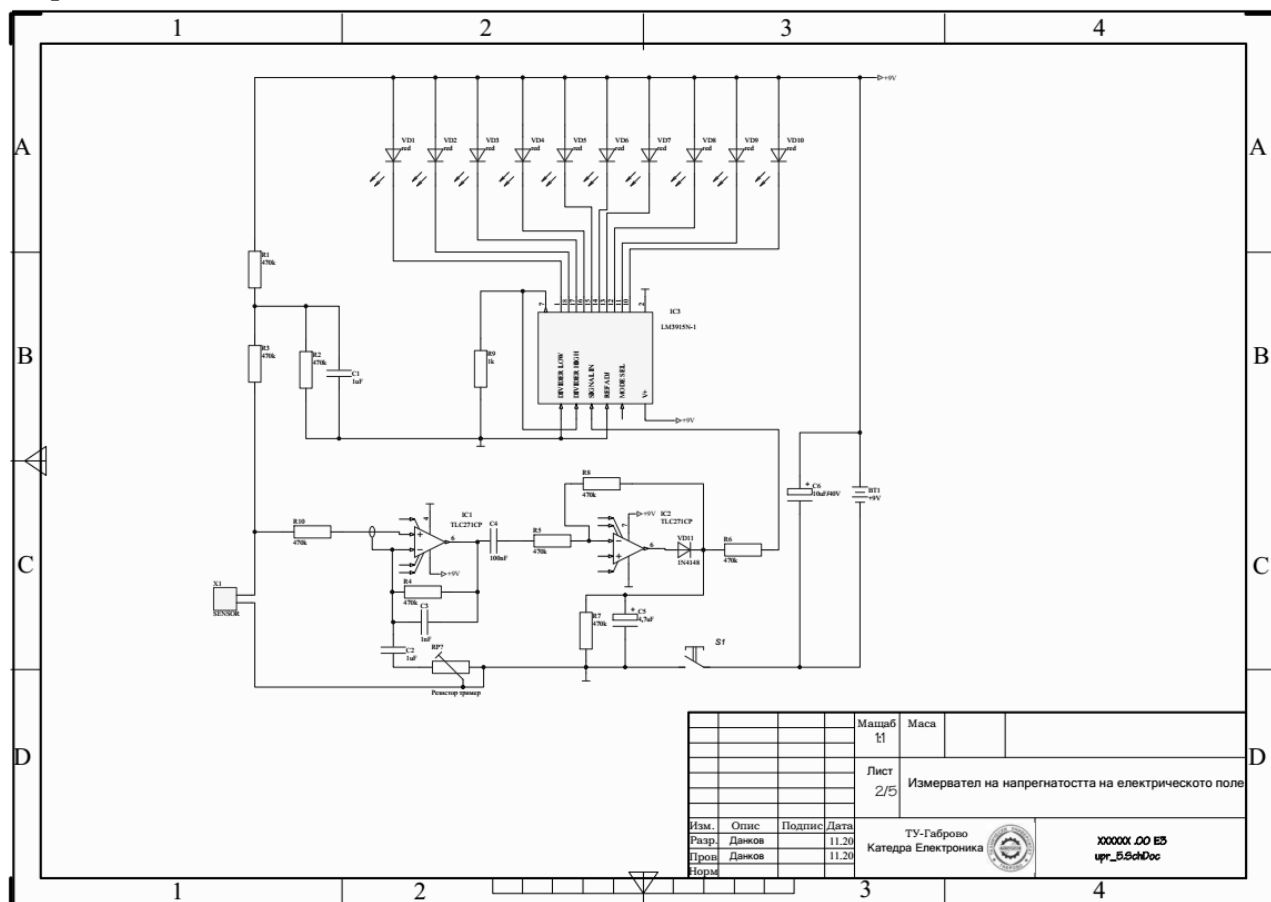
Фиг. 5.21. Задаване на размери на платката

то са разположени в библиотеката BDS-ISO.Intlib. Названията на елементите в библиотеката са съответно Резистор, Резистор потенциометър, Кондензатор неполярен, Кондензатор полярен, Диод и Светодиод. За да се свържат проводниците с батерията и ключа S1 трябва да използваме куплунзи от типа Header2, като трябва да се поставят съответните Power port символи за захранване и маса, като се променя Net на съответния символ. След свързването на елементите, окончателния вид на схемата трябва да изг-

лежда подобно на схемата, представена на фиг.5.22.

#### 4.2. Използване на Wizard за създаване на платка във вид на диск с кръгла форма.

За създаването на РСВ извършваме стъпките, описани в т.1, като разликата е по отношение на прозореца, представен на фиг.5.4, където трябва да изберем за Outline Shape – Circular, както е показано на фиг.5.21 и повтаряме стъпките до края. След създаването на платката с кръгла форма, разполагаме елементите, като се стремим да спазим изгледа от фиг.5.20.

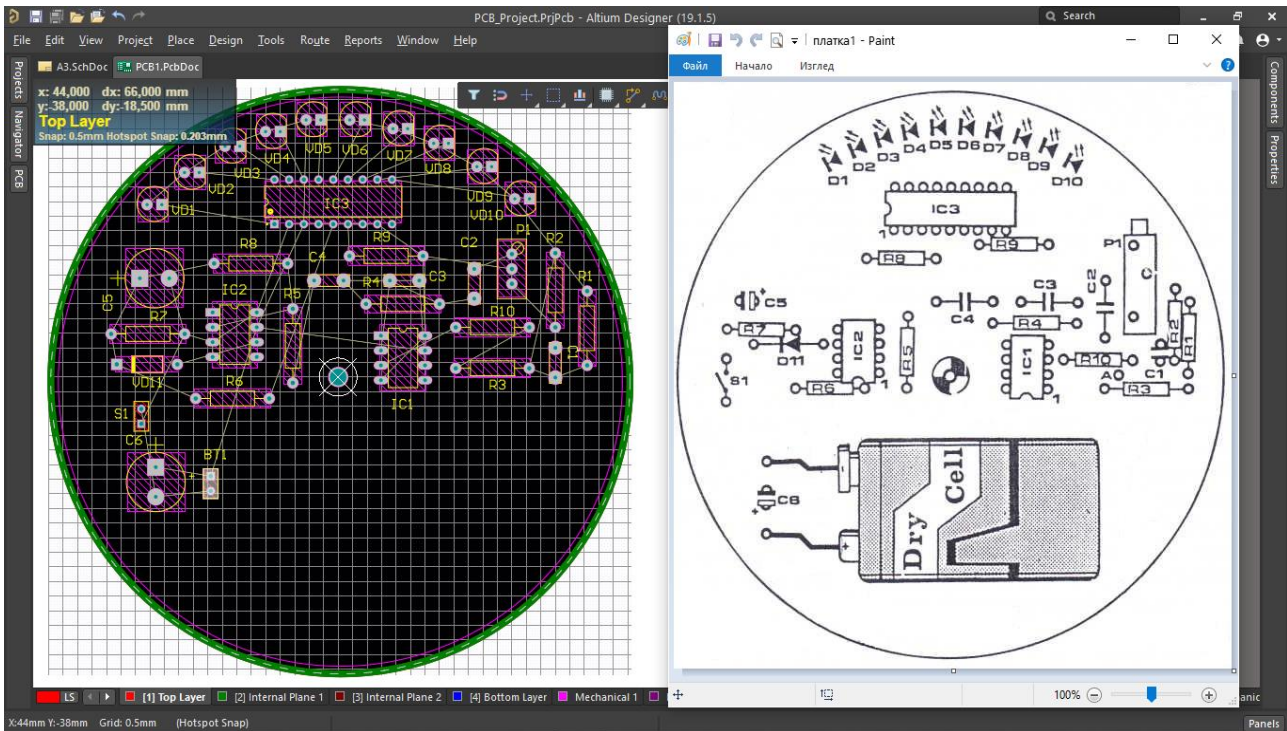


Фиг. 5.22. Общ изглед на схемата на измерителя на напрегнатостта на електрическото поле в стандартен формат А3.

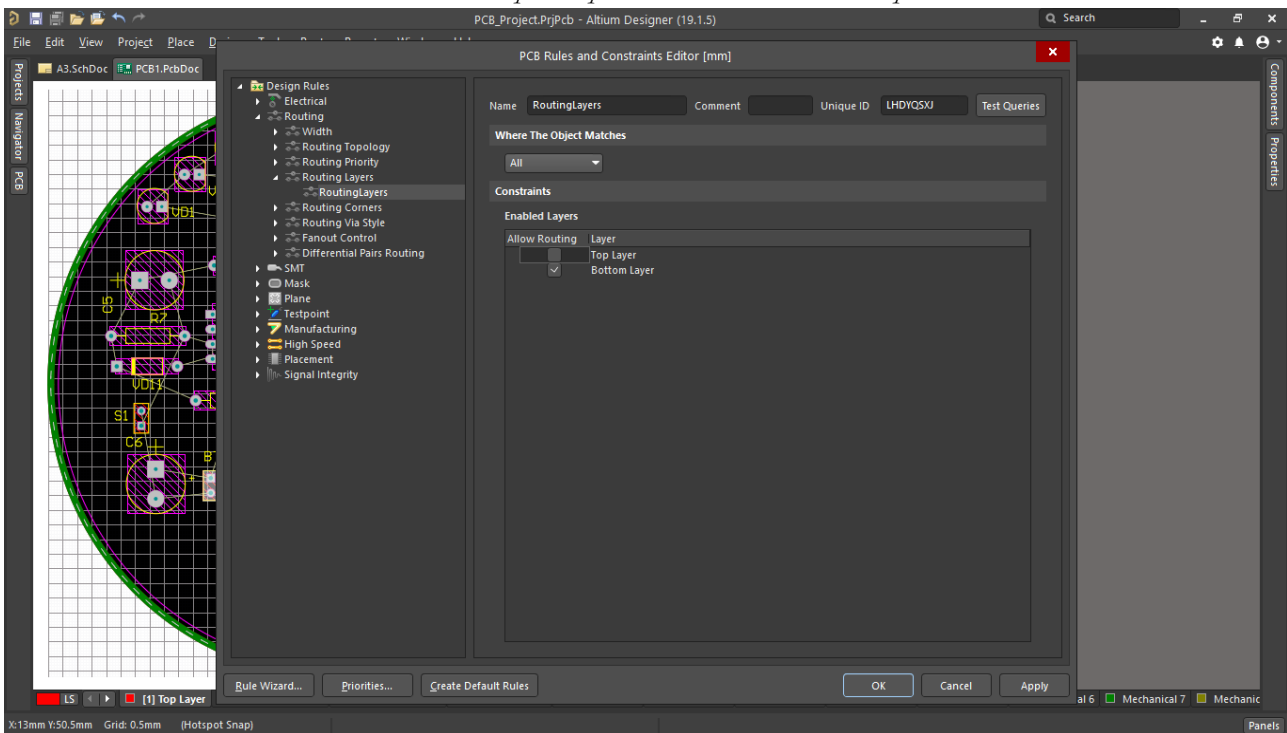
За да си помогнем, можем да отворим изображението от фиг.5.20 като графика в PAINT и да го разположим на същия екран, на който проектираме платката – фиг.5.23.

#### 4.3. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.

След като поставим елементите на подходящото място, преди започване на опроводяването е необходимо да се направят някои предварителни настройки, за да се получи разполагане на печатни проводници само в слоя наречен „страна спойки“ – bottom layer. За целта отваряме прозорец за настройка на правилата за проектиране на печатната платка с командата Design/Rules и от там избираме RoutingLayers откъдето махаме отметката на слоя Top Layer, както е показано на фиг.5.24. Преди да престъпим към автоматичното опроводяване е необходимо да поставим защитната метализация по края на платката, образуваща електромагнитен екран за използваните елементи.



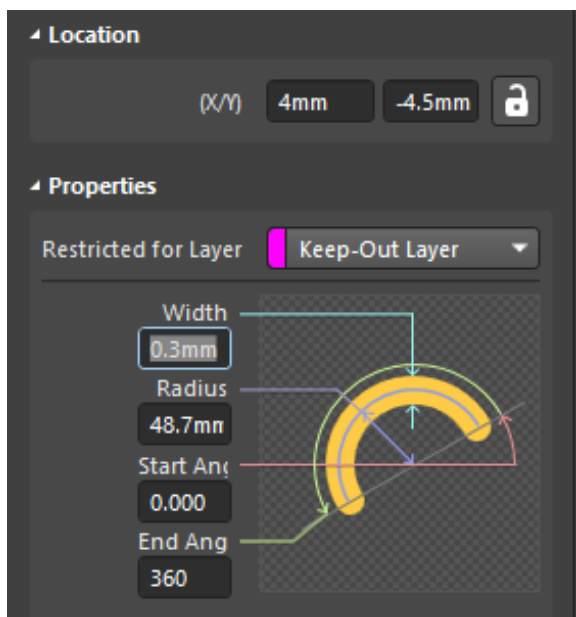
Фиг. 5.23. Проектиране на РСВ по задано изображение.



Фиг. 5.24. Предварителна настройка за еднослойна печатна платка.

За това предварително трябва да установим центъра на платката. Понеже при създаването на платката автоматично е разположена окръжност в слоя Keep Out Layer, който ограничава разполагането на елементи и печатни проводници по края на платката съгласно изискването на стандарта IPC-2221A. Кликваме 2 пъти с ЛБМ върху този слой за да отворим настройките /Properties/ на тази окръжност за да видим координатите на центъра на окръжността и следователно центъра на платката, в секцията Location, както е показано на фиг.5.25. В центъра на РСВ поставяме контактна площадка с **Place/Pad**, ка-

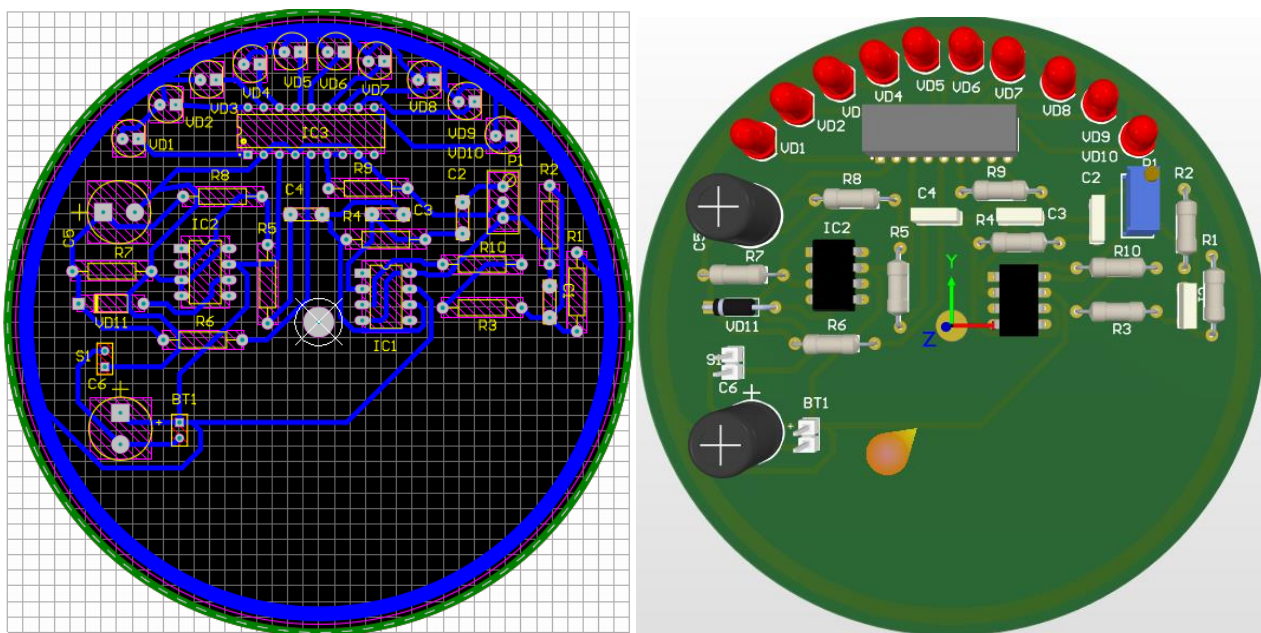
то за център избираме същите координати. Правим настройки за диаметъра на метализацията на Pad в секцията Size and Shape, съответно 5 mm по x и y и избираме за диаметър на отвора на Hole Size 0.8 mm.



Фиг. 5.25. Установяване центъра на платката

Желателно е да преместим и центъра на координатната система, така че да съвпада с центъра на PCB с командата **Edit/Origin/Set** и посочваме центъра. За разполагане на екраниращата метализация избираме **Place/Arc/Full Circle**, като за Radius избираме 47 mm, а за широчина на метализацията Width избираме 3 mm. Настройваме Net да бъде +9V, за да свържем екраниращата метализация към захранване. Желателно е да заключим координатите на поставената метализация преди да престъпим към автоматичното опроводяване.

За да дефинираме широчината на свързващите печатни проводници настройваме чрез **Design/Rules** и от там избираме Width, като избираме 0.5 mm за Min Width, 1.0 mm за Preferred Width и 3.0 mm за Max Width. Опроводяваме като изпълняваме командата **Route>Auto Route>All** и от появяващия се екранен прозорец избираме Default 2 Layer Board и натискаме бутона Route All. Окончателния вид на проектираната печатна платка е показан на фиг.5.26.



Фиг. 5.26. Окончателен вид на проектираната еднослойна печатна платка за измерителя на напрегатостта на електрическото поле в 2D и 3D изглед.



## ЛАБОРАТОРНО УПРАЖНЕНИЕ №6

### РАБОТА С РЕДАКТОРА ЗА ПЕЧАТНИ ПЛАТКИ. НАСТРОЙКИ НА РСВ.

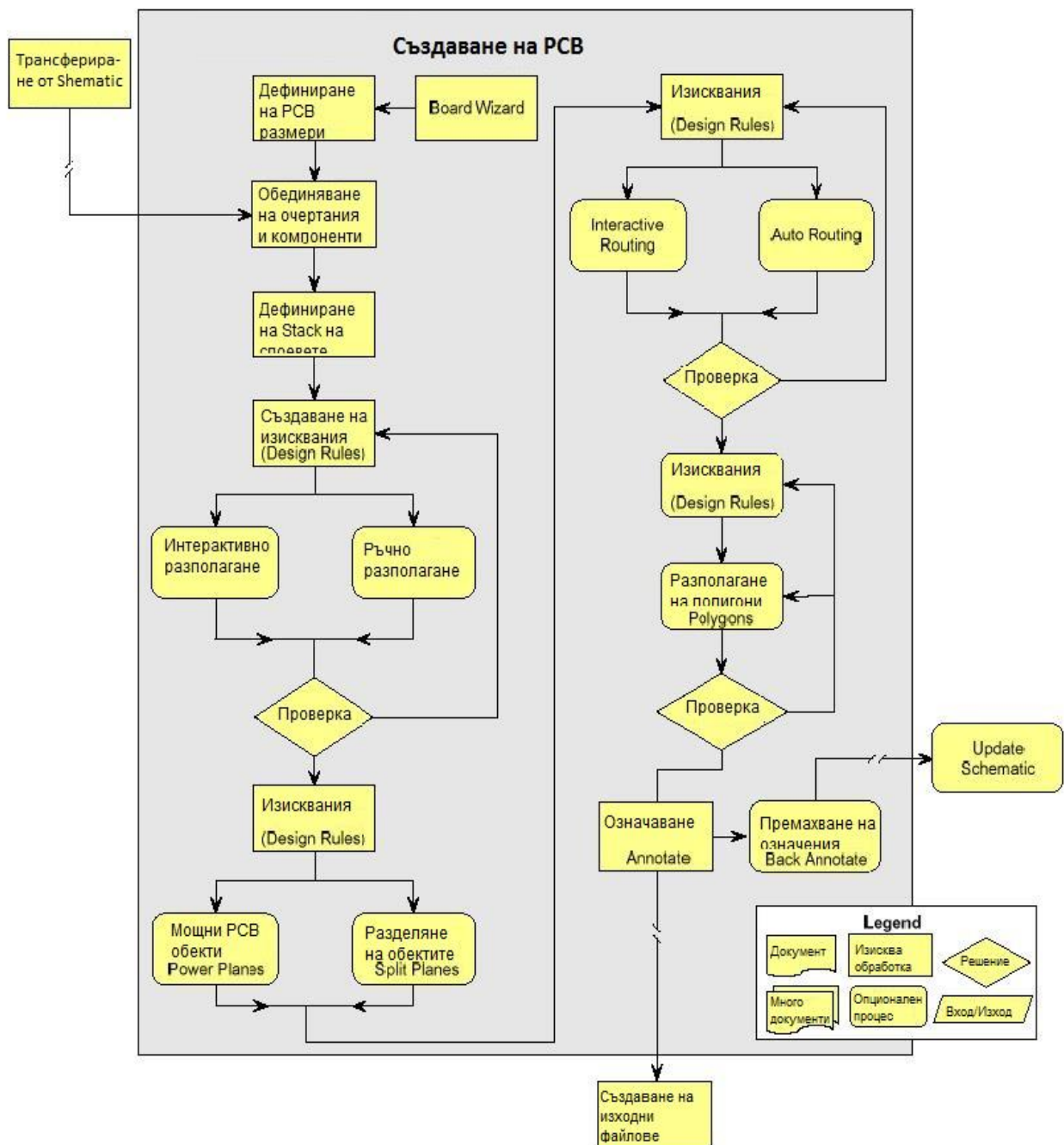
#### 1. Теоретична обосновка.

##### 1.1. Конструкционен процес на РСВ.



Подготвителният период за конструиране на РСВ показва как да се използва изходната информация, за да бъде създадена РСВ, разположение на компонентите, посока при преименуване, проверка на конструкционните правила и САМ изходни файлове.

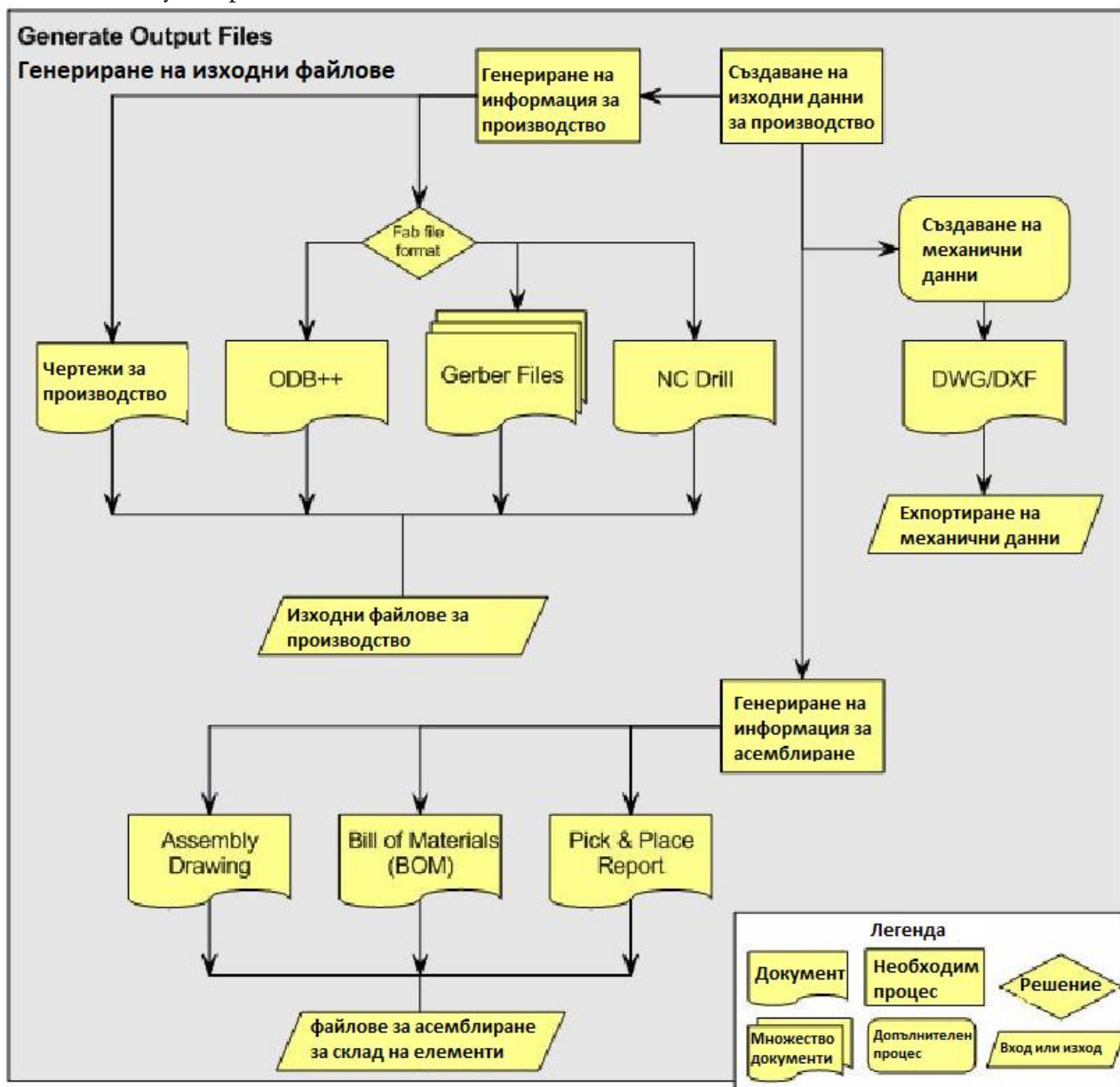
Диаграмата по-долу дава една обща представа за изграждащия процес на РСВ от схематично въвеждане до комплексното изграждане на РСВ.



Фиг.6.1. Алгоритъм на процеса на проектиране на РСВ от схема или netlist.

### 1.2. Създаване на изходни файлове за производството на печатната платка.

След като конструирането на РСВ е завършено и са направени необходимите проверки, следващия етап е създаването на производствени файлове. Този процес е показан по-долу на фиг.6.2.



Фиг.6.2. Алгоритъм за генериране на изходни файлове на РСВ за производство.

### 1.3. Работна среда на редактора за проектиране на печатни платки PCB Editor.

Тази част посочва как се работи при РСВ дизайна и как се подготвят изискванията към мястото за работа и други документни опции, такива като слоеве(изводи) и контактни площадки.

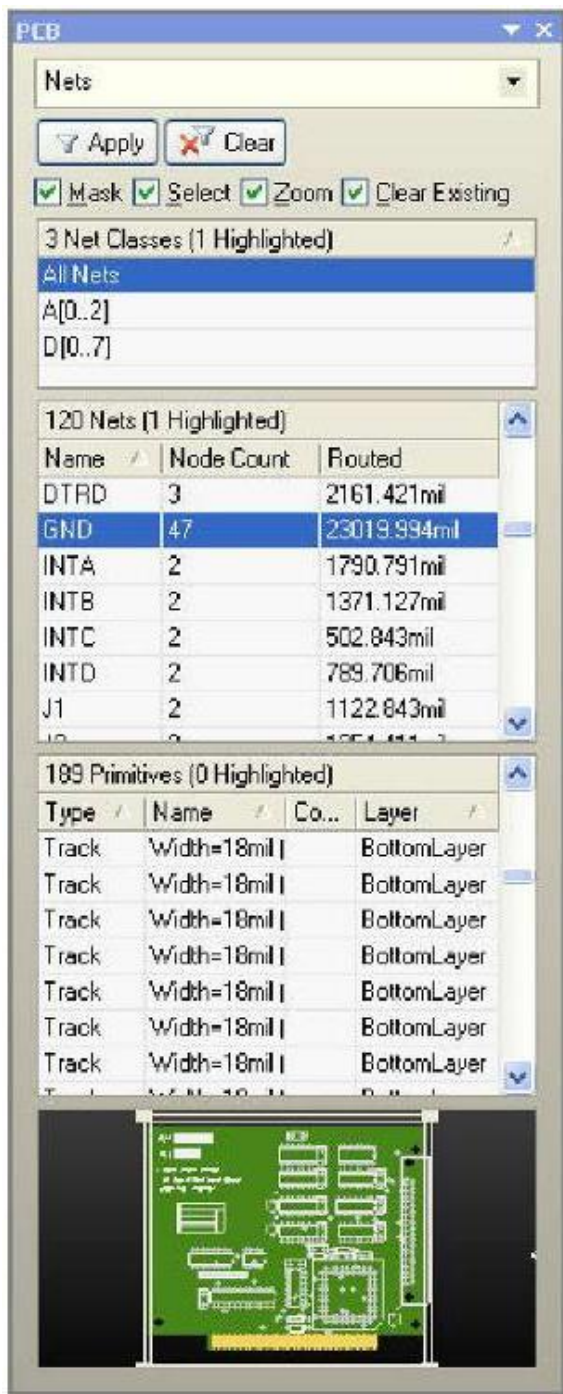
#### 1.3.1. РСВ панел.

РСВ панелът осигурява комплексна информация за съдържанието на печатната платка с всичките и електрически и неелектрически обекти.

Кликвайки върху дадена област в панела можем да променяме нейните размери в зависимост от елементите, които ни интересуват. За да се сменят обектите можем да използваме различни опции.

#### 1.3.2. Прозорец на начините за селекция.

Списъкът, посочен долу, поставен в най-горната част на панела позволява да подредите по ред, да локализирате или да зададете следните РСВ обектни типове в активните РСВ документи.



Фиг.6.3. Панел PCB Editor.

ната част и те също са осветени в РСВ.

- Ако проекта включва класове връзки, те също са подредени в списък. Класове връзки като D(0.....7) са били автоматично създадени в РСВ.
- Кликнете върху името на връзките в района мрежи, за да изберете връзки - всички обекти, които принадлежат към тази връзки са подредени в списък в Net Items region (участък връзки). Също така желаната връзка е осветена в РСВ.

- Компоненти (а след това компонентните класове)
  - Връзки (а след това класовете връзки)
  - From-To редактор на връзките
  - Отделни(разделящи) панели
  - Конструкционни правила и нарушения на конструкционните правила
  - Диференциални двойки
- Когато изберете обект върху панела, той ще бъде осветен, според опциите в най-горната част на панела.

### 1.3.3 Мини наблюдател

Той е разположен в дъното на панела и осигурява наблюдение над работното пространство. Правоъгълникът с двойна линия показва участъкът който е показан в момента във работното поле(пространство).

Мини наблюдателя има също следните контролни функции върху дисплея:

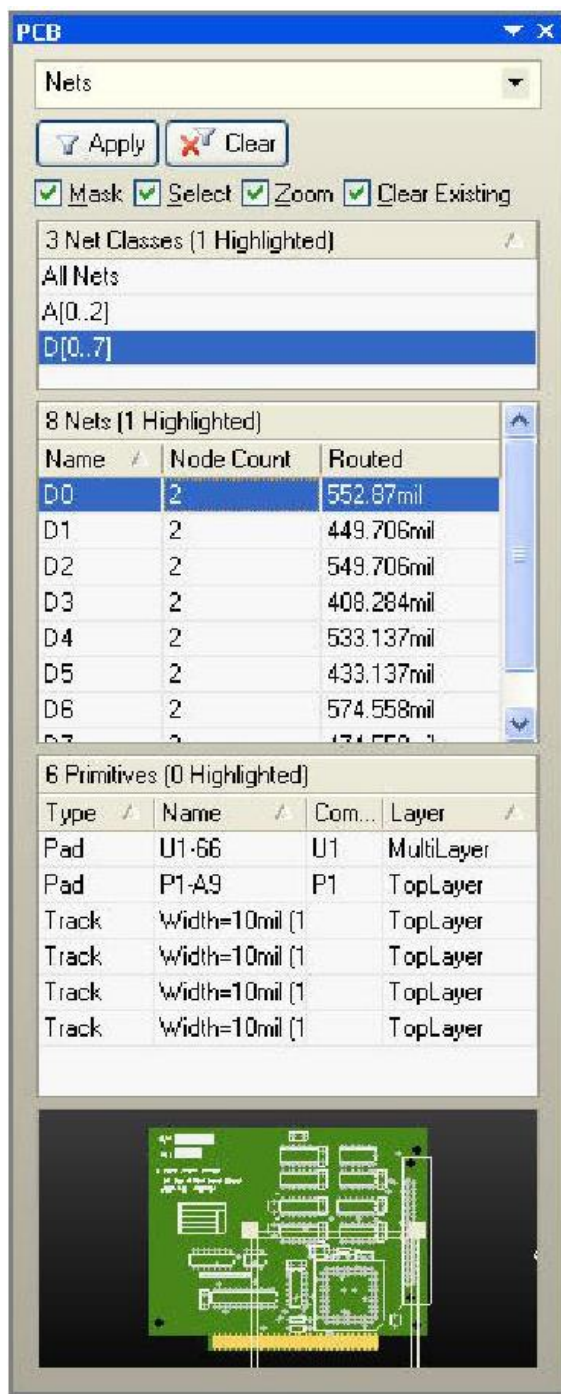
- Кликване и влачене в рамките на четириъгълника за да се очертае работното поле(пространство)
- Кликване и влачене(провлачване) в ъгъла на четириъгълника, за да промени размера на работното поле(пространство)

## 1.4. Използване на контролния панел

### 1.4.1 Разглеждане на връзки и класове връзки.

За разглеждане на връзките изберете Nets (връзки) от следния списък в РСВ панела

- Кликнете върху All Nets (всички връзки) в класове връзки в областта за свързване, за да прегледате всички връзки в РСВ. Връзките са подредени в списък в дол-



Фиг.6.4. Разглеждане на списък с връзките.

- Кликнете върху точка в участъка и забележете, че тя се осветява върху РСВ. Забележете също, че обектът върху който сте кликнули е избран.

- Осигурени са мулти - селективни клавиши. Задръжте SHIFT или CTRL като кликвате върху входове от списъка.

- Кликването два пъти върху име на връзка отваря Edit Net dialog (редактиране на мрежова връзка). Тук можете да промените името на връзката, да добавите или преместите възлови точки от връзката и да определите цвета на свързващата линия за тази връзка.

- Мрежите и участъка на мрежовите точки има много колони. Забележете, че можете да контролирате избора, чрез кликане върху колоната.

- Можете чрез клавиатурата бързо да преглеждате списъците. Натиснете Esc , за да спрете текущия символ, да потърсите и да стартирате друг.

#### 1.4.2 Търсене на компоненти и класове от компоненти

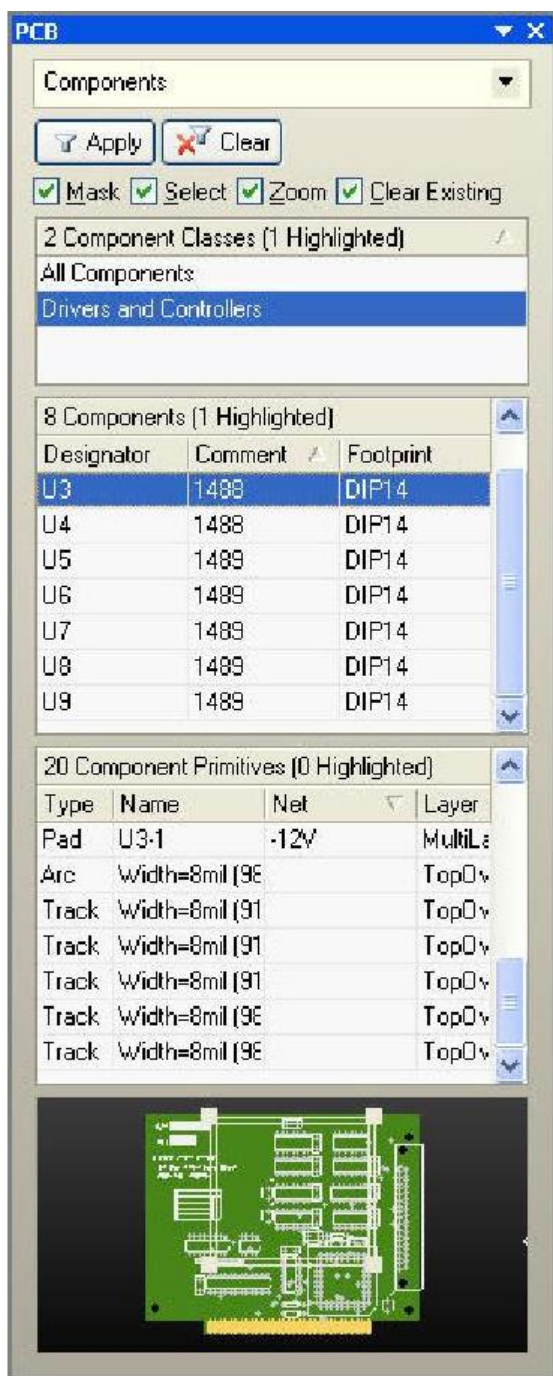
- За да търсите компоненти, изберете Components(компоненти) от посочения списък.

- Когато панелът се използва, за да се избере (освети) компоненти, за предпочитане е да изберете опция Select (избор) от най-горната част на панела при неактивно изключено) положение.

- Кликнете на All Components (всички компоненти) в областта клас компоненти, за да се прегледат всички компоненти в РСВ. Те са подредени в списък, както и са осветени върху дисплея.

- Ако в проекта са включени класове компоненти, те също са подредени в списък. Когато кликнете върху компонентен клас са появяват осветени и подредени в списък само компонентите в този клас.

- Кликнете върху името на компонента в област Компоненти, за да го изберете. Всички обекти, които принадлежат към този компонент са подредени в списък в област Component Primitives(основни компоненти). И в този случай компонентът се появява в осветено поле в РСВ.



Фиг.6.5. Разглеждане на списък с Компоненти.

вила, изберете **Rules**(правила) от посочения по-долу списък. Всички класове правила са подредени в списък.

- Кликнете върху Rule Class (клас правила) и всички правила, които се отнасят към този клас се появяват в списъка.
- Кликнете върху Rule list (списък с правила) и още се появяват в осветено поле всички обекти, които се подчиняват на това правило.
- Кликнете два пъти върху правилото, за да се задейства влизане в сила на това правило.
- Ако избраното правило е нарушено, всички обекти, които го предизвикват се появяват в списък в участъка Violations (нарушения). За да проверите всички нарушени

- Кликнете върху област Компоненти. Забележете, че той е осветен във (върху) РСВ. Забележете също, че обекта върху който сте кликнули е избран.

- Осигурени са клавиши за мулти-селекция. Задръжте SHIFT или CTRL като кликнете върху входовете от списъка.

- Кликване с десен бутон в участък Компоненти, дава възможност за избор кои основни компоненти да се появят на дисплея.

- Ако кликнете два пъти върху компонентово име се отваря Component dialog, при което можете да промените която и да е характеристика на компонента.

- Компонентите и компонентните характеристики имат множество колони. Обърнете внимание, че можете да контролирате тяхната селекция чрез кликане върху дадена колона.

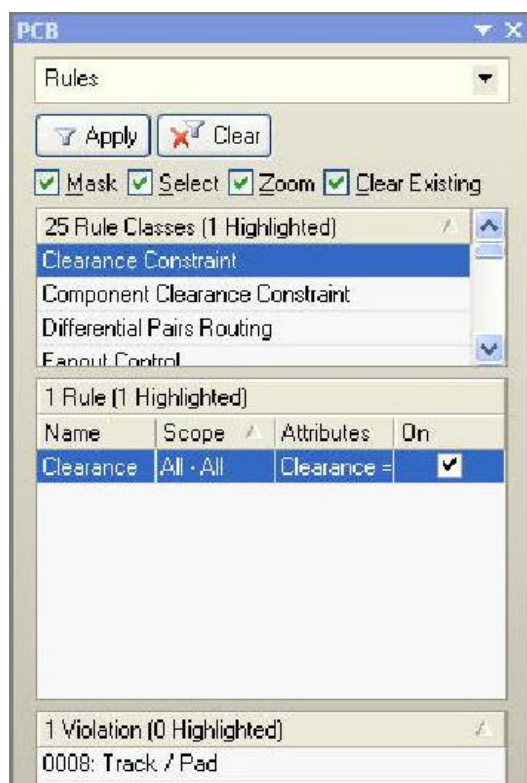
- Редът на колоните също може да бъде променен: кликнете и провлачете върху колоната, за да промените реда. Това е удобно когато желаете да използвате важни характеристики от различни колони.

- Осигурен е начин за бързо предвижване напред. Чрез клавиатурата можете бързо да минете напред в списъците. Натиснете ESC, за да избегнете настоящото търсене и да започнете друго. Тази функция винаги е представена върху лявата основна колона, така че всяка желана колона трябва чрез влачене да се превърне в основна лява.

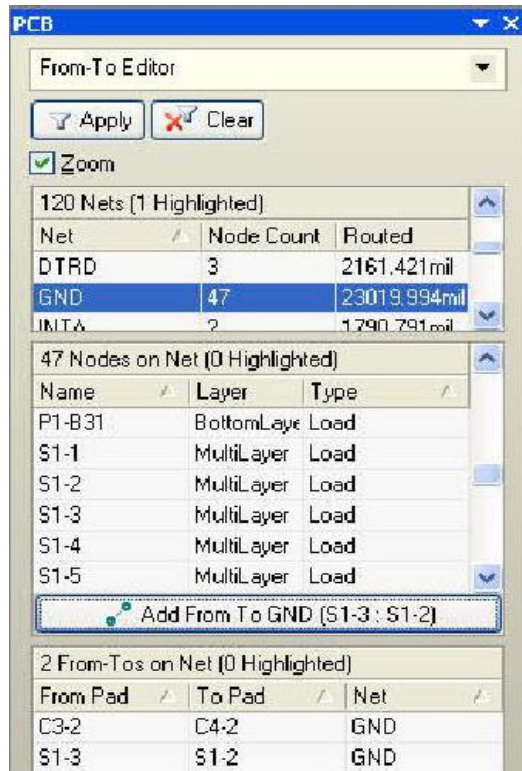
### 1.4.3. Търсене на конструкционни правила и нарушения

За да разгледате конструкционни пра-

правила, изберете [All Rules] (всички правила) в избор на класове правила(Rule Classes Section).



Фиг.6.6. Разглеждане на конструкционни правила.



Фиг.6.7. Разглеждане на редактор от-до връзките.

- Кликнете върху Violation(нарушение), за да бъдат осветени всички обекти, които причиняват нарушението.

- Двойно кликуване върху Violation (нарушение) отразява на дисплея Violation Details dialog(детайлно разглеждане на нарушението), при което се изолира правилото, при което има нарушение и подробно се посочват параметрите на точния пункт, който причинява нарушението.

#### 1.4.4. Избор от - до

- Изберете **From-To Editor** по-долу описания начин, в най-горната част на РСВ панела. В списъка, намиращ се в най-горната част на панела ще откриете всички настоящи връзки, отнасящи се към дизайна.

- Когато кликнете върху входа конструкторни правила към веригите, всички разклонения ще се появят в средната част от списъка на панела. Прави се подбор и се виждат само възловите точки на веригите. Всички други обекти не се виждат ясно.

- С двойно кликуване върху мрежови вход се отваря Edit Net dialog, чрез което се избират само подходящите точки от мрежата.

- За да добавите нов from-to, изберете Nodes (възлови, основни, пунктове, разклонения) от мрежите, към които желаете да добавите from-to и натиснете клавиш **Add From-To**. Новата From-to функция се появява в From-To в участъка Мрежи(Nets). Кликнете върху във в участък Мрежи и кликнете върху **Generate** (създай) и from-to изберете топология.

- From-To-Editor може също да се използва за създаване на from-tos. За да се провери дали съществува from-tos, направете запитване в панела за селекция (Filter) като използвате Is Fromto като ключова дума.

- Обърнете внимание, че всички свързващи линии, освен онези, които са били определени като From-Tos в мрежата, избрана в момента, няма да бъдат ярко отразени. Свържете задната част на панела към мрежи, за да възстановите появата на линейни връзки.

## 2. Цел на лабораторното упражнение.

Проектиране на печатна платка с използването на инструмента за ръчно опроводяване *Interactive Routing*.

## 3. Задачи на лабораторното упражнение.

3.1. Запознаване с принципната електрическа схема. Въвеждане на елементите, опроводяване и ERS проверка.

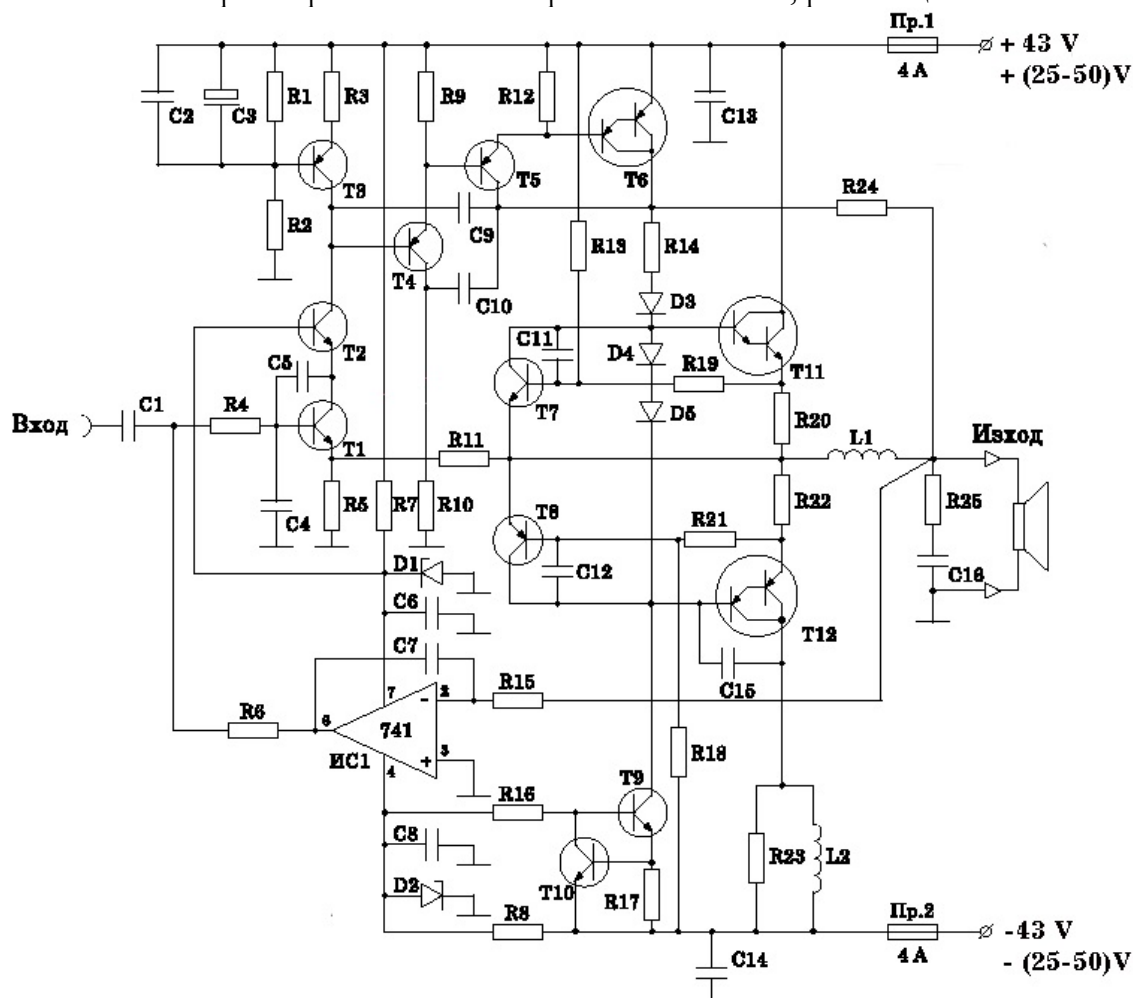
3.2. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. Използване на библиотечни елементи с 3D модели.

3.3. Прехвърляне на схемотехническата информация и разработка на печатна платка с използването на *Interactive Routing*. Преходи между слоевете. Динамична промяна на широчината на пътечките.

## 4. Указания.

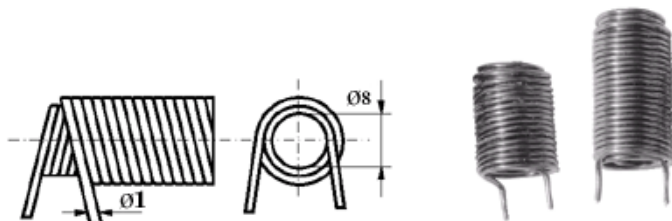
4.1. Описание на принципната електрическа схема. Въвеждане на елементите, опроводяване и ERS проверка.

Схемата, показана на фиг.6.9 е вариант на усилвател QUAD 405. Освен традиционната ООВ (отрицателна обратна връзка) този усилвател има и т.нар. права връзка, която по същество компенсира изкривяванията на крайното стъпало, работещо в клас В.



Фиг.6.8. Принципна електрическа схема на усилвател QUAD 405.

Входното стъпало в тази схема е изградено от каскодната схема ОЕ, ОБ с T1 и T2, натоварена с генератор на ток T3. T4 представлява повторител с особено благоприятно действие, съгласуващо високото изходно съпротивление на входния каскод със следващото



Фиг.6.9. Чертеж и изглед на бобините L1 и L2.

стъпало. С T5 и T6 е изграден усилвателят на напрежение (на практика троен Дарлингтон транзистор), който захранва комплементарното изходно стъпало по схема ОК с T11 и T12. T6 е натоварен с T9 и T10 – генератор на стабилен ток. T12 обаче през R24 работи заедно с T6 по схема на “PUSH-PULL”, или самоинвертиращо стъпало. На практика тук изкривяванията при ниско ниво на сигнала се компенсират от T6 с неговия динамичен товар T12. Операционният усилвател ОУ1 (евтиният и популярен 741) заедно с R15 и C7 е включен като интегратор, т. е. той задава само постояннотоквия режим на усилвателя. Напрежението на базите на T2 и T9 е стабилизирано посредством ценеровите диоди D1 и D2, като по този начин се осигурява независимост на постояннотоквия режим в случай на “пропадане” на захранването. Друго подобрение са диодите D4 и D5, които намаляват стъпката при отпушване на T11. Транзисторите T9 и T10 изграждат схема, която в литературата често е наричана “токово огледало”. Ако поради някаква причина токът през T9 се промени (например нарастне), падът върху R17 се увеличава, T10 се поотпушва и напрежението на базата на T9 намалява. Последното води до намаляване на тока през T9. Елементите C5, C9, C10, C11, C12, C15, R23 и L2 са за честотна корекция и отстраняват самовъзбуждането. R4 и C4 изграждат входен ВЧ-филтър, непропускащ честотите над звуковия обхват. R25 и C16 компенсират евентуалния силно индуктивен товар при високите звукови честоти. Кондензаторите C2, C6, C8, C13 и C14 изграждат филтри за различните ВЧ-смуцения през захранването, предпазвайки по този начин усилвателя от самовъзбуждане. Препоръчително е при  $\pm 50V$  захранване, C13 и C14 да бъдат с пробивно поне 63V. Кондензаторът C3 е единственият електролитен кондензатор в схемата. Той не участва във веригата на променливотоковия сигнал, а свързва базата на T3 към маса по променлив ток. Липсата на електролитни кондензатори във веригата на полезния сигнал, която се постига със свързването на ИС 1 като постояннотоков усилвател, повишава качеството на звучене и е схемно решение, което се използва все по-често при съвременните усилватели. За да се постигне достатъчно голям коефициент на усилване без обратна връзка, се използват генераторите на стабилен ток, изпълнени с транзисторите T3 и T9. Отрицателната обратна връзка е изградена с елементите R11 и R5. Коефициентът на усилване на усилвателя се определя от отношението  $(R11+R5)/R5$  и в нашата схема е около 50 пъти. Ако е необходимо да се повиши чувствителността на входа, се намалява стойността на резистора R5. (Например при  $R5=6.8$ ,  $K_u=75$  пъти.) Ако входното ниво е високо (както е при повечето съвременни CD-възпроизвеждащи устройства), е по-добре стойността на R5 да се запази или дори да се повиши до 18, при което  $K_u=29$  пъти. В последния случай обратната връзка е по-дълбока и оттам изкривяванията ще са още по-малки. Резисторът R6 определя входното съпротивление на усилвателя. C1 е входен разделителен кондензатор, който пропуска само звуковите честоти и “развързва” входа по постоянен ток. R12 е предназначен да отклони част от емитерния ток на T5 и го предпазва от работа в режими, при които усилването на транзистора е малко. Посредством резисторите R3 и R17 се задава токът на транзисторите T3 и T9, така че стъпалата, изпълнени с тях да работят в клас А. Защитата на усилвателя е изпълнена с транзисторите T7 и T8. Резисторите R20 и R22 снемат сигнал по ток за защитата. Когато изходният ток нарастне над допустимата стойност, падът на напрежение върху R20 и R22 се увеличава до стойност, достатъчна да отпуши T7 и T8. Последните шунтират базите на T11 и T12, което от своя страна ограничава изходния ток. R19 и R21 ограничават пра-



га на задействане на защитата за достигане на пикова изходна мощност 200W, при използване на товар 4. При товар 8, за да се настрои прагът на сработване, на платката се монтират двата допълнителни резистора R13 и R18. Токовете, протичащи през R13 и R18, задават на базата на T7 (съответно T8) преднапрежение, което намалява прага на сработване на защитата. Намотките L1 и L2 (фиг. 6.13) се навиват въздушно (без сърцевина) на два слоя върху тяло с диаметър 8 mm (може да се използва обикновен фулмастер). L1 има 16 + 14 навивки, а L2 – 24 + 22 навивки. Естествено, и при двете намотки вътрешният слой е този, който съдържа по-големия брой навивки (виж снимката). Използваният проводник е меден, с лакова изолация, като и за двете бобини неговият диаметър е 1mm<sup>2</sup>.

Захранването е двуполярно по традиционна схема, като трансформаторът трябва да е оразмерен поне за 250VA мощност при стерео вариант (200W е пиковата мощност на усилвателя). Филтровите кондензатори е добре да са по 10 000µF и за напрежение поне 63V. Естествено най-добри резултати се получават при стабилизирано захранване, но по принцип такъв вариант усложнява схемата. Добре е свързващите проводници (особено на захранващите шини, крайните транзистори и изхода) да бъдат със сечение, не по-малко от 1mm. За намаляване на мрежовия шум в изхода всички маси трябва да се свържат в обща точка (например, към общата точка на филтровите кондензатори от захранването). Транзисторът T9 се монтира на малък радиатор (около 10 cm<sup>2</sup>), а T6, T11 и T12 се монтират с изолационни подложки на общ радиатор с обща площ, не по-малка от 1000 cm<sup>2</sup>. Използвани елементи: интегрални схеми: ИС1 – 741; транзистор и диоди: T1, T2 – BC550, T3, T4 – BC560, T5 – BC640, T6 – TIP137 (Дарлингтон), T7 – 2T6551(BC639), T8 – 2T6821(BC640), T9 – 2T7237B, T10 – BC108, T11 – KT827A (или TIP142) (Дарлингтон), T12 – KT825Г (2T825А или TIP147) (Дарлингтон), D1, D2 – BZX15V (ценов 15 V), D3, D4, D5 – 1N4007; резистори и кондензатори: R1 – 560 , R2 – 22 к, R3 – 100 , R4 – 3 к, R5 – 10 /0.5 W, R6 – 47 к, R7, R8 – 3.3 к/1 W, R9 – 3 к, R10 – 4.7 к, R11 – 510 /2 W, R12 – 560 , R13 – 30 к, R14 – 10 /0.5 W, R15 – 180 к, R16 – 22 к, R17 – 11 , R18 – 30 к, R19 – 180 , R20 – 0.1 /5 W, R21 – 120 , R22 - 0.1 /5 W, R23 – 22 /0.5 W, R24 – 47 /2 W, R25 – 10 /2 W, C1 – 470 nF, C2 – 100 nF, C3 – 100 µF/10 V, C4 – 680 pF, C5 – 47 pF, C6 – 100 nF, C7 – 470 nF, C8 – 100 nF, C9 – 120 pF, C10 – 330 pF, C11 – 1 nF, C12 – 1 nF, C13, C14 – 100 nF/100 V, C15 – 1 nF, C16 – 100 nF/100 V; дросели - L1 и L2 - изработени по описания по-горе начин.

Преди да се започне с въвеждането на елементите от схемата е препоръчително предварително да се зареди стандартизиран по ISO формат, в случая A3, който е на разположение в същата директория където е библиотеката BDS-ISO, с наименование A3\_ISO.schdoc. Препоръчително е файла да се преименува, например Upr.6.schdoc.

Като се спазват правилата за търсене на компоненти в библиотеките на AD се прави търсене на 741, в библиотеките на National Semiconductor. Използваме дискретния корпус със 8 извода с фирмено обозначение J08A на LM741J [9], съответстващ на корпус DIP-8 в библиотеките на AD.

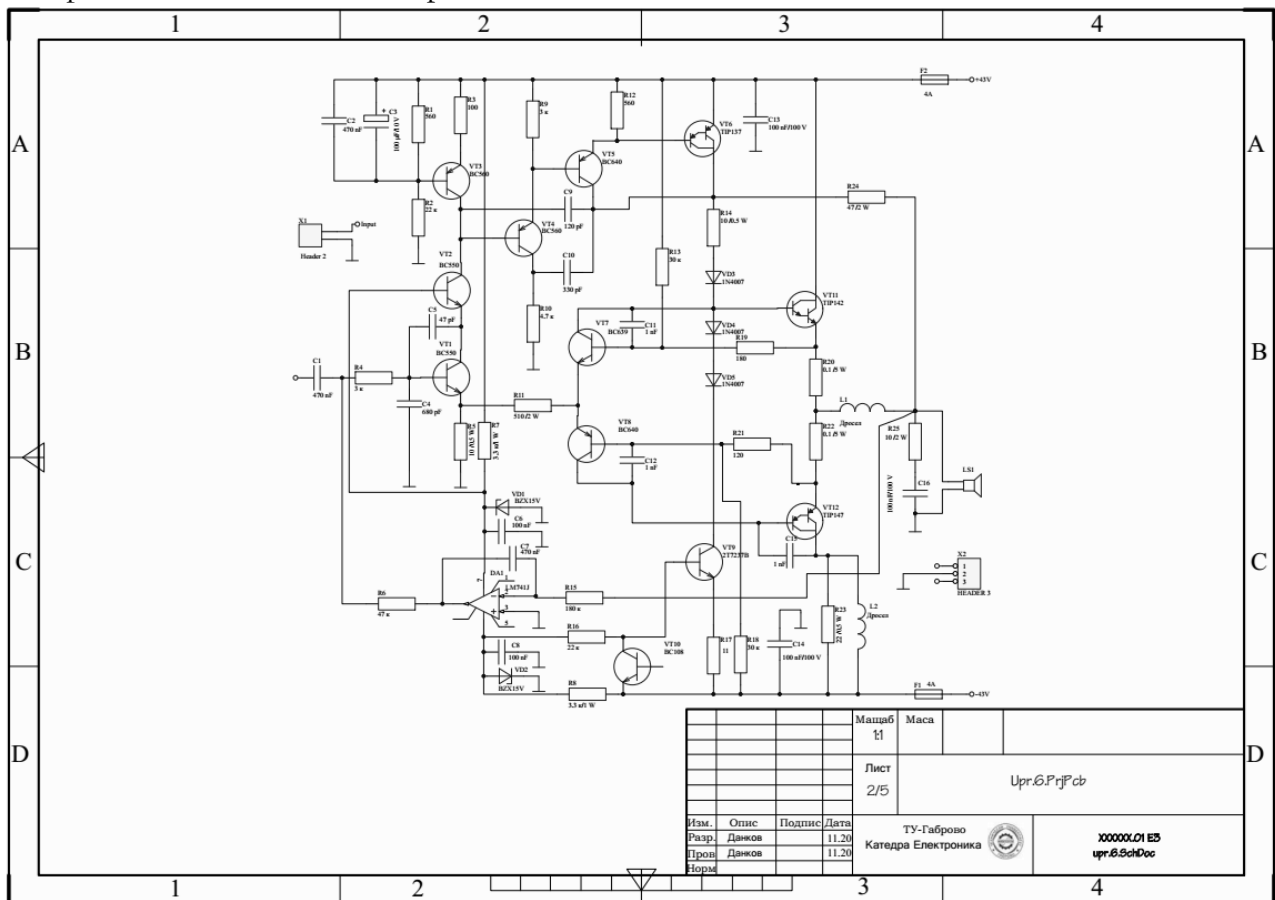
За пасивните елементи и ценовите диоди използваме стандартни означения, които са разположени в библиотеката BDS-ISO.Intlib. Тъй като символите на мощните Дарлингтон транзистори не са достъпни по БДС е необходимо те да се създадат като нови библиотечни елементи в нова схемотехнична библиотека към проекта. С цел улеснение може да се копират и модифицират символите PNP1 и NPN1 от библиотеката Miscellaneous Device.IntLib. Трябва да се създаде библиотека и с корпусите на елементите – компоненти за PCB в проекта, като се препоръчва за всеки от активните компоненти да се потърси информация в Internet. След установяване на наименованията и вида на кор-

пусите, те трябва да се потърсят в библиотеките на AD и да се копират в библиотеката с компоненти за печатната платка в проекта. Тъй като имаме транзистори с различни корпуси и мощност, то предварително трябва да се изберат подходящите Footprints, в настройките на схемотехничните им означения.

За улеснение при попълване на информацията за типа на елемента или стойността му, както по отношение на корпуса му / Footprint/ е желателно използването на панела Navigator, който може да се активира от **Design Compiler** или с командата **View→Workspace Panels→Design Compiler→Navigator**.

Според техническата им документация компонента TO92 се използва за транзисторите T1, T2, T3, T4 и T5. Корпус TO39 се използва за транзистори T7 – 2T6551 и T8 – 2T6821. За транзистор T10 се използва корпус TO-18, за T6 -TO220, за T9 корпус TO126, а за T11 и T12 - TO247.

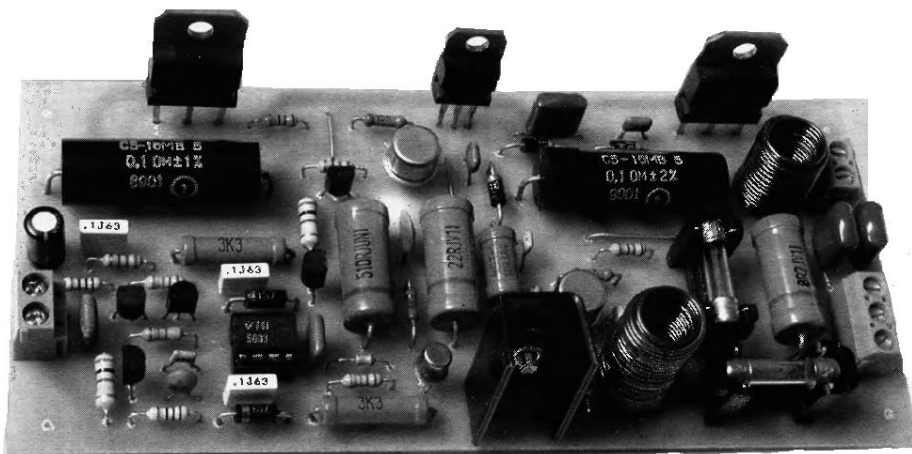
По отношение на резисторите, корпусите и от там компонентите от библиотеките за печатната платка, трябва да се избират според мощността им. За мощност 0.25W се избира компонент AXIAL0.4 – резистори R1, R2, R3, R4, R6, R9, R10, R12, R13, R15, R16, R17, R18, R19 и R21. За мощност 0.5W съответно AXIAL0.5 - R5, R14 и R23. За мощност 1W - AXIAL0.6 - R7 и R8. За мощност 2W компонент AXIAL0.8 - R11, R24 и R25 и за мощност 5W компонент R-5W - R20 и R22. За високоговорителя трябва да се използва Footprint като за букса - ARK1102. За двуполярното захранване трябва да се постави в схемата допълнително букса HEADER 3 с корпус ARK1103. За предпазителите се избира корпус FUSE – 3519. За бобините L1 и L2 се избира корпус LC027. За високоволтовите кондензатори C13, C14 и C16 се използва корпуса RAD0.2W. Вида на схемата с форматирания лист е показан на фиг. 6.13.



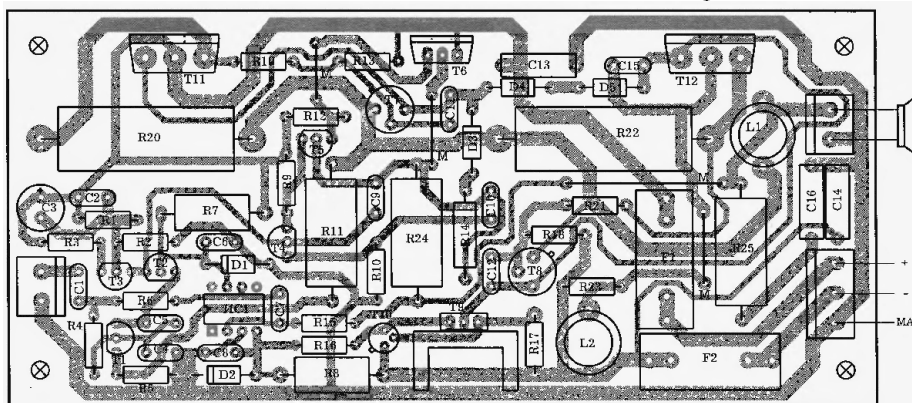
Фиг.6.10. Изглед на готовата схема във формат A3.

#### 4.2. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. Използване на библиотечни елементи с 3D модели. Инструкции за проектиране на печатната платка.

Снимка на изготвената печатна платка с елементите е показана на фиг.6.11, а на фиг. 6.12 е показан препоръчителен изглед на разположението на компонентите и опроводяването на печатната платка.



Фиг.6.11. Изглед на готова печатна платка с монтирани елементи.



Фиг.6.12. Препоръчително разположение на компонентите и печатните проводници в долния слой /еднослойна печатна платка/.

След въвеждане на схемата, за да работим в стандартен формат по БДС, се отваря чертожен лист на платка с формат А3 от предварително създадения файл А3\_ISO.pcbdoc, като е желателно той да бъде преименуван, например в Upr.6.PcbDoc. Прехвърля се информацията от схемата към печатната платка, която се преоразмерява.

Преди разполагане на елементите променяме размерите на печатната платка съобразени с изгледа от фиг.6.12 на 150x70 като са предвидени 4 отвора за закрепване на печатната платка, 4 на 10 mm от ръбовете на платката. За да преоразмерим платката на формата е необходимо да начертаем новите размери на платката във слоя Keep Out Layer. Преди това е препоръчително да преместим началото на координатната система в долния ляв ъгъл на бъдещата платка с командата **Edit** → **Origin** → **Set**. Започваме да чертаем с инструмента Line от началото на преместената координатна система, като за дължината на линията следим от информацията изобразяваща се най-отдолу в центъра на екрана [No Net] Track[0.254mm x 60mm].

Прехвърлянето на информация към РСВ става от схемата Upr.6.schdoc с командата **Design** → **Update PCB Document** Upr.6.PcbDoc при което се отваря прозореца Engineering Change Order.

Ако няма предварително забелязани грешки натискаме бутона **Validate Changes** и ако статусът на всички елементи и връзки е в зелено в секцията Check финализираме прехвърлянето на информация с бутона **Execute Changes**.

По нататък се повтарят стъпките описани в първото упражнение по отношение на разполагането на компонентите върху очертаванията на печатната платка, като се спазват правилата за разполагането на елементите.

### 4.3. Прехвърляне на схемотехническата информация и разработка на печатна платка с използването на Interactive Routing. Съвети при използване на Interactive Routing. Преходи между слоевете. Динамична промяна на широчината на пътеките.

Опровожаването е процес за дефиниране на свързани проводници между възлите на всяка една връзка между отделните елементи. Свързващите проводници се дефинират чрез поставяне на РСВ обекти, като печатни пътечки, закръгления или vias-и /метализирани отвори/, за да се образуват непрекъснати електрически връзки между възлите. В РСВ редактора интерактивното опровожаване е интелигентен процес. След стартирането на командата се кликва върху контактната площадка, за да се избере връзката, която трябва да се опроводи.

Широчината на печатните проводници се контролира от настройките по подразбиране и от настройките **Track Width Mode setting**.

Интерактивното опровожаване се осъществява чрез:

- Единична връзка – **Route**→**Interactive Routing**, или
- Две връзки дефинирани като диференциална двойка – **Route**→**Interactive Differential Pair Routing**, или
- Набор от селектирани връзки – **Route** » **Interactive Multi-Routing**.

По надолу са посочени някои полезни съвети за интерактивно опровожаване:

- Стартираме командата **Route** » **Interactive Routing** (**Ctrl+W**) след което кликваме върху обекта, който има връзки за да стартираме опровожаването. Това може да е контактна площадка, свързваща линия, съществуващ преход между слоевете, край на печатен проводник, т.е. всеки обект, който е със същия потенциал или възел.

- Редакторът РСВ editor ще прехвърли опровожаването до най-близкия електрически обект на връзката, като център на контактна площадка или край на сегмент на пътечка, след което ще се опита да дефинира свързващ път от там до текущото положение на курсора.

- Способността на Interactive Router да достигне до текущото положение на курсора зависи от текущия режим **Routing Conflict Resolution mode**, който се изобразява на **Status bar** когато се изпълнява интерактивно опровожаване.

Track 45: Walkaround Obstacles [Width From: User Choice] [Via-Size From: Rule Preferred] Gloss: Strong

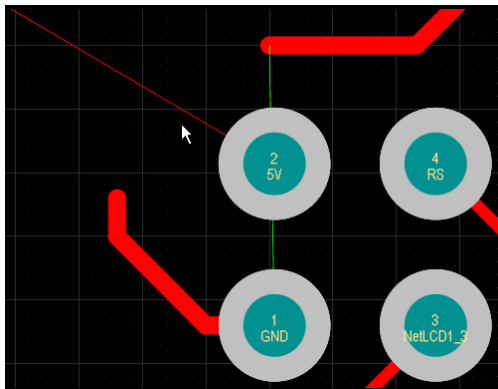
- Натискаме **Shift+R** за да променяме циклично съществуващите конфликтни режими.

- Ако режима е избран като **Walkaround, Push and Hug** или **Push**, редакторът за интерактивното опровожаване ще се стреми да намери път между съществуващите обекти.

- Потенциалните сегменти на свързващата пътечка ще се изобразяват като заштриховани (разполагащи се при следващо кликване) или кухи (сегменти тип look-ahead; използва се за да изобрази откъде ще мине следващия сегмент преди да се разположи).

- Натискаме **Spacebar** за да се смени вида на ъгъла на пътечката.

- Чрез **Shift+Spacebar** се променят съществуващите режими за ъглите
- Чрез бутона **Backspace** „разкъсваме“ последно поставения сегмент от печатната пътечка.



Фиг.6.13. Свързващата линия GND е прикрепена за pad 1 независимо от края на текущо опроводяваната пътечка. Активирането на режима Smart Track Ends ще прехвърли свързващата линия на края на текущия сегмент от печатната пътечка.

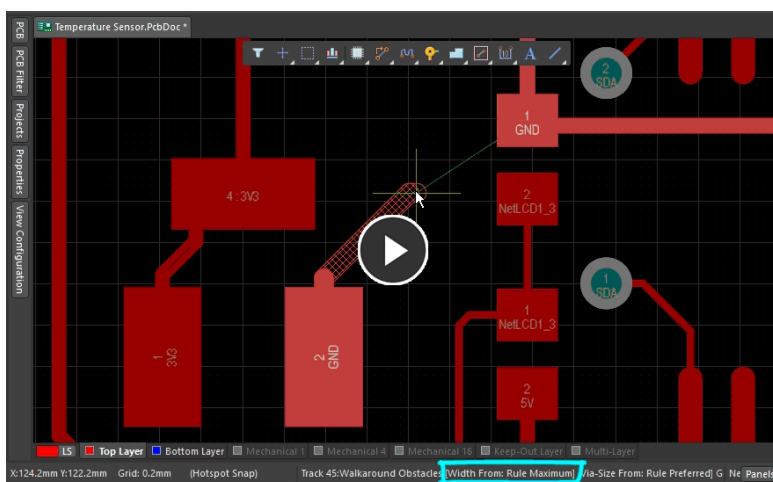
- За да се превключи сигналния слой /слой с метализация на РСВ/ и да се постави прошивка между слоевете /via/:
  - Натиска се \* клавиш от numeric keypad на клавиатурата или
  - Използва се **Ctrl+Shift+Wheel Scroll** комбинацията.
  - Натискаме / на цифровата клавиатура за да вмъкнем via и да завършим връзката.
  - Натискаме 2 за да вмъкнем via без да превключваме слоевете (продължаваме да опроводяваме в текущия слой).
  - Натискаме L ако започнем опроводяването от контактна площадка /pad/ с отвор или via и ги поставим върху грешен слой, като превключваме между and realize you are

on the wrong layer to step through the наличните сигнални слоеве без да се поставя via.

• **Ctrl+Click** за да инструктираме програмата да завърши автоматично текущата печатна пътечка. Ако автоматично не се завърши опроводяването, това не означава че връзката не може да се опроводи. Може да означава че разстоянието е много голямо или крайната точка е на друг слой.

- Чрез **Shift+F1** се изобразява списък с бързи клавиши.
- Разполагането или вида на свързващите проводници на връзка се нарича *топология*. Топологията се дефинира чрез конструктивното правило Routing Topology, при правила по подразбиране, касаещи всички връзки и избрана топология „най-къси пътечки“ – *Shortest*.

#### 4.3.1. Настройка на широчината на пътечките – Routing Width и размера на Via при опроводяване.



Фиг.6.14. За да се промени широчината на пътечката при интерактивно опроводяване натискаме, клавиша 3. Чрез комбинацията **Shift+W** избираме различна стойност за широчината на пътечката.

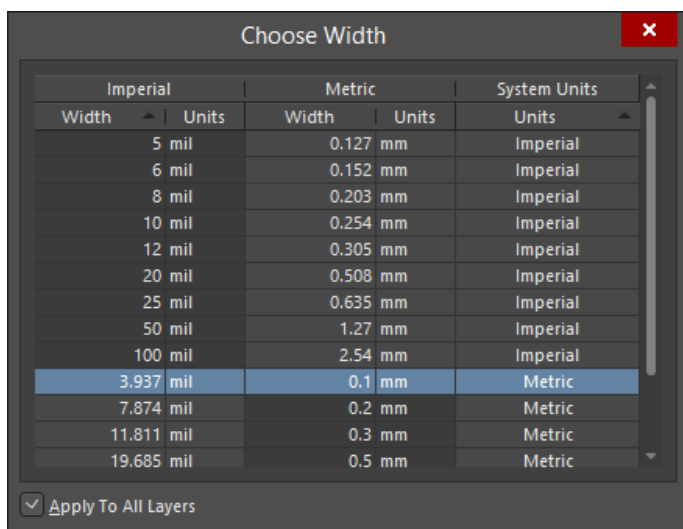
Когато опроводяваме интерактивно се създава серия от сегменти на печатната пътечка от най-близкия pad до текущото разположение на курсора. Широчината на сегмента се определя от настройките в текущия режим за широчина на пътечка *Track Width Mode*, който се изобразява в status bar при опроводяването.

Съществуват 4 възможни настройки за Routing Width:

- Предпочитана от конструктора широчина, или
- Минимална, предпочи-

тана, или максимална стойност, зададени в секцията Routing Width design rule на конструктивните правила.

Избора на *User Choice / Min rule / Preferred rule / Max rule* се записва и може да се избира от Track Width Mode drop-down на страницата PCB Editor – Interactive Routing в



Фиг.6.15. Промяване на потребителските стойности на широчината на пътечките при опроводяване.

диалога за настройки **Preferences**.

Може да се избира между четири предварително настроени режима на работа чрез натискане на бутона **3**. Текущия избор се показва най-отдолу на текущия прозорец в лентата на състоянието. Чрез натискане на комбинацията **Shift+F1** виждаме бързите клавиши и клавишните комбинации.

Когато променяме широчината на пътечката, избираме стойности предварително дефинирани в чертожните правила (min/preferred/max) и потребителски.

Избираме няколко бързи клавиши при интерактивно опроводяване:

- **Shift+W** – използваме за да се отвори диалога **Choose Width**. Кликваме върху нова стойност и продължаваме да опроводяваме с тази стойност. Достъпните широчини могат да се редактират чрез кликане на бутона **Favorite Interactive Routing Widths** на страницата **PCB Editor – Interactive Routing** в настройките.

- **Tab** – използваме ако искаме стойност различна от дефинираните като предпочитани широчини. Натискането **Tab** ще отвори панела Properties на избор на широчина на пътечката. Въвеждаме нова стойност и натискаме **Enter** за да продължим опроводяването с новата широчина. Алтернативата е след избора на нова стойност на широчината на пътечката да се натисне бутона пауза, за да се продължи опроводяването. Ако не искаме да променим широчината натискаме **Esc**.

Широчината на пътечката трябва да между минималната и максималната стойност дефинирани в чертожните правила Routing Width.

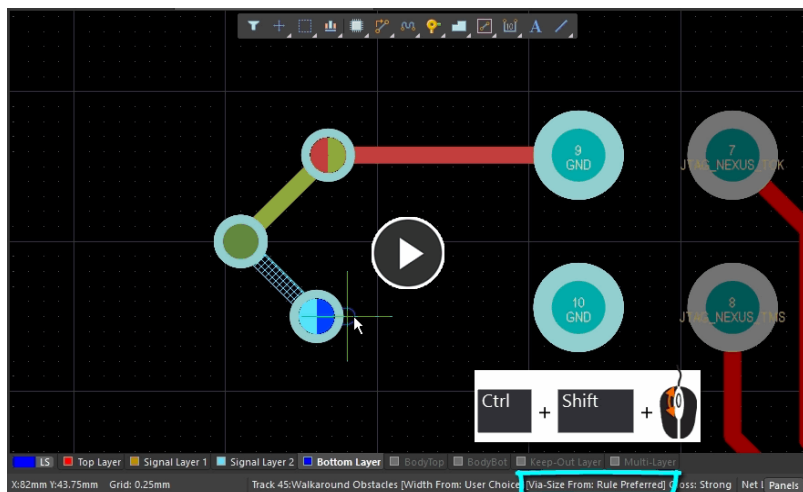
Съществуват два подхода при интерактивно променяне на слоевете на пътечката по време на опроводяване:

- С бутона **\*** на цифровата клавиатура. Всяко натискане на бутона променя слоя с по-долния от достъпните сигнални слоеве.

- С комбинацията **Ctrl+Shift+Wheel Scroll**. Задържаме **Ctrl+Shift** след което със скрола на мишката променяме достъпните сигналните слоеве;

Vias-ите между слоевете автоматично се поставят при промяна на слоя. Също като широчината на пътечките, размера на прошивките се определя от текущия **Via Size Mode**. Режим се преконфигурира от опциите Interactive Routing Width Sources. Чрез клавиша **4** избираме четири размера на **Via** при интерактивното опроводяване. Текущия избор се изобразява на лентата за състоянието – фиг.6.11. За да променим размера докато опроводяваме натискаме:

- **Shift+V** – отваряме диалога Choose Via Size. Автоматично се показва списък с всички размери на via, които са достъпни за избор;



Фиг.6.16. Клавишна комбинация **Ctrl+Shift+Scroll** за промяна на текущата сигнална слой и 4 при избор размера на via.

• **Tab** – както и при промяна на широчината на пътечката отваряме панела Properties, където променяме размера на via. Както и при широчината на пътечките стойността която се въвежда трябва да е между максималната и минималната стойност, предварително зададени в правилото Routing Via Style.

Преопроводяване на компонент

По време на опроводяването на платката не е рядък

случая, когато се налага да се коригира разположението на опроводен компонент, за да се освободи място за нова пътечка. Тази особеност е достъпна чрез разрешаване на **Component re-route** в областта **Dragging** на PCB Editor – Interactive Routing страницата в диалога Preferences.

По време на преместването са достъпни следните горещи клавиши, за да се предизвика специфично действие:

• **Промяна на режима на преопроводяване (Shift+R)** – превключваме за опроводяване след поставяне на пътечки. Софтуера ще се стреми да преопроводи компонента, за да пресъедини разкъсана връзка. Следващото натискане на **Shift+R** забранява преопроводяването (или да се деактивира **Component re-route** опцията в PCB Editor – Interactive Routing в диалога Preferences). Текущия статус се индикира на Heads Up дисплея и на лентата за състоянието.

• **Промяна на селекцията на компонента (Shift+Tab)** – когато влачим няколко обекта, които трябва да преместим, чрез натискане на **Shift+Tab** се сменят последователно:

- Само компоненти, след това
- Компоненти +Via +Escapes +свързвания, след това
- Първоначално избрани обекти (ако са различни от предните две), след това
- Обратно към само компоненти.

• **Показване/Скриване на свързващите линии (N)** – чрез бутона **N** превключваме между 3 състояния: без свързващи линии, свързващи линии от контактна площадка до друга и свързващи линии от връзка до връзка. Последното състояние показва къде свързващите линии са прекъснати и могат да се възтановят.

• **Промяна на начина на преопроводяване (Shift+Ctrl+G)** – превключване на опциите за начина на преопроводяване.

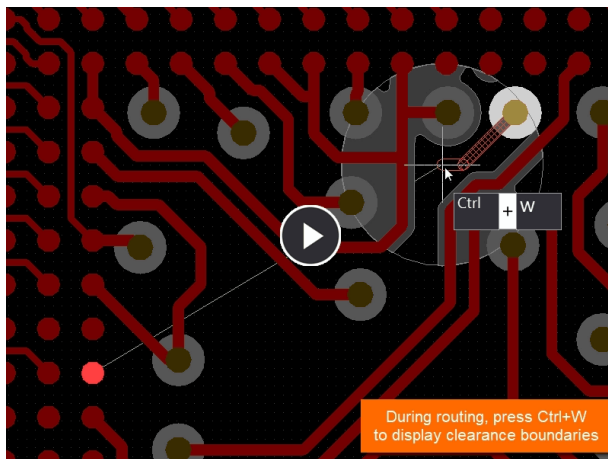
Активираме опцията **Move component with relevant routing** в областта **Dragging** в PCB Editor – Interactive Routing страницата на настройките, за да се започне преместването на компонента със свързаните към него пътечки и обекти (компоненти+Via +изходи +взаимовръзки). Чрез **Shift+Tab** се превключват набора от обекти които се преместват.

За да направи режима на преместване на компоненти подходящ за последващо опроводяване, софтуера установява и коригира нарушенията на чертожните правила и по отношение на преместваните опроводявания, така и по отношение на бъдещите пътечки.

### 4.3.2. Динамично показване на границите на допиране при интерактивно опроводяване.

Замисляли ли сте се защо печатния проводник не се побира през празното пространство между два електрически обекта по време на интерактивно опроводяване? Това е поради неправилно дефинирано ограничение на правилото или растерната мрежата е настроена грешно.

Създадена с цел да помогне за интерпретиране и разбиране на въздействието на правилата за проектиране, функцията за динамично показване на границите на просвет показва колко точно пространство е на разположение по време на интерактивно опроводяване.



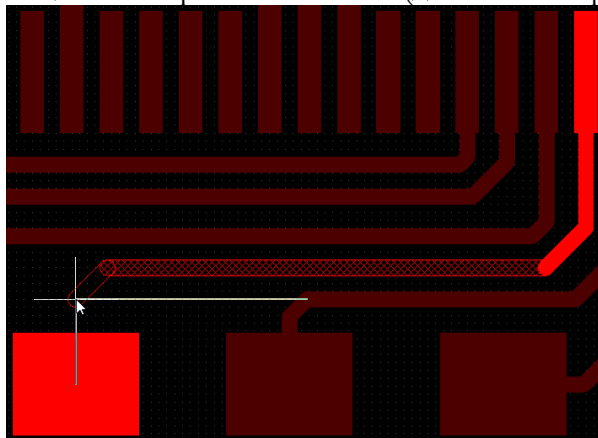
Разстоянието около съществуващите обекти /клирънс/ на работното пространство може да се показва динамично, докато се опроводява. Използвайте комбинацията **Ctrl + W**, за да активирате / деактивирате тази функция по време на опроводяване.

Клавишът **Ctrl + W** се използва за стартиране на интерактивно опроводяване и след това може да се използва отново за включване или изключване на функцията за показване на клирънса по време на опроводяване.

#### Функция за предварителен изглед

- По време на интерактивното опроводяване за връзката, която в момента се опроводява чрез печатен проводник, сегментите на трасето на пистата се показват като щриховани или кухи (празни). Всички щриховани сегменти се поставят със следващото щракване на мишката.

- Щрихованият сегмент се нарича сегмент Look Ahead. Целта му е да позволи на дизайнерите да планират предварително, т.е. да обмислят къде може да бъде поставен следващият сегмент, без да е необходимо да се ангажират с него. Режимът Look Ahead се включва и изключва с помощта на бързия клавиш 1 (докато се опроводява).





Щрихованият или празен сегмент се нарича сегмент Look Ahead. Използвайте го, за да планирате къде ще бъдат разположени бъдещите сегменти.

Натиснете 1 по време на маршрутизиране, за да включите и изключите режима Look Ahead.

#### **Преки пътища, налични по време на интерактивно опроводяване.**

- Използвайте \* на цифровата клавиатура, за да превключите към следващия наличен слой за опроводяване и да поставите Vias.

- Задръжте **Ctrl + Shift**, докато превъртате колелото на мишката, за да преминавате от следващия наличен слой за опроводяване и поставяне на Vias. Всяко щракване на колелото на мишката води до превключване на един слой.

- Използвайте **Shift + R**, за да преминете през наличните режими за разрешаване на конфликти при опроводяване.

- Използвайте **Shift + Spacebar**, за да превключвате циклично достъпните режими на ъглите на поставяните пътечки /печатни проводници/. За размера на дъгата при закръгляния на ъглите на пътечките използвайте „“ и „.“ бутони на клавиатурата, за да намалите или увеличите размера и.

- **Spacebar** превключва посоката на последния ъгъл.

- Използвайте Backspace, за да „извадите“ последния поставен сегмент (и).

- Използвайте **Shift + W**, за да отворите диалога Избор на ширина, за да промените ширината на пътечката.

- За да преминете към следващия наличен сигнален слой и да поставите Vias чрез:

- Натиснете клавиша \* на цифровата клавиатура или

- Използвайте комбинацията от клавиши **Ctrl + Shift + Wheel Scroll**.

- Ако щракнете, за да започнете опроводяване на контактна площадка с отвор /pad/ или via и осъзнаете, че сте на грешен слой, натиснете клавишната комбинация L, за да преминете през наличните сигнални слоеве, без да добавяте via.

- Използвайте **Ctrl + Click**, за да инструктирате програмата за интерактивно опроводяване да се опита автоматично да завърши текущото опроводяване.

- Натиснете **Shift + F1**, докато опроводявате, за да покажете интерактивните преки пътища (или тилдата – бутона ~).

- Командите, за смяна на слоя, са:

- Използвайте **Ctrl + L**, за да отворите списък с налични слоеве, след което щракнете, за да изберете желанния слой.

- Използвайте клавишите от **1** до **10** на цифровата клавиатура, за да преминете веднага към този номер на слоя.

- Отворете панела Свойства /*Properties*/, за да покажете Z изгледа на via, което може да се използва за промяна на слоя.

#### **4.3.3. Режим на следване при Interactive Router.**

Често срещано изискване по време на опроводяване е да се постави пътечка, която да следва съществуваща форма или контур. Този контур може да бъде препятствие, изрязване или край на платката или съществуващо опроводяване.

Вместо да се налага да се опроводява "срещу" контура, като се използват внимателни и точни движения на мишката и щраквания, за да гарантирате, че новата пътечка следва контура, в режим "Следване" щракнете, за да изберете контура, след това преместете курсора по контура, за да определите посоката на опроводяване. В режим "Следване" интерактивният опроводител ще добави сегменти на пътечки и дъга, така че новата пътечка да следва контура в съответствие с приложимите правила за дизайн. Тази функция е особено полезна при поставяне на извити пътечки.

За да използвате функцията:

- Стартирайте интерактивното опроводяване, щракнете, за да изберете електрическа връзка за опроводяване и преминете към необходимия стил на ъгъла (**Shift + Spacebar**).
- За да следвате контур, поставете курсора върху необходимия обект и натиснете **Shift + F**. Интерактивният рутер ще открие обекта под курсора и ще премине в режим на следване.
- Преместете курсора в желаната посока; софтуерът автоматично ще постави сегменти на пътечката и дъги на печатния проводник, за да следва контура в тази посока.
- Щракнете с левия бутон, за да поставите сегментите на пътечката и да излезете от режим „Следване“.
- Завършете опроводяването според изискванията.

### Режим за разрешаване на конфликт при опроводяване

Както бе споменато, интерактивният опроводител реагира на обекти, които вече са в работното пространство на РСВ, като например контактни площадки на други nets, в зависимост от текущия режим на разрешаване на конфликт при опроводяване. Конфигурирайте кои режими за разрешаване на конфликти са достъпни по време на опроводяване в РСВ Editor - в Interactive Routing настройките на Preferences.

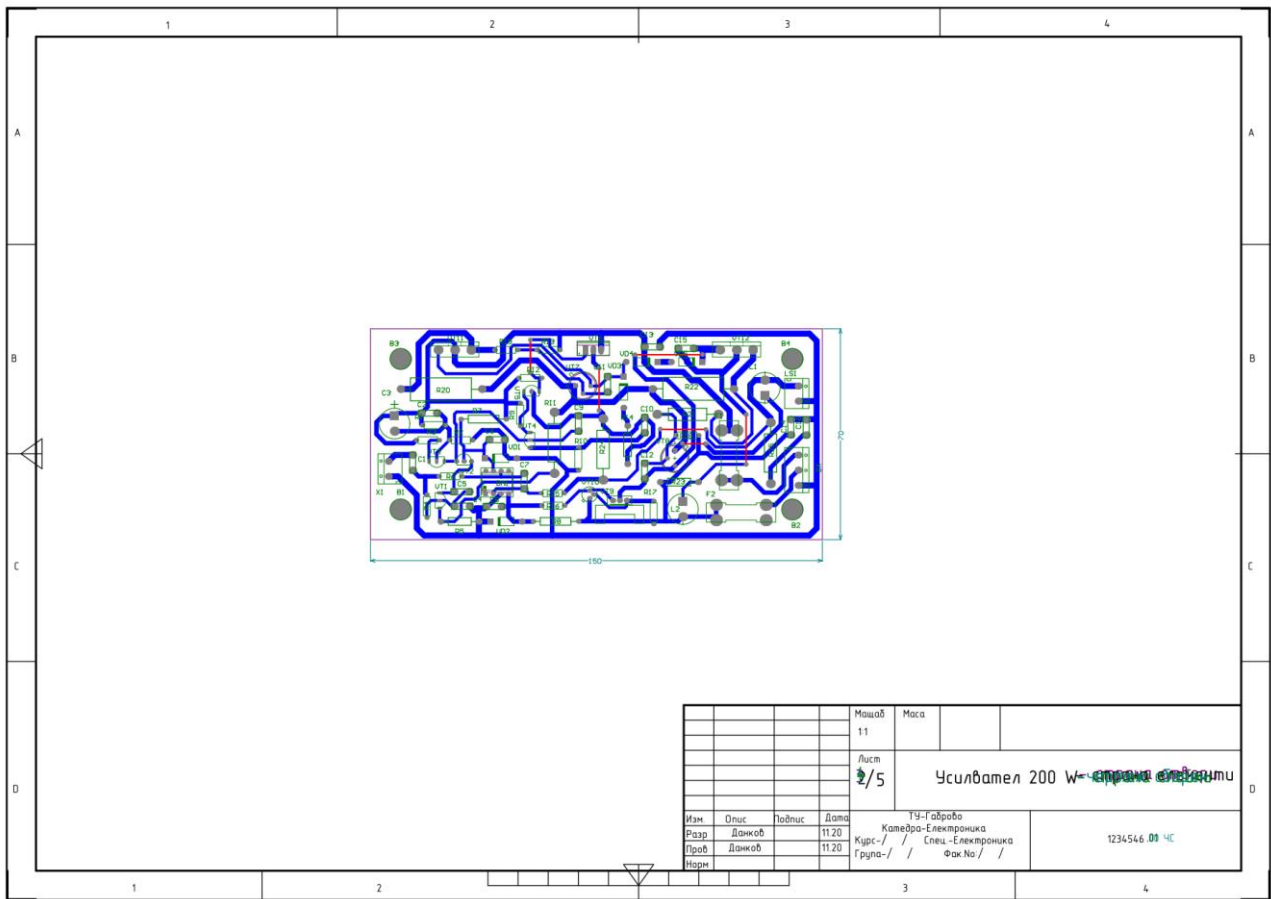
Режимите за разрешаване на конфликти включват:

- Игнориране на пречките /**Ignore Obstacles**/ - игнорират се съществуващи обекти (опроводяването може свободно да се постави). Нарушенията /**Violations**/ се осветяват.
- **Push Obstacles** – избутва се съществуващите пътечки и прошивки, за да се направи място за новата пътечка.
- Обходни препятствия /**Walkaround Obstacles**/ - опит за намиране на път около съществуващите обекти. Клирънсът /минималното разстояние/ към други обекти се определя от приложимото правило за дизайн на клирънс.
- Стоп при първо препятствие /**Stop At First Obstacle**/ - в този режим опроводяването ще спре при първото препятствие, което попадне на пътя.
- **Hug And Push Obstacles** - в този режим опроводителят ще следи отблизо за съществуващи обекти и ще ги избутва само когато няма достатъчно място за пътечката, която се опроводява.
- AutoRoute на текущия слой - този режим прилага интелигентността на автоматичния опроводител към интерактивния опроводител, като автоматично избира между избутване и преминаване край обекта, за да даде най-кратката обща дължина на пътечката.
- AutoRoute на множество слоеве - този режим прилага интелигентността на автоматичния опроводител към интерактивния, като автоматично избира между избутване, преминаване или превключване на слоеве, за да даде най-кратката обща дължина на пътечката. Текущият режим на разрешаване на конфликти се показва на лентата на състоянието в долната част на Altium Designer.

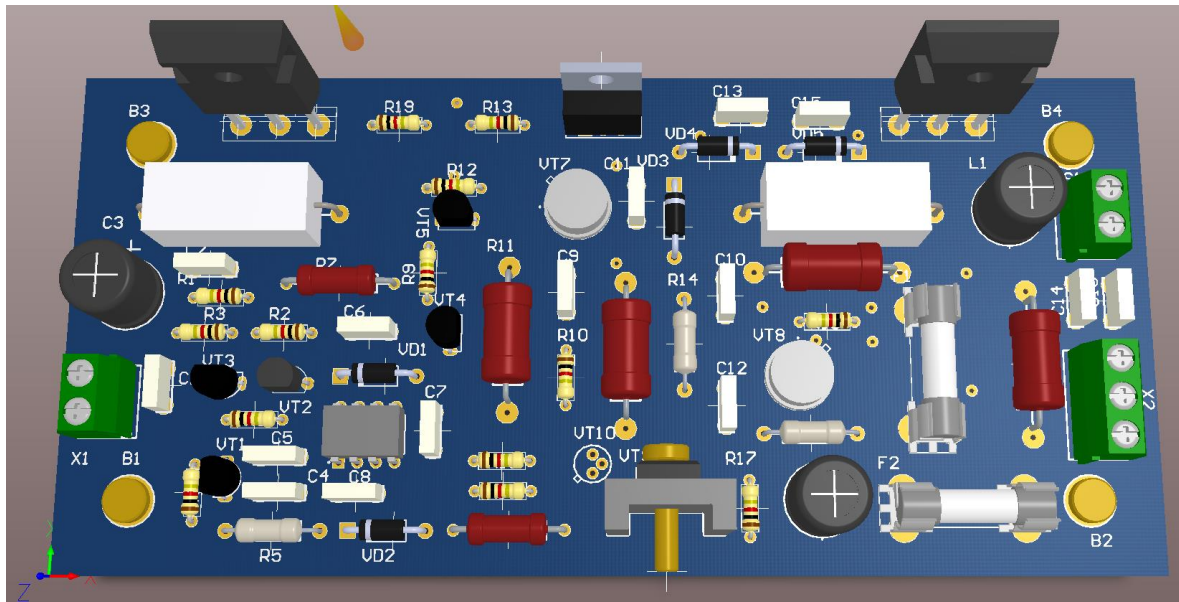
Track 45:Walkaround Obstacles [Width From: User Choice] [Via-Size From: Rule Preferred] Gloss: Strong

Използвайте клавишите за бърз достъп **Shift + R**, за да преминете през наличните режими по време на интерактивно опроводяване.

На фиг. 4.17 е представена опроводената печатна платка на разработвания Усилвател 200 W, заедно с крепежните отвори и размерните линии във стандартизиран формат на чертожния лист, а на фиг.4.17 и 3D изгледа.



Фиг. 4.17. Опроводена РСВ на Усилвател 200 W.



Фиг. 4.18. РСВ в 3D режим на Усилвател 200 W.

# ЛАБОРАТОРНО УПРАЖНЕНИЕ №7

## СЪЗДАВАНЕ НА БИБЛИОТЕКИ С КОМПОНЕНТИ ЗА ПЕЧАТНА ПЛАТКА В ALTIUM DESIGNER.

### 1. Теоретична обосновка.



Създаването на библиотеки и библиотечни компоненти за печатните платки в Altium Designer е свързано със следните въпроси:

- Създаване на PCB компоненти /корпуси/ по два начина: ръчно и използвайки Component Wizard;
- Проверяване на компонентите използващи PCB Library Editor reports;
- Създаване на цялостна библиотека от нови компоненти и модели.
- Създаване на цялостна библиотека от нови компоненти и модели.

#### 1.1. Създаване на корпус на PCB компонент.

Тази част от обучението покрива следните теми :

- Създаване на нова PCB библиотека
- Използване на Component Wizard за създаване на корпуси на схемни компоненти
- Ръчно създаване на необичайни корпуси в PCB библиотека
- Използване на routing примитиви в корпуси.

Корпусите могат да бъдат създавани в PCB Editor и да се копират в PCB библиотеката, копирани между PCB библиотеки, или създадени отначало с помощта на PCB Library Editor's PCB Component Wizard или инструменти за изчертаване. Ако имате готова PCB и всички корпуси вече са поставени, може да използвате командата **Design→Make PCB Library** в PCB Editor за да генерирате PCB библиотека включваща тези корпуси.

**AD** също включва изчерпателни библиотеки с предефинирани through-hole и SMD корпуси за използване при дизайна на PCB. Библиотеките с корпуси (.PcbLib файлове) се намират в папката \Altium\Library в директорията където са разположени библиотеките на **AD**.

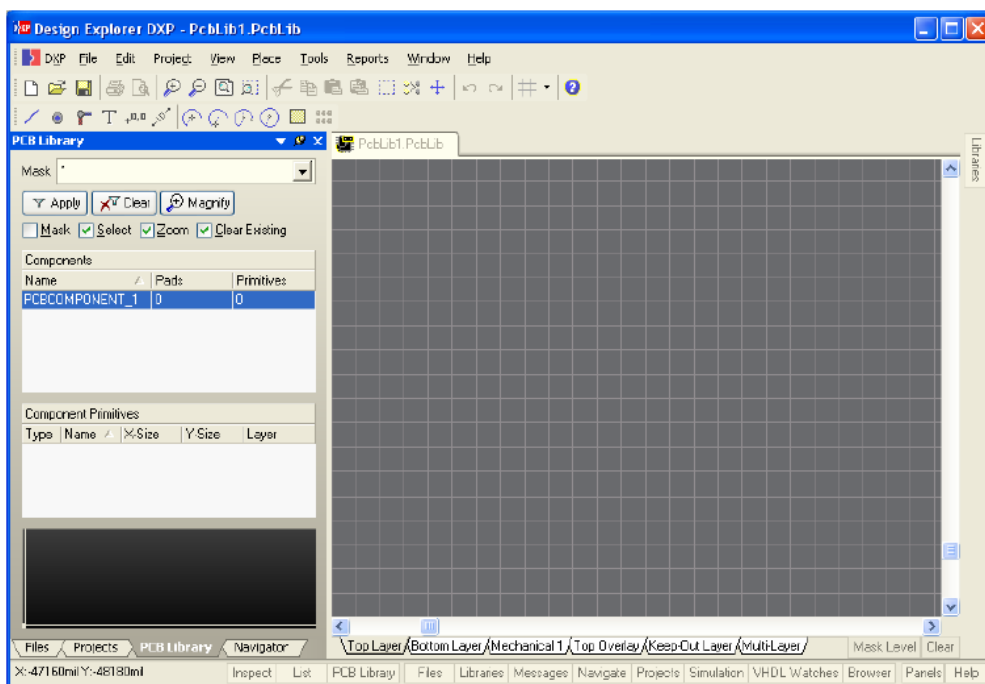
#### 1.2. Създаване на нова PCB библиотека.

За да създадете нова PCB библиотека :

1. Изберете **File→New→PCB Library**. Файлът на новата PCB библиотека PcbLib1.PcbLib е създаден и се отваря празна страница за компонент PCBComponent\_1 в работният прозорец.

2. Преименуваме новата PCB библиотека на Footprints.PcbLib за примера, като избираме **File →Save As**.

3. Отваряме PCB Library Editor панела като кликваме върху PCB Library менюто.



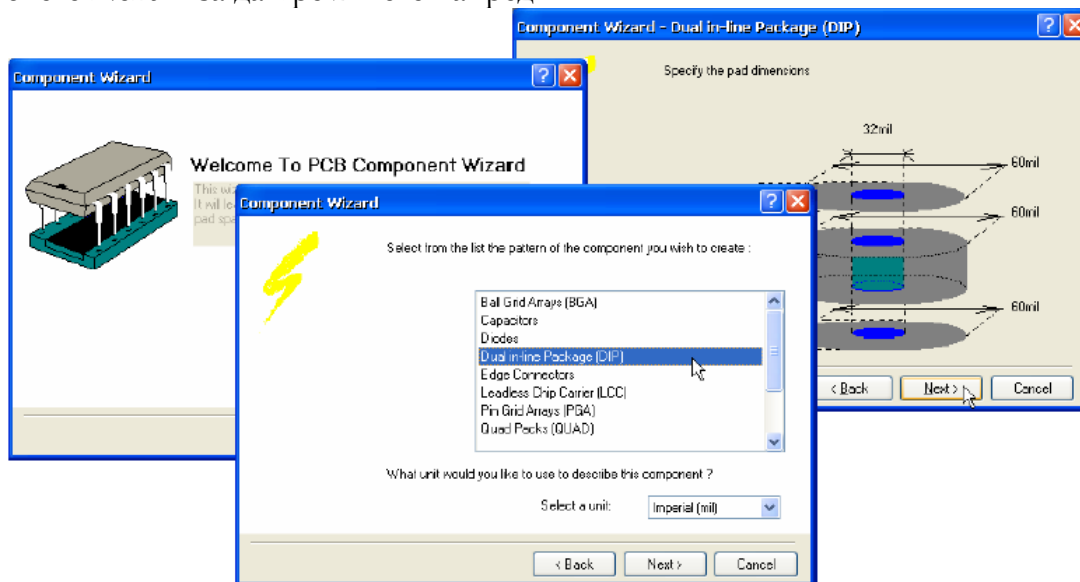
4. Сега можете да добавяте, премахвате или промените корпусите на компонентите в новата PCB библиотека, използвайки командите в PCB Library Editor.

### 1.3. Използване на PCB Component Wizard.

PCB Library Editor включва Component Wizard, с него можете да създавате корпуси на компоненти базирани на въпроси които ви се задават. Ние ще използваме wizard за да създадем корпус DIP14.

За да създадете вашият нов корпус , DIP14, използвайки Component Wizard:

1. Изберете **Tools**→**New Component**. Component Wizard автоматично стартира. Натиснете Next > за да преминете напред.



2. Отговаряйте на въпросите които ви се задават, като избирате от възможностите които са налични. За да създадете вашият DIP14, изберете Dual in-line Package (DIP).

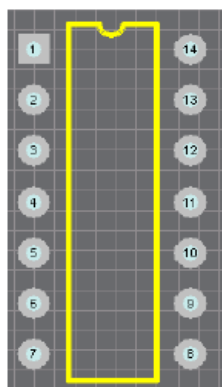
3. Натискайте Next > докато се стигнете до последната страница на Wizard и натиснете Finish. Името на файла DIP14, ще се появи в списъка с компоненти в PCB Library

Editor и новият корпус ще бъде показан в работния прозорец. Тогава вие можете допълнително да промените компонента според вашите изисквания.

4. Запишете библиотеката с новият корпус като изберете **File**→**Save**.

### 1.4. Ръчно създаване на корпуси.

Корпусите се създават и променят в PCB Library Editor използвайки само инструментите и обектите за изработка налични в PCB Editor.



За да създадете корпус ще поставите линии /пътечки/ и дъги и след поставяне на контактните площадки на изводите и връзките. Тези обекти могат да бъдат поставени върху какъвто и да било слой. Когато поставите корпуса в PCB всички обекти които изграждат корпуса ще бъдат прехвърлени на техните дефинирани слоеве.

За ръчно създаване на корпус:

1. Изберете **Tools**→**New Component**. Component Wizard ще стартира автоматично.

2. Натиснете **Cancel** за да прекратите изпълнението на Wizard и ръчно да създадете компонент. Появява се празно работно пространство за създаване на корпус на компонент на име PCBComponent\_2.

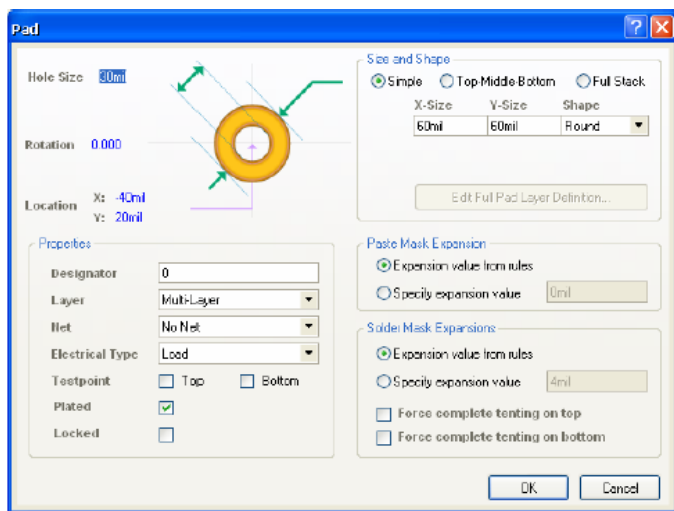
3. За да преименувате този корпус, изберете PCBComponent\_2 от списъка в PCB Library Editor панела и щракнете двукратно. Отваря се диалогов прозорец **Rename Component**.

4. Препоръчително е да изградите корпусът на компонента около точка 0, 0 от работното пространство наречена **reference point**. Изберете **Edit**→**Jump**→**Reference** за да позиционирате курсора на координати 0, 0.

Reference point е точката в която трябва да задържите компонента когато го поставяте. По принцип това е точката която се явява център на платката или геометричен център на компонента. Reference point може да се задава по всяко време, като се използва **Edit**→**Set Reference** от настройките в подменюто.

### 1.5. Поставяне на pads на нов корпус.

Една от най – важните процедури при създаването на нов корпус е поставянето на pads които се използват за закрепването на компонента към PCB. Те трябва да бъдат поставени в точно правилната позиция за да могат да съответстват на изводите на физическите устройства.



За да поставите pads на корпус:

1. Натиснете **Top Layer** слоя най – долу в работния прозорец преди да започнете поставянето на pads.

2. Изберете **Place**→**Pad** или натиснете бутона от лентата с инструменти. Pad се появява след курсора. Преди поставянето на първият pad, натиснете клавиша **TAB** за да дефинирате неговите свойства. Появява се диалоговият прозорец **Pad**.

Променете размера и оформлението както се изисква и задайте Designator да бъде 1 ( за да кореспондира с номера

на пина на компонента ). Натиснете **OK**.

3. Позиционирайте курсора и кликнете или натиснете клавиша ENTER, за да поставите първият pad и го поставете в центъра на координати 0, 0 .

4. Преди да поставите следващият pad, натиснете клавиша TAB за да направите промени. Обърнете внимание, че pad designator нараства автоматично.

5. Натиснете десният бутон на мишката, или клавиша ESC, за да излезете от режима на поставяне на pad.

6. Запишете корпуса като изберете **File**→**Save**.

### 1.6. Pad Designators и Paste Arrays.

Pads могат да се обозначат с *designator* ( обикновено представлява номера на извода на компонента), с до четири знака, букви и цифри без интервали. Ако designator-а започва или завършва с число, номерът ще се увеличава автоматично при поставяне на серия от pads последователно. За да се постигнат алфа увеличения, т.е. 1A, 1B, или увеличаване на номерата се използват предварителните настройки на редактора.

Като настройки на pad designator при копиране в клипборда се копират и настройките от полетата за увеличаване в Paste Array прозореца, следните типове pad designator могат да бъдат поставени: номера ( 1, 3, 5); букви ( A, B, C )

- комбинация от букви и цифри ( A1 A2, или 1A 1B, или A1 B1, или 1A 2B , т.н. )

За увеличаване на номерата, задайте в полето за нарастване стойността до която искате да нарастват. За нарастване на буквените в полето за нарастване номерата на буквите които искате да пропуснете.

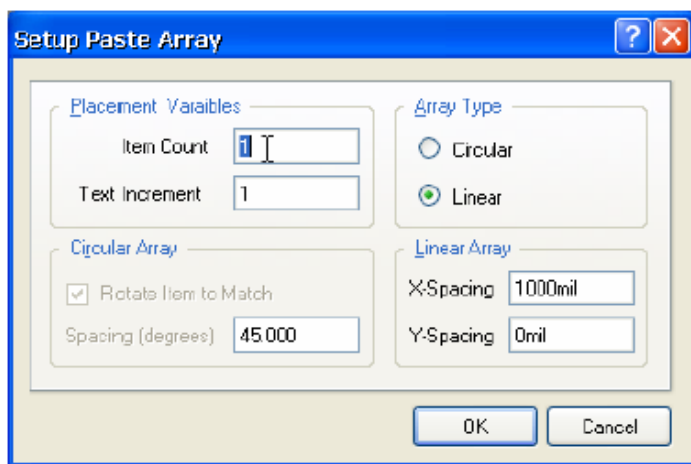
1. Създайте pad с designator, т.е. 1A. Копирайте този pad в клипборда като използвате **Edit** →**Copy**. Центрирайте pad като дефинирате reference point.

2. Изберете **Edit**→**Paste Special**. Появява се диалоговият прозорец Paste Special. Изберете Paste on current layer и Keep net name.

3. Натиснете бутона Paste Array за да се покаже диалоговият прозорец Setup Paste Array.

4. За примера задайте Item Count да бъде 5, нарастването C, изберете Linear Array Type и подходящ масив за копираният pad и натиснете ОК.

5. Кликнете за да поставите масива. Проверете pad designators нарастват ли както беше очаквано.



### Рисуване очертаванията на нов корпус

Ще създадем очертаването на корпус на най-горният слой така, че да може да бъде включено в silkscreen mask по време на производството на РСВ. Очертаването е само като ръководство за оператора при насищането на платката. Поставянето на pads е решаващо, тъй като ако не са точни размерите и очертаванията, няма да могат да се монтират

правилно елементите, особено при автоматизиран монтаж.

1. Натиснете Top Overlay менюто най-долу в работния прозорец преди да започнете поставянето на линиите.

2. Проверете производствените спецификации на корпуса. Натиснете Q за да промените координатите от инчове в милиметри. Проверете координатите в Status bar най –

долу на екрана за да видите в кой режим за измерване сте вие (mils или mm). Поставете и мрежата като изберете **Tools** → **Library Options**.

3. Използвайте инструмента линия за да очертаете компонента на най горно ниво. Изберете **Place** → **Line**.

4. Кликнете за да дефинирате стартова точка на пътя който е дефиниран за корпуса.

5. Натиснете клавиша TAB за да дефинирате линия ( 0,2 mm ) и проверете нивото в прозореца Line Constraints.

6. Кликнете за да създадете пътищата на очертанията и натиснете десният бутон за край на тази серия сегменти.

7. За да излезете от режима на поставяне на пътища, кликнете с десният бутон на мишката или натиснете ESC.

### Поставяне на Designator и специални низове за коментар

Специални низове, Designator и коментар, могат да бъдат добавяни към корпусите в PCB Library Editor, ако вие искате контрол над техният слой, местоположение и атрибути преди поставянето на компонента върху PCB листа.

Типично за тези специални низове, е че се поставят в механичните слоеве които са включени в събирателният чертеж. Показва се изисквания механичен слой, като се избере **Tools** → **Layers & Colors**. Натиснете Enable и после Show

1. Натиснете в менюто Mechanical layer най – долу в работният прозорец за да активирате този слой.

2. Изберете **Place** → **String**, или натиснете бутона Place String от менюто.

3. Натиснете клавиша TAB за да определите типа на текстовият низ и да се дефинират неговите свойства, т.е. шрифт, размер и ниво, преди да поставите текста. Показва се диалоговият прозорец String. Изберете .Designator от падащото меню.

4. Сега ние можем да поставим текстовият низ. Позиционирайте текстовият низ в изискваното местоположение и кликнете.

5. Поставете специален низ като коментар използвайки същата процедура.

6. Щракнете с десният бутон на мишката или натиснете бутона ESC за да излезете от режима на поставяне.

Ако текста не се покаже когато корпуса се постави в PCB документа, уверете се че Convert Special Strings опцията е избрана в менюто Display от прозореца Preferences (**Tools** → **Preferences**) в PCB Editor.

### Създаване на цялостна библиотека

Сега ние можем да създадем библиотека на схема с някакви компоненти на схемата и PCB библиотека със свързани модели на корпуси, ние можем да ги добавим към пакета на библиотеката и след това да ги компилираме заедно в цялостна библиотека. Компонентите тогава ще се съхраняват винаги със своите модели. Забележете, че файловете на модела за симулация трябва да бъдат коширани в библиотеки на същата папка като източникът преди компилиране.

Стъпките за създаване на цялостна библиотека са:

1. Избиране на пакет от библиотеката източник като изберете **File** → **New** → **Integrated Library**. Показва се панелът Projects с празен Library Package файл на име Integrated Library1.LibPkg. Преименувайте новият Library Package като използвате **File** → **Save As**.

2. Добавете библиотеката източник към Library Package като изберете Project → Add Existing to Project. Прегледайте за да намерите библиотеките на схеми (. schlib ) и библиотеките на модели (. pcblib ), Protel 99 SE библиотеки (. lib ), SPICE модели или Signal



Integrity модели които вие искате да добавите във вашият Library Package. Натиснете Open и добавете библиотеките които са изброени като Source Libraries в панела Projects.

Ако вие не искате да добавяте в библиотеките на модели и файлове, вие можете да укажете пътя където те се помещават на вашият твърд диск с натискане на десният бутон на мишката върху името на Library Package в панела Projects като изберете Project Options.

3. Компилирайте библиотеката източник и файловете на модела в библиотечен пакет в цялостната библиотека, като изберете **Project→Compile Integrated Library**. Всички грешки или предупреждения се показват в панела Messages.

4. Генерира се новата Integrated Libraryname.INTLIB, записва се в изходяща папка намираща се в манюто Options от прозореца Project Options и показваща се в панела Library готово за използване. Integrated library автоматично се добавя към текущият списък с библиотеки в панела Libraries.

## 2. Цел на лабораторното упражнение.

*Създаване на компоненти и библиотека за проектиране на печатна платка с използването на специфични елементи.*

## 3. Задачи на лабораторното упражнение.

3.1. Запознаване с принципната електрическа схема. Въвеждане на елементите, опроводяване и ERC проверка.

3.2. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. Създаване на библиотечни елементи и библиотеки за печатни платки с 2D и 3D модели.

3.3. Прехвърляне на схемотехническата информация и отстраняване на евентуални грешки. Разработка на печатна платка с използването на *Interactive Routing*. Преходи между слоевете. Динамична промяна на широчината на пътечките.

## 4. Указания.

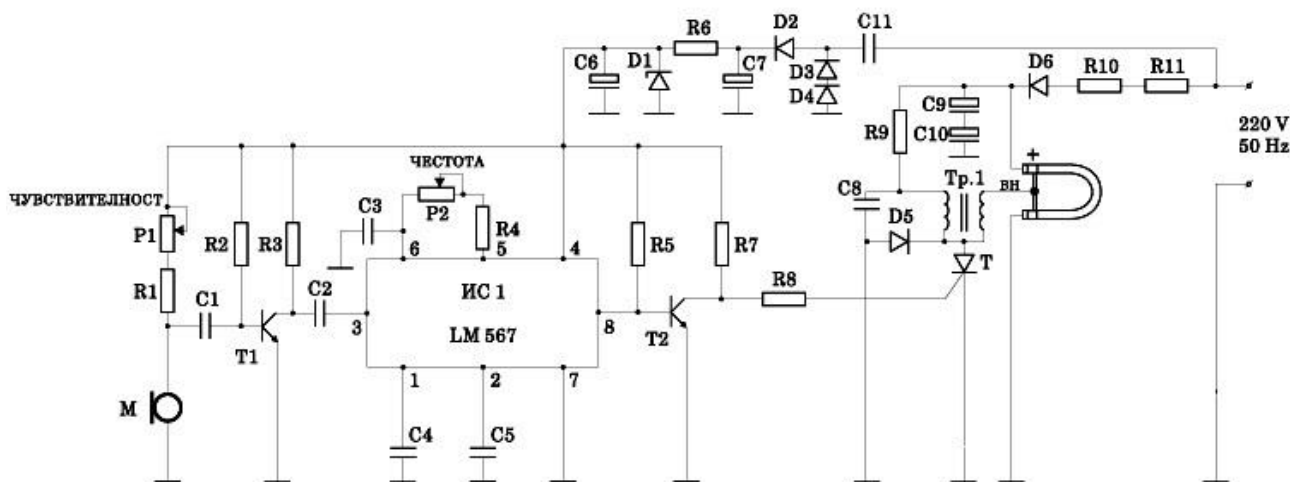
4.1. Описание на принципната електрическа схема. Въвеждане на елементите, опроводяване и ERC проверка.

### 4.1.1. Описание на принципната електрическа схема.



Схемата (фиг. 7.1) може да се разглежда като съставена от три основни части: Първата представлява микрофонен усилвател, изпълнен с транзистора T1, предназначението на който е избрано така, че транзисторът да работи като усилвателно стъпало от клас А. Във веригата на кондензаторния микрофон е последователно свързан потенциометърът за регулиране чувствителността на устройството. Избрахме такъв вариант за регулиране, тъй като свързването на потенциометър към базата на транзистора T1 създава възможност за неприятно самовъзбуждане на схемата при допир на потенциометъра. Същевременно при такова свързване може да се постигне добро качество на регулиране на чувствителността, така че ефектът да работи както при съвсем слабо ниво на звука, така и при много силна музика. Изходът от усилвателното стъпало се подава през разделителния кондензатор C2 към входа на тондекодера (IC1), на базата на който е изградена и втората част от схемата, предназначението на която е да изработи сигнал за запалване на "Блиц"-а, при наличие на определена честота в приемания от микрофона аудиосигнал. Задаването на честотата се извършва с помощта на потенциометъра P2, който заедно с постоянния резистор R4 е свързан между крачета 5 и 6 на интегралната схема. При така подобрите стойности на резистора и потенциометъра, средната честота на

тондекодера може да се променя в границите 90Hz – 2kHz. Ако желаете да промените този обхват на регулиране, е достатъчно да промените стойностите на постоянния резистор R4 и на кондензатора C3.



Фиг. 7.1. Принципно схемата на електронно устройство за дискотечен „Блиц“ ефект.

Към изхода на ИС1 е включен транзисторът Т2. Този транзистор трябва да работи в ключов режим, т. е. нормално той трябва да бъде напълно отпуснен, а при получаване на ниско ниво от изхода на ИС1 да се запущва напълно. При това запущване падът на напрежение между неговия колектор и емитер се подава през токоограничаващия резистор R8 към управляващия електрод на тиристора Т. Третата част на схемата представлява самото захранване на импулсната ксенонова лампа. За да стане ясна работата на тази част от схемата обаче, тук ще напомним, че за нормална работа на ксеноновата лампа се изисква към двата електрода на тръбичката да бъде подадено постоянно напрежение от порядъка на 300-400V, а към средния (управляващ) електрод да се подават стръмни високоволтови импулси, които са необходими за запалване на лампата.

В нашата схема е използвана една от най-популярните импулсни газоразрядни лампи – ИФК120. Постоянното захранващо напрежение от 300V се получава след еднопериодно изправяне на мрежовото 220V напрежение посредством веригата R10, R11, D6 и се филтрира от кондензаторната група C9 и C10. Общият капацитет на тази група не трябва да е по-малък от 22 F, а работното и напрежение не бива да е по-малко от 400V, но кондензатор с такива данни трудно се намира на пазара. По тази причина ние сме използвали два последователно свързани кондензатора от 47 F/ 350V, каквито можете да заявите и чрез редакцията на списанието. При използване на по-малък капацитет не е възможно да се постигне максималната честота на мигане на ксеноновата лампа, а при по-ниско работно напрежение съществува опасност от повреда на кондензаторите.

Високоволтовите импулси за запалване на тръбичката се получават посредством повишаващото трафче (за печатен монтаж), в първичната намотка на което се получават бързи разреждания на кондензатора C8 при всяко отпусване на тиристора. Работното напрежение на този кондензатор не бива да е по-малко от 630V.

#### 4.1.2. Въвеждане на елементите, опроводяване и ERS проверка.

Пристъпваме към създаването на схемотехнична библиотека, както е описано в точка 1.2. в Лабораторно упражнение №3. Променяме името на библиотеката, например Upr.7.SchLib. Препоръчва се имената на файловете в AD да са на латиница.

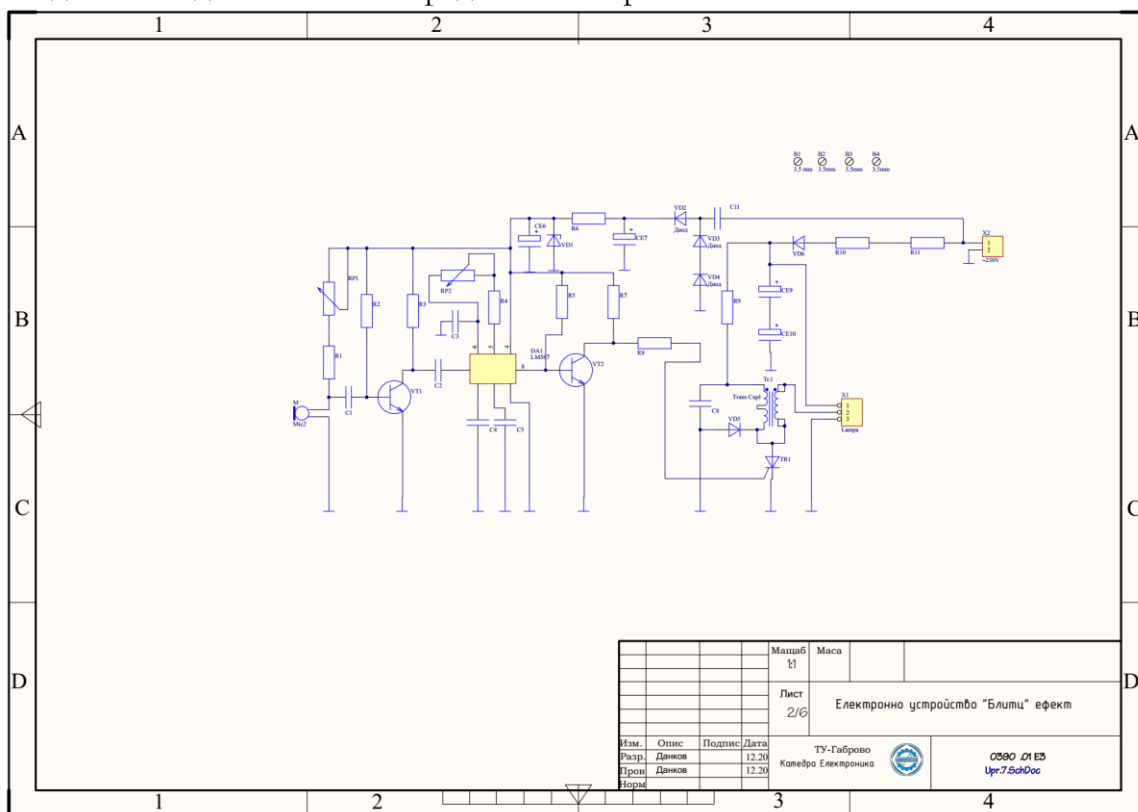
Започваме създаването на библиотечен компонент за ИС LM567, трябва първо да създадем нов компонент в библиотеката с бутон Add от панела SCH Library и в отворения чертожен прозорец да започнем изчертаването около координати(0,0). Подходящ е

за използване инструмента Place Rectangle с който изчертаваме правоъгълник с размери съобразени с броя крачета от всяка страна, съгласно фиг.7.1. Поставяме изводите съгласно т. 1.7.3. в Лабораторно упражнение №3. Трябва да присъединим подходящ модел на корпуса. По описанието на ИС се ориентираме към пластмасов корпус с 8 извода двустранно разположени около корпуса. Това съответства на стандартен корпус DIP-8, достъпен от библиотеките на AD. Правим настройки на означението DA? В полето Default Designator, а в полето Default Comment погъваме LM567. Другият корпус на LM567 е означен като H08C, а по международната класификация е TO-8. Този корпус трябва да се начертае като нов компонент в PCB библиотеката.

За пасивните елементи и ценеровите диоди използваме стандартни означения, които са разположени в библиотеката BDS-ISO.Intlib.

За да предвидим място за крепежните елементи поставяме от същата библиотека компонентите BOLT, като въвеждаме 3.5 mm за Comment и F3.5x14-Bolt за Footprint.

Вида на въведената схема е представен на фиг.7.2.



Фиг. 7.2. Въведена в AD схема на електронно устройство за дискотечен „Блиц“ ефект.

#### 4.1.3. Въвеждане на елементите, опроводяване и ERS проверка.

След завършване на опроводяването между отделните елементи се прави проверка за тяхното правилно свързване, правилно наименование на елементите и други липси и пропуски, които би могло да бъдат пропуснати по време на изчертаването.

**4.2. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. Създаване на библиотечни елементи и библиотеки за печатни платки с 2D и 3D модели.**

**4.2.1. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката.**

След въвеждане на схемата, за да работим в стандартен формат по БДС, се отваря чертожен лист на платка с формат А3 от предварително създадения файл А3\_ISO.pcbdoc, като е желателно той да бъде преименуван, например в Upr.7.PcbDoc. Прехвърля се информацията от схемата към печатната платка, която се преоразмерява.

Преди разполагане на елементите променяме размерите на печатната платка на 120x70 като са предвидени 4 отвора за закрепване на печатната платка, 4 на 5 mm от ръбовете на платката. За да преоразмерим платката е необходимо да начертаем новите размери в слоя Keep Out Layer. Преди това е препоръчително да преместим началото на координатната система в долния ляв ъгъл на бъдещата платка с командата **Edit** → **Origin** → **Set**.

#### 4.2.2. Създаване на библиотечни елементи и библиотеки за печатни платки с 2D и 3D модели.

За да създадем нова PCB библиотека избераме File → New → PCB Library. Създава се файлът на новата PCB библиотека PcbLib1.PcbLib и се отваря празна страница за компонент PCBComponent\_1 в работният прозорец. Преименуваме новата PCB библиотека на Upr.7.PcbLib, като избираме File → Save As. Отваряме PCB Library Editor панела като кликваме върху PCB Library менюто. Създаваме два нови компонента с корпусите на елементите ИС LM567 и трансформатора Tr.1, съответно TO-8 и SP-E 36/11. За геометричните размери и оформлението на компонентите се ръководим от техническата документация за двата корпуса. Самото въвеждане на компонентите става по начина описан в т.1.4. и т.1.5.

#### 4.3. Прехвърляне на схемотехническата информация и отстраняване на евентуални грешки. Разработка на печатна платка с използването на Interactive Routing. Преходи между слоевете. Динамична промяна на широчината на пътечките.

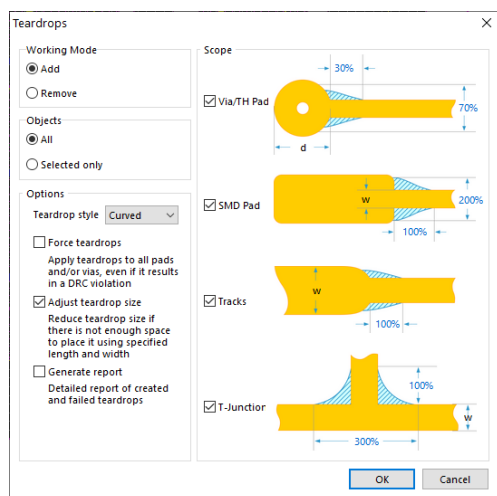
Прехвърлянето на информация към PCB става от схемата Upr.7.schdoc с командата **Design** → **Update PCB Document** Upr.7.PcbDoc при което се отваря прозореца *Engineering Change Order*.

Ако няма предварително забелязани грешки натискаме бутона Validate Changes и ако статусът на всички елементи и връзки е в зелено в секцията Check финализираме прехвърлянето на информация с бутона Execute Changes.

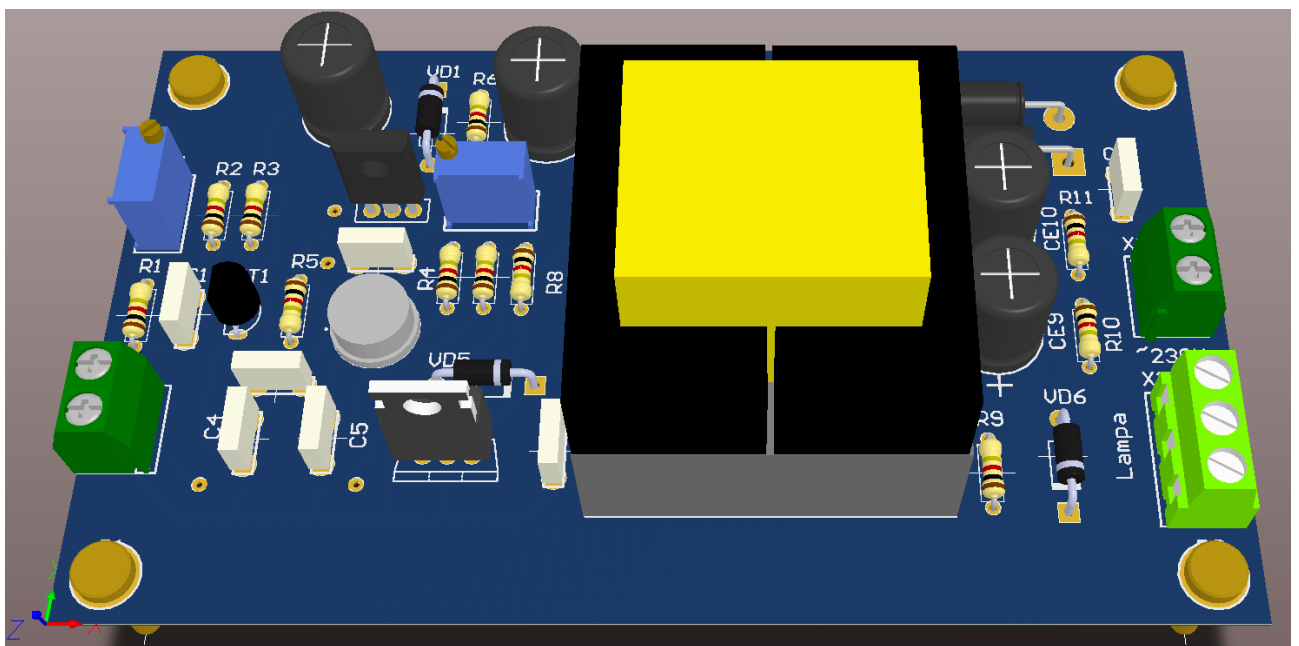
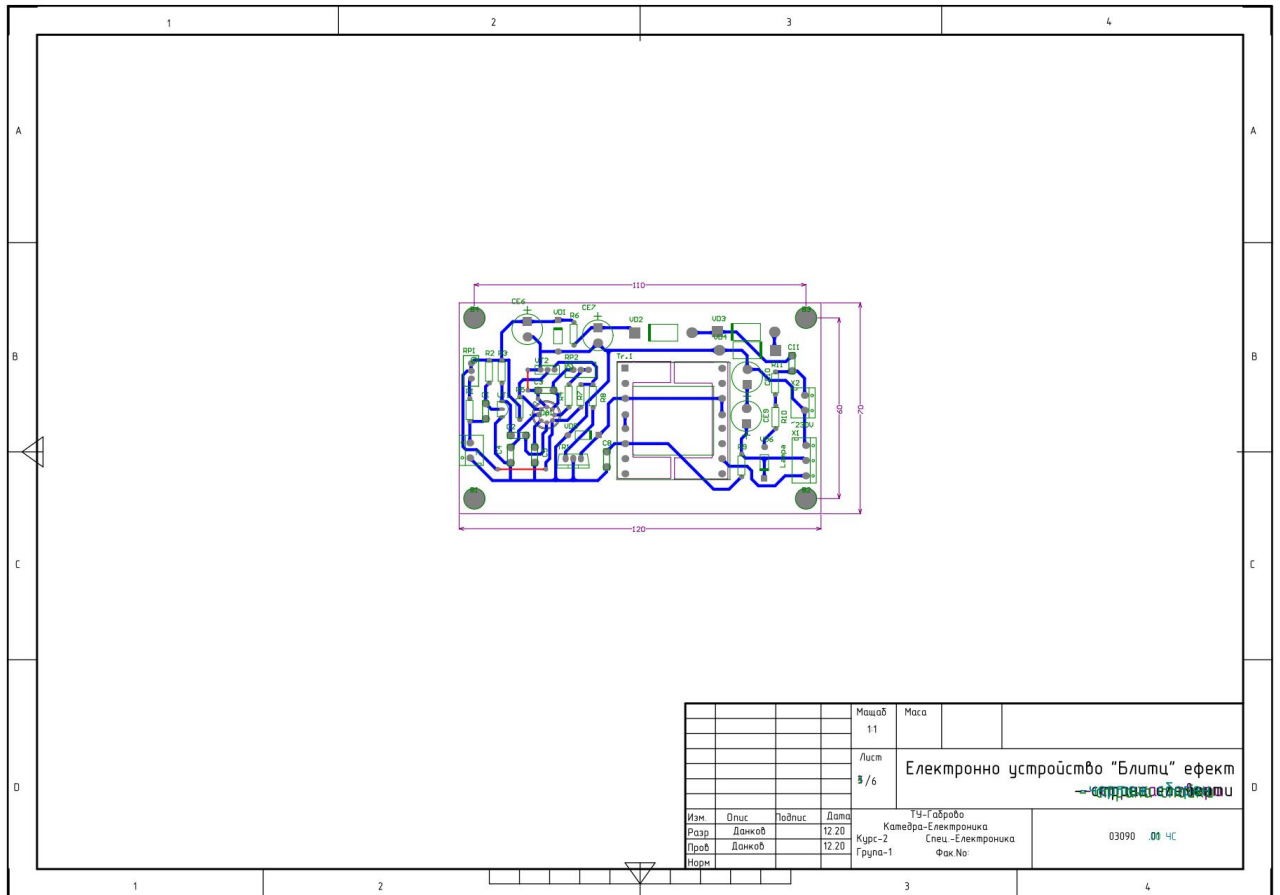
По нататък се повтарят стъпките описани в Лабораторно упражнение №6 по отношение на разполагането на компонентите върху очертанията на печатната платка, като се спазват правилата за разполагането на елементите.

Полезна функция за намаляване на електромагнитните излъчвания на пътечките е функцията за закръгляне на острите ъгли при разклоненията на печатните проводници т.нар. „teardrops“. Командата за изпълнението е Tools > teardrops, след като платката е опроводена и проверена за грешки с командата

Tools > Design Rule Check. Появява се диалогов прозорец за настройки на корекциите на опроводяванията, показан на фиг.7.3.



Вида на готовата печатна платка във формат А3 е показан на фиг.7.4., а изгледа на платката в , а изгледа на платката в 3D - на фиг.7.5.



# ЛАБОРАТОРНО УПРАЖНЕНИЕ №8

## СИМУЛАЦИЯ НА РАБОТАТА НА ЕЛЕКТРОНИ СХЕМИ В ALTIUM DESIGNER

### 1. Теоретична обосновка.



#### 1.1. Видове анализи

Смесеният симулатор поддържа широк спектър от типове симулационен анализ, включително: Анализ на работната точка; Преходен анализ; Анализ на Фурие; DC Sweep анализ; Малосигнален анализ на променлив ток; Анализ на импедансния график; Анализ на шума; Полюсно-нулев анализ; Анализ на трансферната функция; Монте Карло анализ; Параметричен анализ; температурен анализ.

Диалоговия прозорец на „Advanced Options“ позволява да дефинирате разширени опции за симулация, включително стойностите на SPICE променливите, метода на интеграция, използван от Simulation Engine и симулационната референтна мрежа. По принцип не трябва да променяте нито един от параметрите в тази страница на диалоговия прозорец за точна симулация. Променете тези опции само ако разбирате параметрите за симулация на SPICE.

#### 1.2. Симулационни модели

Базирания на Altium Designer *Circuit Simulator* е истински симулатор за смесени сигнали, което означава, че може да анализира вериги, които включват както аналогови, така и цифрови устройства.

Симулаторът използва подобрена версия на задвижвания от събития XSpice, разработен от Института за технически изследвания в Джорджия (GTRI), който сам се основава на кода SPICE3 на Бъркли. Той е напълно съвместим с SPICE3f5, както и осигурява поддръжка за редица модели на електронни елементи за Pspice®.

Моделите, поддържани от симулатора, могат ефективно да бъдат групирани в следните категории:

##### 1.2.1. SPICE3f5 аналогови модели

Това са предварително дефинирани аналогови модели устройства, които са вградени в SPICE. Те покриват различните често срещани аналогови типове компоненти, като резистори, кондензатори и индуктивности, както и източници на напрежение и ток, преносни линии и ключове. Моделират се и петте най-често срещани полупроводникови устройства – диоди, BJT, JFET, MESFET и MOSFET.

Включени са и голям брой файлове с модели (\* .mdl), които определят поведението на конкретни екземпляри на тези устройства.

##### 1.2.2. PSpice аналогови модели

Това са предварително дефинирани аналогови модели на елементи, които са вградени в Pspice. За съвместимост с тези модели са направени промени в общото описание за съответния елемент в SPICE3f5 и/или е добавена допълнителна поддръжка на параметри за използване в свързан файл на модел. Тези модели не са конкретизирани отделно. Информацията за поддръжка на Pspice е включена като част от информацията за съответния модел на елемент в SPICE3f5.

##### 1.2.3. XSpice аналогови модели

Това са предварително дефинирани кодови модели на аналогови елементи, които са вградени в Xspice. Кодовите модели позволяват да се определят сложни, неидеални

характеристики на елементите, без да е необходимо да се разработват дефиниции на подсхеми с дълги вериги, които могат да повлияят неблагоприятно на скоростта на симулатора. Предоставените модели покриват специални функции като усилване, хистерезис, ограничаване на напрежението и тока и дефиниции на трансферни функции на s-домейн. SPICE префиксът за тези модели е A.

#### **1.2.4. Подсхемни модели**

Това са модели за по-сложни устройства, като операционни усилватели, таймери, кристали и т.н., които са описани с помощта на йерархичния синтаксис като подсхема.

Подсхемата се състои от SPICE елементи, които се дефинират и препращат по начин, подобен на моделите на дискретните елементи. Няма ограничение за размера или сложността на подсхемите и подсхемите могат да извикват други подсхеми. Всяка подсхема е дефинирана във файл от типа (\* .ckt).

Префиксът в SPICE за моделите на подсхемите е X.

#### **1.2.5. Модели на математически функции**

Математическите функции позволяват на конструктора да извършва поведенческо моделиране на веригата. Префиксът в SPICE за моделите на тези функции също е X.

#### **1.2.6. Цифрови модели**

Това са модели на цифрови устройства, които са създадени с помощта на езика Digital SimCode™. Това е специален описателен език, който позволява да се симулират цифрови устройства с помощта на разширена версия на XSpice, управлявана от събития. Това е форма на стандартния код XSpice. Изходния код на модела тип SimCode се съхраняват в текстов файл ASCII (\* .txt). Компилираните модели SimCode се съхраняват в компилиран файл на модел (\* .scb). Няколко модела на цифрови схеми могат да бъдат поставени в един и същ файл, като всяка препратка става чрез специален параметър "func =". Префиксът в SPICE за моделите на тези устройства е A.

Digital SimCode е патентован език - устройствата, създадени с него, не са съвместими с други симулатори, нито са създадени цифрови компоненти за други симулатори, съвместими с базирания на Altium Designer симулатор на смесен сигнал.

Много от библиотеките с компоненти (\* .IntLib), които се доставят с инсталацията, включват елементи и устройства, готови за симулация. Тези устройства имат необходимия модел или файл на подсхемата и са свързани към схематичния компонент. Това са чисто SPICE модели за максимална съвместимост с аналогови симулатори.

Не са направени промени в синтаксиса между SPICE3f3 и SPICE3f5. Следователно наръчникът за SPICE3f3 описва правилния синтаксис за списъка с връзките и моделите, поддържани от симулатора на смесен сигнал на Altium Designer.

### **1.3. Компонентни и симулационни мултипликатори**

При въвеждане на стойност за компонент или друг параметър, свързан със симулация, стойността може да бъде въведена в един от следните формати:

Като цяло число (напр. 10)

Като стойност с плаваща запетая (напр. 3.142)

Като цяло число или стойност с плаваща запетая, последвано от цяло число степен (например 10E-2, 3.14E2)

Като цяло число или стойност с плаваща запетая, последвано от валиден коефициент на мащаба.

По отношение на последния формат, по-долу е даден списък на валидни коефициенти на мащаба (множители), които могат да бъдат използвани:

Символ	Множител
T	$10^{12}$
G	$10^9$
Meg	$10^6$
K	$10^3$
mil	$25.4^{-6}$
m	$10^{-3}$
u (or $\mu$ )	$10^{-6}$
n	$10^{-9}$
p	$10^{-12}$
f	$10^{-15}$

Буквите, непосредствено след стойността, които не са валидни коефициенти на мащаба, ще бъдат игнорирани. Буквите, непосредствено след валиден коефициент на мащаба, също се игнорират. Те могат да бъдат полезни като препратка към използваните мерни единици, когато се разглежда компонентът на схемата и съответният параметър се прави видим. Мащабните коефициенти трябва незабавно да следва стойността - интервалите не са разрешени. Мащабните коефициенти могат да бъдат въведени или с малки, или с големи букви, или смес от тях.

Примерни мащабни коефициенти:

10, 10V 10Volts и 10Hz представляват една и съща стойност, 10. Буквите се игнорират във всички случаи, тъй като нито една от тях не е валиден коефициент на мащаба.

M, m, MA, MSec и MMhos представляват един и същ мащабен коефициент,  $10^{-3}$ . Във всеки случай буквите след първото „m“ се игнорират.

1000, 1000.0, 1000Hz, 1e3, 1.0e3, 1KHz и 1K представляват едно и също число, 1000.

## 2. Цел на лабораторното упражнение.

Да се изследва схемата на активен филтър чрез симулация на работата и в AD, като се използват основните модели на електронните елементи и моделни параметри в XSpice.

## 3. Задачи на лабораторното упражнение.

3.1. Да се начертае схемата на активен филтър показана на фиг.8.1.

3.2. Да се настояят всички параметри за преходен анализ. Да се разгледат моделите на всички използвани електронни елементи и интегралната схема.

3.3. Да се разгледа работата на схемата като се направят времедиаграми в характерни контролни точки.

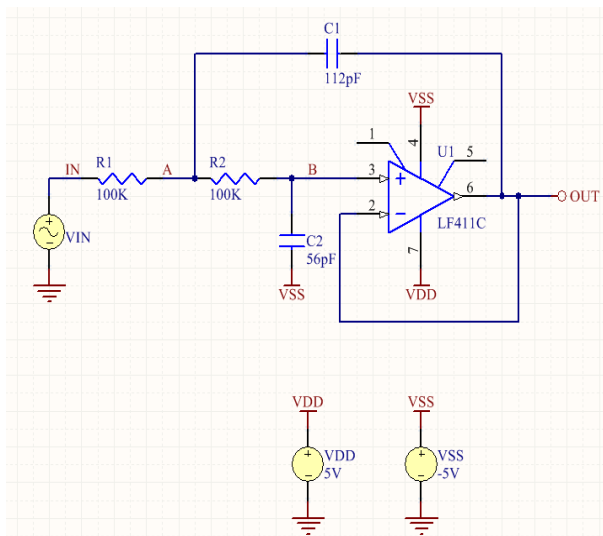
3.4. Да се разучи програмата за визуализация на изходните резултати.

## 4. Лабораторен стенд и указания.

4.1. Въвеждане на схемата за симулация.



Ще започнем със създаването на нов файл на проекта и след това ще добавим празен схематичен лист. Изберете **File » New » Project » PCB Project** от менютата. Показва се панелът Проекти. Новият файл на проекта, Project1.PrjPCB, е в списъка, без добавени документи. Запазете и преименувайте новия файл на проекта, като изберете **File » Save Project As**. Придвижете се до подходящо място, въведете името Filter.PrjPCB в полето File Name и кликнете върху Save.

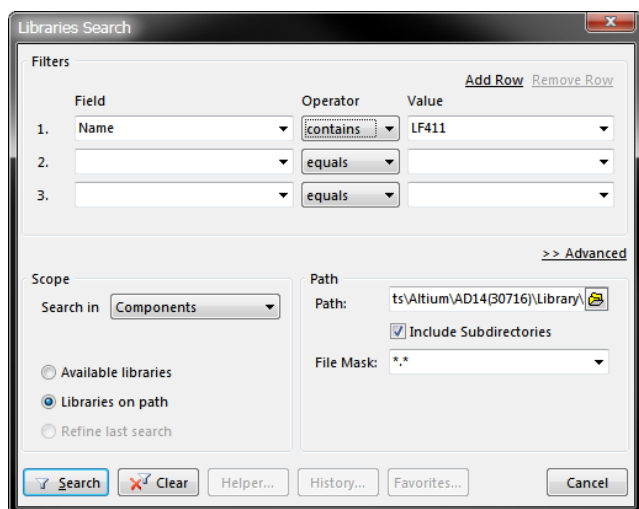


Фиг.8.1.

След това ще създадем нов схематичен лист, който да добавим към празния файл на проекта. Тази схема ще бъде за филтърна верига, като можете да изтеглите подобен проект Filter.PrjPCB от страницата на AD.

Създайте нов схематичен лист, като изпълните следните стъпки:

Изберете **File » New » Schematic**. Празен схематичен лист с име Sheet1.SchDoc се



Фиг.8.2.

показва в прозореца за проектиране на редактора на схеми и схематичният лист вече е в списъка Документи под името на проекта в панела Projects.

Преименувайте новия схематичен файл (с разширение .SchDoc), като изберете **File » Save As**. Придвижете се до място, където искате да съхраните схемата на вашия твърд диск, въведете името Filter.SchDoc в полето File Name и щракнете върху Save.

Сега можем да създадем филтърната схема, показана на фиг.8.1. Преди да можем да стартираме симулация, схемата трябва да съдържа компоненти с

прикрепени SIM модели, източници на напрежение за захранване на филтъра, източник на възбуждане, справка за земя за симулациите и някои мрежови етикети в точките на веригата, където искаме да видим времодиаграми.

Като начало трябва да намерим необходимите компоненти, да настроим свойствата на компонентите и след това ще свържем схемата.

Първо ще потърсим компонента на операционния усилвател, LF411CN.

Щракнете върху раздела „Library“, за да се покаже панелът на работното пространство „Library“. Натиснете бутона за търсене в панела „Library“ или изберете **Tools » Find Component**. Това ще отвори диалоговия прозорец за търсене на библиотеки. Задайте обхвата на Библиотеки по пътя и се уверете, че полето Path съдържа правилния път към вашите библиотеки. Ако сте приели директории по подразбиране по време на инсталацията, пътят трябва да е подобен на **\Public Documents\Altium\ADXX \ Library**.

Щракнете върху иконата на папката, за да прегледате самата папка на библиотеката, ако е необходимо. Уверете се, че опцията *Include Subdirectories* е активирана (маркирана).

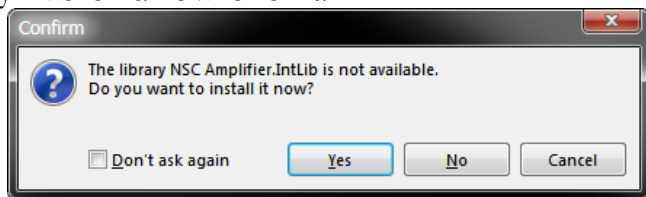
Искаме да търсим всички препратки към LF411, така че в текстовото поле за търсене в горната част на диалоговия прозорец за търсене на библиотеки въведете \* LF411 \*. Символът \* е заместващ символ, използван за отчитане на различните префикси и суфикси, използвани от различни производители.

Щракнете върху *Search*, всички библиотеки в посоченото местоположение ще бъдат търсени и резултатите от заявката ще се покажат в панела „*Library*“, докато се извършва търсенето.

Ако подходящ компонент не е намерен в инсталираните библиотеки, вместо това ще трябва да изтеглите библиотеката. Компонентът, от който се нуждаем е в библиотеката *NSC Amplifier.IntLib*, която може да изтеглите от връзката към *Google Drive* - <https://drive.google.com/drive/folders/1r57S4pDoEGTBdoPmSlPvc3DZ4MeIpVzm?usp=sharing>). След като изтеглите библиотеката, създайте папка \ *Public Documents* \ *Altium* \ *ADXX* \ *Library* \ *NSC* \, в която да поставите библиотеката. След като направите това, повторете процеса на търсене.

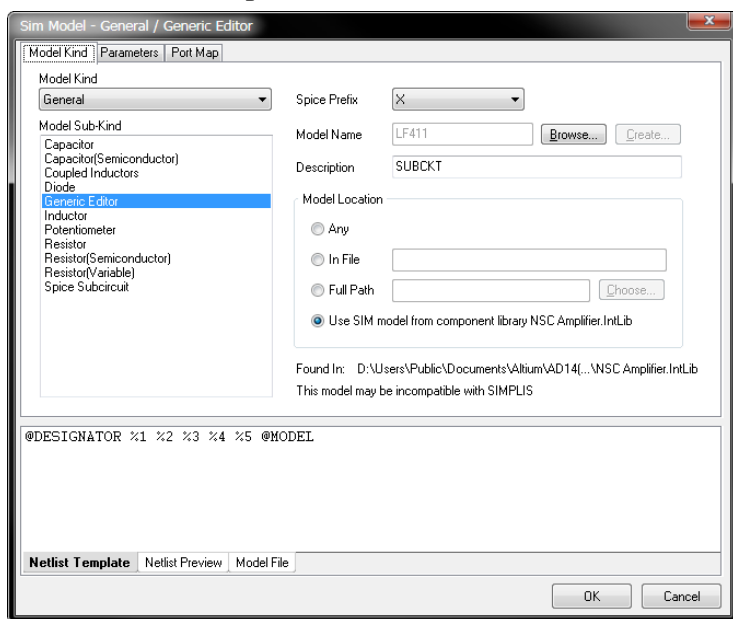
Първият компонент, който ще поставим на схемата, е операционният усилвател, *U1*. За общото оформление на схемата вижте чертежа, показан по-горе.

Щракнете върху *LF411CN* в списъка **Components** на панела *Libraries*, за да го изберете и щракнете върху бутона *Place LF411CN*. Като алтернатива щракнете двукратно върху името на компонента.



Диалоговият прозорец за потвърждение *Confirm* (показан по-горе) ще се покаже, ако библиотеката не е инсталирана.

Щракнете върху **Yes**, за да инсталирате библиотеката. Очертана версия на операционния усилвател изглежда "плаваща" върху курсора. Вече сте в режим на частично разположение. Преди да поставите частта на схемата, първо редактирайте нейните свойства.



Докато операционният усилвател се носи върху курсора, натиснете клавиша *Tab*, за да отворите диалоговия прозорец „Свойства на компонента“ - *Properties*.

В раздела **Properties** на диалоговия прозорец задайте стойността за първия обозначител на компонент, като напишете *U1* в полето **Designator**.

След това ще разгледаме *SIM* модела, който ще се използва при стартиране на симулацията. Използвахме компонент от интегрирана библиотека, което означава, че препоръчаните модели

за симулация на схемата вече са включени. Изберете *LF411* в списъка **Models** долу вдяс-

но на диалоговия прозорец, след което щракнете върху бутона „Редактиране“ - **Edit** по-долу, за да се покаже диалоговият прозорец *SIM Model - General / Generic Editor*.

Имайте предвид, че в областта на местоположението на модела **Model Location** на диалоговия прозорец информацията за намерено показва, че моделът е намерен в интегрираната библиотека. Щракнете върху раздела **Файл на модел** в долната част на диалоговия прозорец, за да покажете съдържанието на файла на модела **Model File** (показано по-долу). Ако не е намерен файл с модел, в този раздел ще се появи съобщение за грешка. Симулаторът на Altium Designer поддържа модели Spice 3F5 и повечето модели PSpice.

```

* ////////////////////////////////////////////////////////////////////
* (C) National Semiconductor, Inc.
* Models developed and under copyright by:
* National Semiconductor, Inc.
* ////////////////////////////////////////////////////////////////////
* Legal Notice: This material is intended for free software support.
* The file may be copied, and distributed; however, reselling the
* material is illegal
* ////////////////////////////////////////////////////////////////////
* For ordering or technical information on these models, contact:
* National Semiconductor's Customer Response Center
* 7:00 A.M.--7:00 P.M. U.S. Central Time
* (800) 272-9959
* For Applications support, contact the Internet address:
* amps-apps@galaxy.nsc.com
* ////////////////////////////////////////////////////////////////////
* User Notes:
*
* 1. Input resistance (Rin) for these JFET op amps is 1T0hm. Rin is
* modeled by assuming the option GMIN=1T0hm. If a different (non-
* default) GMIN value is needed, users may recalculate as follows:
* Rin=(R1||GMIN+R2||GMIN), where R1=R2,
* to maintain a consistent Rin model.
* ////////////////////////////////////////////////////////////////////
* ////////////////////////////////////////////////////////////////////
*LF411 LOW OFFSET, LOW DRIFT JFET INPUT OP-AMP MACRO-MODEL
* ////////////////////////////////////////////////////////////////////
*
* connections:      non-inverting input
*                   inverting input
*                   positive power supply
*                   negative power supply
*                   output
*
*.SUBCKT LF411      1  2  99  50  28
*
* * PINOUT ORDER +IN -IN V+ V- OUT
*

```

Щракнете върху раздела **Netlist Template**, за да покажете шаблона на netlist. Всяка показана тук числова стойност е номерът от списъка **Model Pin** в раздела „Карта на порта“ **Port Map** в диалоговия прозорец.

```

@DESIGNATOR %1 %2 %3 %4 %5 @MODEL

```

Щракнете върху раздела **Netlist Preview**, той показва как подробностите ще бъдат записани в списъка на SPICE, преди да се симулира. Тъй като схемата е непълна и не е съставена, тази подробност все още няма да бъде пълна. Това, което е показано в схематичния номер на извода от символа на компонента, се заменя с името на възела (net), свързана към този извод, след като веригата е съставена.

```

XU? <3> <2> <7> <4> <6> LF411
[Net names not available, project/document not compiled]

```

Щракнете върху **ОК**, докато всички диалогови прозорци се затворят. Вече сте готови да поставите операционния усилвател на схематичния лист.

Позиционирайте операционния усилвател на подходящо място на схематичния лист и щракнете, за да го поставите. Съветите за ориентиране на плаващ компонент са подробно описани по-долу.

Излезте от режима на разположение на части, като щракнете с десния бутон или натиснете клавиша **Esc**.

Съвети за разположение на компонентите (докато компонентът се носи върху курсора): Натиснете интервал, за да завъртите обратно на часовниковата стрелка; Натиснете **Y**, за да обърнете по оста Y; Натиснете **X**, за да обърнете по оста Z. Натиснете **PageUp / PageDown**, за да увеличите / намалите мащаба.

Почти във всеки проект за симулация на схема е вероятно да се наложи да използвате файл на симулационен модел, който е получен извън библиотеките на Altium, например от уебсайта на производителя на устройството. Освен файловете с модели, съхранявани в интегрирани библиотеки, могат да се използват и дискретни файлове с модели. Имайте предвид, че трябва да използвате правилното разширение на файла за всеки тип модел. Например SPICE файл тип .subckt няма да бъде намерен, освен ако не е във файл \*.ckt, нито SPICE модел във файл .model, ако не е във файл \*.mdl. Препоръчително е да копирате всички файлове на модели, получени от производител, в папката на проекта на вашия дизайн, която автоматично се сканира за модели, когато схемата се симулира.

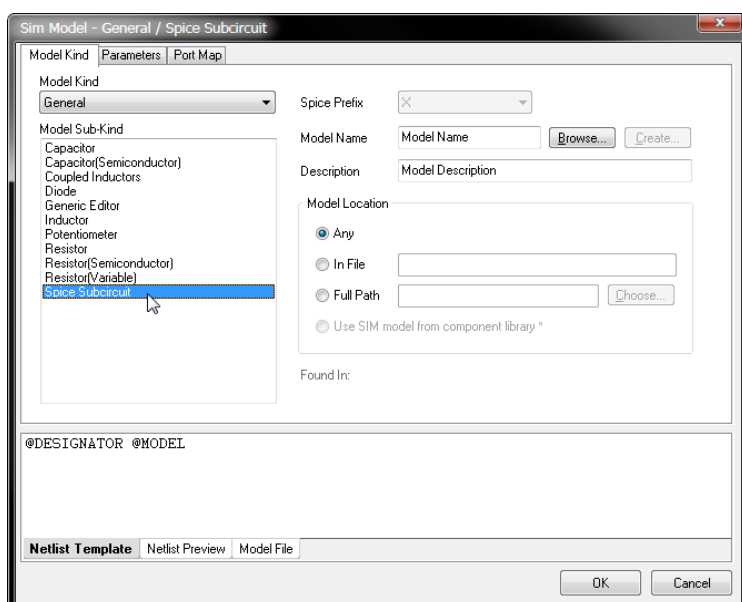
За демонстрация ще добавим друг модел SPICE, LF411C.ckt. По-надолу са изходните данни за модел за LF411C. С помощта на текстов редактор копирайте съдържанието и го поставете в текстов файл, като го запазите с името LF411C.ckt. Запазете файла в същата папка като другите документи на проекта.

Добавете файла на модела към проекта, като изберете името на проекта (Filter.PrjPCB) в панела *Projects*, щракнете с десния бутон и изберете „Добавяне на съществуващ към проект“ **Add Existing to Project**. В диалоговия прозорец „Избор на документи“ *Choose Documents* задайте филтърния тип на „Всички файлове“ - **All files (\*.\*)**. Изберете файла на модела и щракнете върху **Open**. Файлът на модел SPICE LF411C.ckt се добавя към проекта под папката \ Libraries \ AdvancedSim Sub-Circuits в панела *Projects*. Имайте предвид, че това не се изисква, ако моделът е в папката *Projects*, но трябва да се

направи, ако моделите се съхраняват другаде, като например фирмена папка за съхранение на модели на електронни елементи.

Вече можем да добавим модела към компонента в схемата. Това може да се направи и в библиотеката на схемата Schematic library за този компонент, ако е необходимо.

The *SIM Model - General / Generic Editor* dialog displays, as shown below. Щракнете двукратно върху операционния усилвател (U1), за да отворите диалоговия прозорец *Properties*. Изтрийте съществуващия модел на SIM в



раздела **Models**, като го изберете и щракнете върху **Remove**, след което потвърдете изтриването.

Щракнете върху стрелката надолу върху бутона **Add** в раздела **Models List**, за да се покаже списък с типове модели и изберете **Simulation** от списъка.

Показва се диалоговият прозорец **SIM Model - General / Generic Editor**, както е показано по-долу.

Изберете **Spice Subcircuit** от списъка **Model Sub-Kind**, за да зададете Spice префикса на X и да активирате полетата **Model Location**. Имайте предвид, че името на диалоговия прозорец се променя, за да отрази подвида на модела.

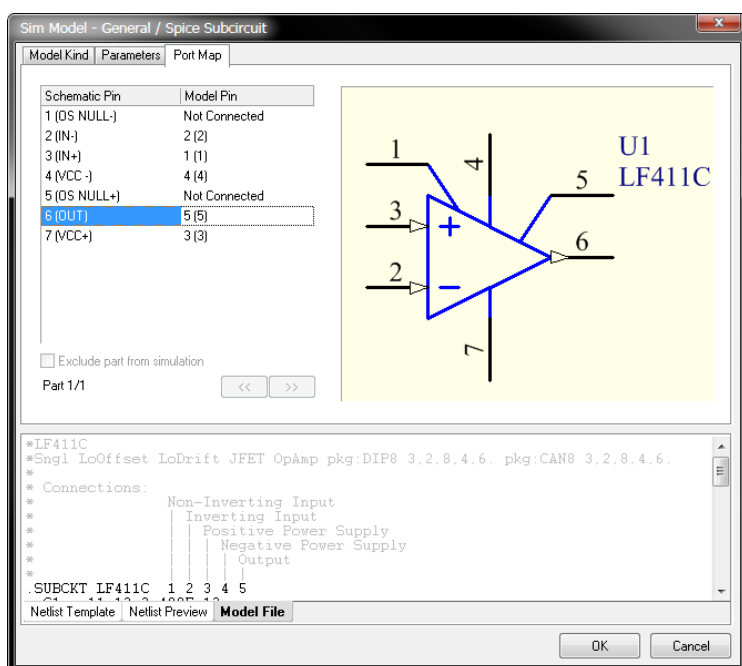
Въведете LF411C в полето **Model Name** (не е необходимо разширение) и изберете **Model Location** на **Any**, за да търсите във всички налични библиотеки и текущата директория на проекта за съвпадащ модел. Имайте предвид, че името на файла не се използва за търсене на модела, по-скоро се търсят всички .SCT файлове, намерени в валидните местоположения, за декларацията за модел .subckt LF411C.

Altium Designer спира да търси модел веднага щом бъде намерено съвпадение. За всички модели, които не са обвързани с интегрирана библиотека, търсенето ще продължи към файловете на моделите, добавени към проекта, и след това към моделиращите файлове, намерени в пътищата за търсене, както е настроено в раздела **Search Paths** в диалоговия прозорец „Опции за проект“ (**Project » Project Options**). В този пример търсенето ще намери файла на модела LF411C.ckt, намиращ се в папката на проекта, който ще бъде подробно описан в полето **Found In** в диалоговия прозорец.

Винаги, когато търсенето на модел не намери съвпадение, в раздела **Model File** ще се появи грешка. Интерактивна грешка също ще се появи в панела „Messages“, когато компилирате проекта.

Последната стъпка е да проверите номерацията на изводите на новия модел, за да се уверите, че съвпада с номерирането на изводите на схематичния компонент. Щракнете върху раздела **Port Map** в диалоговия прозорец **SIM Model - General / Spice Subcircuit**, за да

направите това.



Сравнете подробностите, показани в раздела **Model File** на диалоговия прозорец, с подробностите за **Schematic Pin** и **Model Pin** на модела, изброени в горната част на диалоговия прозорец. Имайте предвид, че числовите стойности, използвани за идентифициране на връзките във файла на модела, не са номера на изводи, те са просто уникален числов идентификатор за всяка връзка във файла на модела. Важен е редът на връзките, като всяка позиция на връзката в реда се отразява от числовата стойност, показана в списъка **Model Pin** на модела. За да кар-

тографирайте изводите, погледнете функцията на всеки **Schematic Pin**, като използвате описателната информация в раздела за коментари в раздела **Model File** в долната част на диалоговия прозорец, намерете тази връзка, намерете нейното числово положение в

оператора .SUBCKT (напр. 3 за третата връзка), след това задайте числовата стойност на **Model Pin** на модела в горната част на диалоговия прозорец (двойно щракване за редактиране).

Ако схематичният символ е многоелементен компонент, тогава ще повторите процеса за всяка част от интегралната схема. Когато приключите с картографирането на изводите, щракнете върху **OK**, докато всички диалогови прозорци се затворят. Сега ще продължим със създаването на готова за симулация схема на филтър.

След това ще поставим двата резистора. В панела „*Libraries*“ направете библиотеката „*Miscellaneous Devices.IntLib*“ активната библиотека.

Задайте компонента **Filter**, като въведете **res** в полето за филтриране точно под името на библиотеката.

Щракнете върху **Res1** в списъка с компоненти, за да го изберете, след което щракнете върху бутона **Place Res1**. Вече ще имате символ на резистор, плаващ върху курсора.

Преди да поставите, натиснете клавиша **Tab**, за да отворите диалоговия прозорец за свойства и да редактирате настройките на резистора. В раздела **Properties** на диалоговия прозорец задайте **Designator** на R1.

Симулаторът не използва полето за коментар на компонента, за да установи стойност на дискретен компонент, той търси параметър, наречен Value. Уверете се, че резисторът има параметър, наречен Value, и задайте стойността на този параметър на 100K. Ако няма параметър Value, добавете такъв и задайте стойността му на 100K.

Потвърдете, че квадратчето **Visible** за параметъра **Value** е изчистено (не е активирано). За да покажете тази Value на схемата вместо низ Comment, използвайте падащото меню **Comment** и изберете **=Value** от списъка. Това инструктира Altium Designer да покаже съдържанието на параметъра **Value** вместо низа **Comment**. Това също ще бъде предадено на печатната платка, за да се използва като низ за **Comment** на компонента на печатната платка. Потвърдете, че квадратчето **Visible** за полето **Visible** е активирано.

Сега, за да проверите SIM модела в списъка *Models list*, долу вдясно на диалоговия прозорец. Намерете симулационния модел и щракнете двукратно, за да се покаже диалоговият прозорец *Sim Model - General / Resistor*. Този тип резистор не изисква файл с модел и той взема стойността, изисквана от шаблона за Netlist от параметъра Value.

Щракнете върху **OK**, за да затворите диалоговия прозорец *Sim Model* и да се върнете към диалоговия прозорец *Properties* на компонента. Щракнете върху **OK**, за да затворите този диалогов прозорец, готов да завърши поставянето на резистора.

Използвайки схематичното изображение, показано по-рано като ориентир, позиционирайте резистора и щракнете с левия бутон (или натиснете Enter), за да поставите детайла. Ако е необходимо, натиснете интервала, за да завъртите компонента, преди да го поставите.

Друг резистор ще се появи плаващ върху курсора. Тъй като сте определили обозначителя на R1 по време на поставянето, обозначителят автоматично ще се увеличи, когато щракнете, за да поставите R2, да го поставите и поставите на подходящо място.

След като поставите двата резистора, щракнете с десния бутон или натиснете Esc, за да излезете от режима на разположение на части.

- Настройване на готови за симулация кондензатори.

Сега да намерим и поставим двата кондензатора. В библиотеката *Miscellaneous Devices.IntLib* има подходящ кондензатор, който вече трябва да бъде избран като активна библиотека в панела „*Libraries*“. Въведете cap в полето за филтриране в панела *Libraries*.

Щракнете двукратно върху Cap в списъка с компоненти, за да започнете процеса на поставяне. Преди да поставите, натиснете клавиша **Tab**, за да редактирате свойствата на кондензатора. В раздела **Properties** на диалоговия прозорец задайте **Designator** на C1.

Редактирайте параметъра Value, за да имате стойност 112pF, и изчистете квадратчето Visible. В раздела **Properties** на диалоговия прозорец кликнете върху полето **Comment** и изберете низа =Value от падащия списък. Активирайте квадратчето **Visible** за полето **Comment**. Поставете и поставете кондензатора на подходящо място.

Ще се появи втори кондензатор, плаващ върху курсора, натиснете **Tab** и променете стойността за C2 на 56pF за C2. Ако е необходимо, натиснете интервала, за да завъртите компонента, преди да го поставите, след което го поставете на подходящо място.

Щракнете с десния бутон или натиснете Esc, за да излезете от режима на поставяне.

- Добавяне на източници на напрежение

Сега можем да добавим източниците на напрежение, необходими за захранване на проекта, когато симулираме. Първо ще поставим VDD източника на захранване. За да можете да направите това, трябва да се направи достъпна библиотеката на симулационни източници. За да направите библиотеката достъпна, щракнете върху бутона **Libraries** в горната част на панела *Libraries*, отваряйки диалоговия прозорец *Available Libraries*.

Щракнете върху бутона **Install**, след което прегледайте папката \Library\Simulation. Тази папка има редица специални библиотеки за симулация, включително; източници, математически функции, PSpice функции и преносни линии. Намерете и изберете Simulation Sources.IntLib, за да го добавите към списъка с налични библиотеки, след което щракнете върху бутона **Close** в диалоговия прозорец *Available Libraries*.

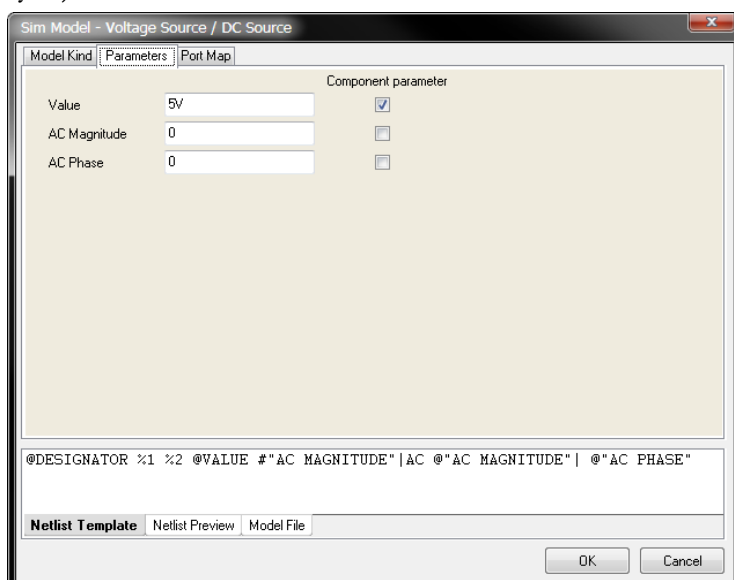
В панела *Libraries* изберете Simulation Sources.IntLib, така че да е активната библиотека, след това прегледайте съдържанието, като спрете на компонента VSRC.

Щракнете двукратно върху VSRC, за да го поставите, като натиснете **Tab**, за да редактирате свойствата му преди поставяне.

Щракнете двукратно върху SIM модела VSRC в списъка **Models** в долния десен ъгъл на диалоговия прозорец *Properties* на компонента, ще се отвори диалоговият прозорец Sim Model - Voltage Source/DC Source.

Проверете дали **Model Kind** е зададен на **Voltage Source**, а **Model Sub-Kind** - **DC Source**.

Щракнете върху раздела **Parameters** в диалоговия прозорец, за да настроите необходимата стойност на напрежението. Въведете 5V в полето **Value** и активирайте неговата опция **Component Parameter**. Това инструктира Altium Designer да създаде автоматично параметър Стой **Value** ност за вас в диалоговия прозорец *Component Properties*. Въведете 0 (нула) в останалите полета.

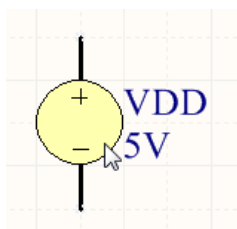


Щракнете върху **OK**, за да затворите диалоговия прозорец *Sim Model*.

В диалоговия прозорец *Component Properties* въведете обозначителя **VDD**, задайте **Comment** на =Value, активирайте квадратчето **Visible** на коментара и щракнете върху **OK**, за да затворите диалоговия прозорец.

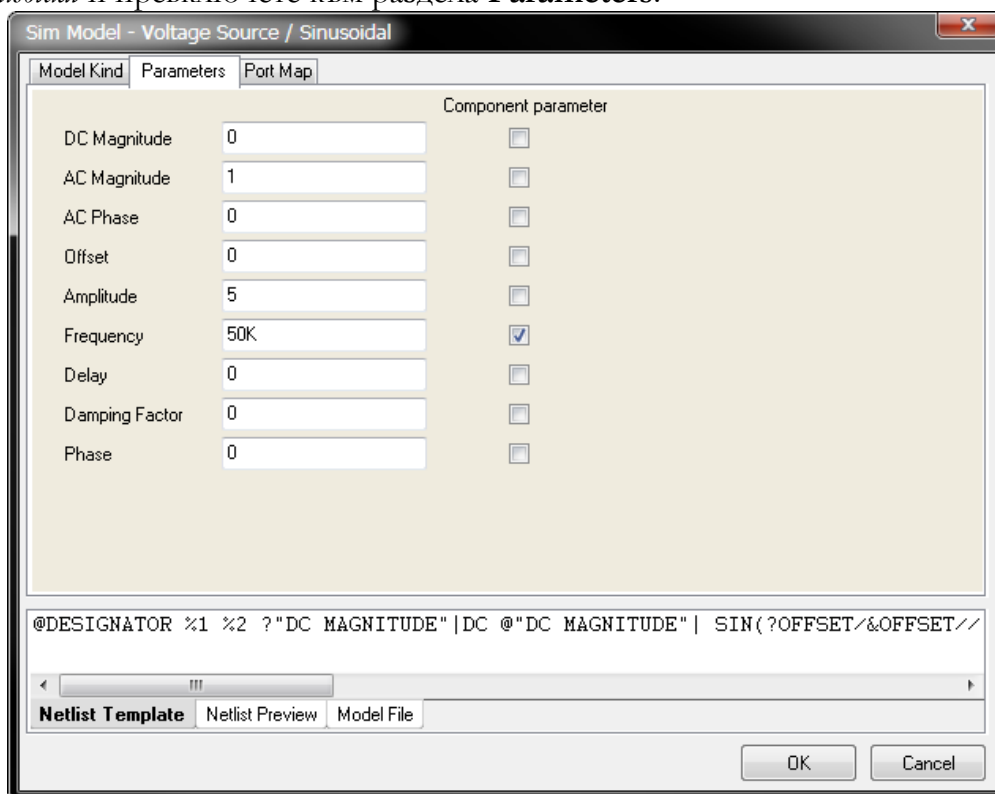
Щракнете, за да поставите този източник на напрежение върху схемата, той ще се появи, както е показано по-долу. За информация за източник или друг

компонент, поставен от една от специалните библиотеки за симулация, натиснете **F1**, когато курсорът е над компонента.



Следващата задача е да поставите VSS източника на захранване. Използвайте същата последователност от стъпки, за да поставите друг VSRC, с изключение на този път параметърът на стойност на модела е -5V, а обозначителят е VSS.

Последният компонент, който трябва да се постави, е източникът на напрежение на синусоидалното напрежение. Това е VSIN компонент, който също е достъпен от Simulation Sources.IntLib. Натиснете **Tab**, за да редактирате свойствата му, докато той се носи върху курсора, след това щракнете двукратно върху симулационния модел, за да отворите диалоговия прозорец *Sim Model - Voltage Source / Sinusoidal* и превключете към раздела **Parameters**.



Задайте параметъра **Frequency** модел на 50kHz и **Amplitude** на 5, както е показано на изображението по-горе.

Щракнете върху ОК, докато диалоговите прозорци се затворят, и щракнете, за да поставите този източник на напрежение върху схемата, както е показано в схемата в горната част на тази страница.

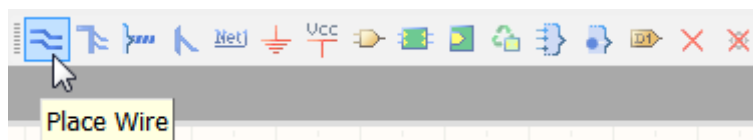
Щракнете с десния бутон или натиснете Esc, за да излезете от режима на поставяне. Запазете вашата схема [shortcut: **CTRL + S**].

- Свързване на схемата.

Свързването е процес на създаване на връзка между различните компоненти на вашата верига.

Изберете Place »Wire [shortcut: P, W] или щракнете върху инструмента **Wire** в лентата с инструменти **Wiring Tools**, за да влезете в режим на поставяне на проводници, както е показано на изображението по-долу.



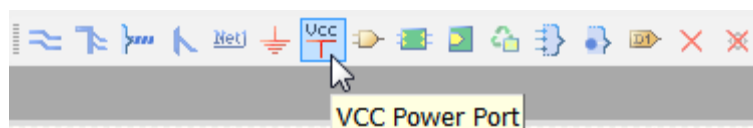


Когато приключите, щракнете с десния бутон или натиснете Esc, за да излезете от режима за поставяне на проводници.

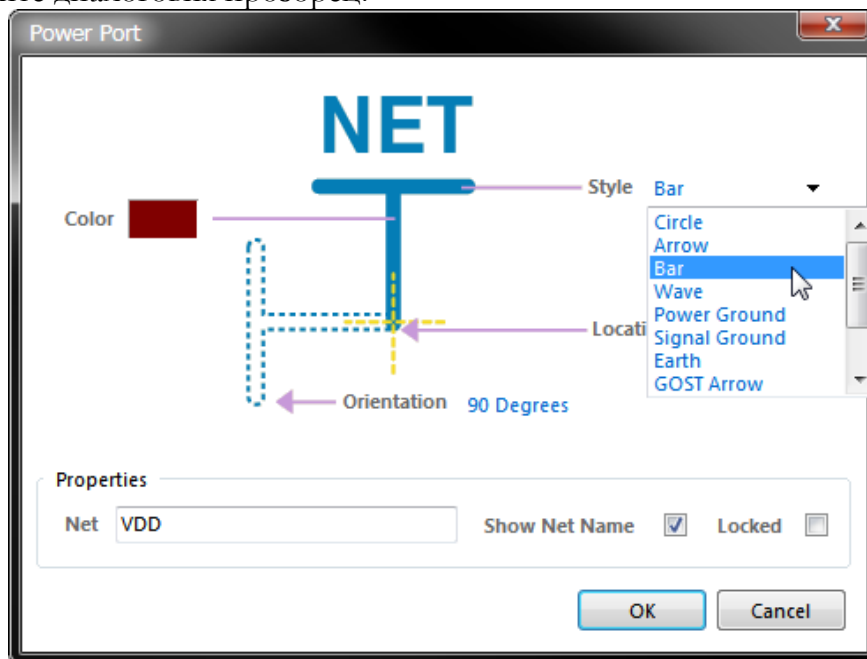
- Добавяне на захранващи портове

Добавете захранващите портове, както е показано на изображението на схемата в горната част на тази страница.

Изберете **Place »Power Port** [shortcut: P, O], или щракнете върху бутона **VCC Power Port** в лентата с инструменти за свързване, както е показано на изображението по-долу.



Докато Power Port плава върху курсора, натиснете **Tab**, за да отворите диалоговия прозорец *Power Port*, след което редактирайте името на **Net**, като го настроите на VDD. Имайте предвид, че стилът може да бъде настроен на различни опции, както е показано на изображението по-долу. Първоначално ще се използва стил **Bar**. Щракнете върху **OK**, за да затворите диалоговия прозорец.



Ако е необходимо, завъртете плаващия Power Port, като натиснете интервала.

Поставете VDD захранващ порт върху извод 7 на U1 и втори върху горния извод на VDD източник.

Натиснете **Tab**, за да отворите отново диалоговия прозорец **Power Port**, като този път зададете **Net name** на VSS.

Поставете VSS захранващ порт; горната част на източника на VSS, друга на извод 4 на U1 и друга на долния извод на C2, както е показано на изображението в горната част на страницата.

Натиснете **Tab**, за да отворите отново диалоговия прозорец Power Port, задайте **Style** на **Power Ground** и **Net name** на **GND**.

Поставете 3 GND захранващи порта, по един на всеки от долните изводи на компонентите на източника, както е показано на изображението в горната част на страницата.

та. Натиснете **Tab**, за да отворите отново диалоговия прозорец *Power Port*, задайте **Style** на **Circle** и **Net name** на OUT.

Поставете OUT захранващия порт на изходния извод на операционния усилвател, както е показано на изображението в горната част на страницата.

Когато приключите с поставянето на захранващите портове, щракнете с десния бутон или натиснете **Esc**, за да излезете от режима на поставяне, след това запазете схемата.

#### - Добавяне на **Net Labels**

Последната ни задача преди стартирането на симулация е да поставим възлови етикети в подходящи точки на веригата, за да можем лесно да идентифицираме сигналите, които искаме да видим. В представената схема точките на интерес са възлите IN и OUT. IN възела се идентифицира с етикет на възел /Net/, докато името на OUT възела съответства на OUT захранващ порт.

За да поставите възлови етикети върху необходимите възли, както е показано в схемата трябва да направите следното:

Изберете **Place »Net Label** [shortcut: P, N], натиснете **Tab** и въведете името на Net label IN. Щракнете, за да поставите етикета на възела върху проводника между VIN и R1. Имайте предвид, че долният ляв ъгъл на правоъгълника за избор на Net Label е електрическата гореща точка, тази точка трябва да докосва връзката.

Поставете мрежови етикети A и B в схемата, както е показано в примерната схема. Те могат да се използват за изследване на функцията на веригата в тези точки.

Щракнете с десния бутон или натиснете **Esc**, за да излезете от режима за поставяне на Net Label.

Запазете вашата схема. Запазете и проекта, като щракнете с десния бутон върху името на проекта в панела *Projects* и изберете **Save Project**.

#### - Компилиране на проекта

Компилирането на проекта прави проверки за грешки при изчертаване и спазване на електрически правила в проектните документи. Ще използваме настройките по подразбиране в раздела **Error Reporting** и **Connection Matrix** в диалоговия прозорец „*Options for Project*“ (**Project » Project Option**).

За да компилирате проекта на активния филтър, изберете **Project »Compile PCB Project**. Когато проектът е компилиран, всички генерирани предупреждения и грешки ще се покажат в панела *Messages*. Ако има грешки, проверете схемата си и се уверете, че всички връзки са правилни. Имайте предвид, че използването на настройките по подразбиране ще доведе до предупреждение No Driving Source, тъй като неинвертиращият вход на операционния усилвател има само изводи на пасивни елементи, свързани към него. Щракнете двукратно върху предупреждението в панела „*Messages*“, за да отворите панела „*Compile Errors*“, където можете да кликнете върху всеки извод на свой ред. Като проектант трябва да вземете решение как да разрешите предупреждението.

Поставете конкретна директива No ERC във възела, като инструктирате компилатора да игнорира предупреждението **Nets with No Driving Source**, само на това място. Имайте предвид, че има редица стилове на Specific No ERC директиви, които ви позволяват да изберете такъв, който най-добре отговаря на обстоятелството на изключението.

Преконфигурирайте режима **Report Mode** с проверка за нарушение на компилатора **Nets with No Driving Source** в диалоговия прозорец *Options for Project*, като го зададете на **No Report**.

Редактирайте резистора R1, след това редактирайте изводите и преконфигурирайте извода, който се свързва към операционния усилвател, за да бъде изходен Output тип извод. Имайте предвид, че това ще доведе до добавяне на изходен символ към резисторния щифт, което може да обърка други, които работят със схемата.

Запишете си мислено предупреждението и продължете напред, тъй като знаете, че това не е проблем. Запазете схемата и проекта.

## 4.2. Настройка на анализите

Altium Designer ви позволява да стартирате масив от симулации директно от схемата. В следващите раздели ще симулираме изходните форми на вълната, произведени от нашата филтърна верига.

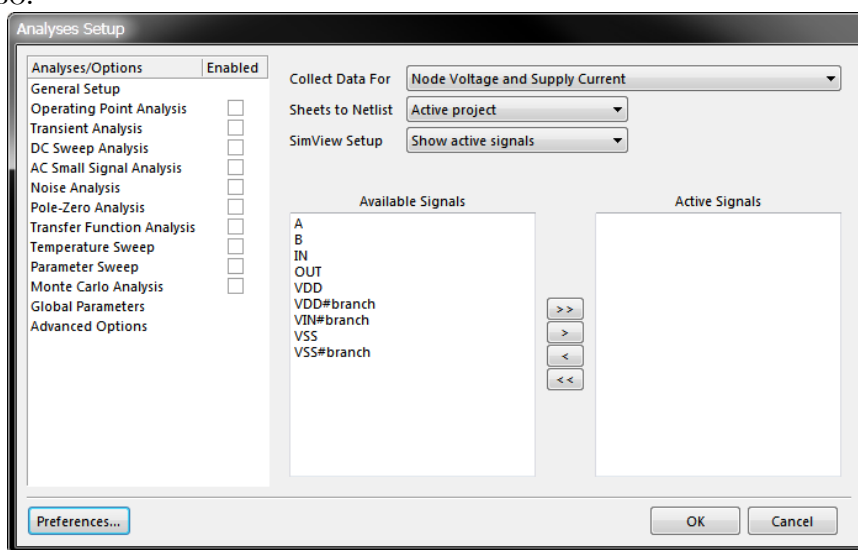
Симулацията може да се настрои и стартира с помощта на командата от менюто **Design » Simulate » Mixed Sim** или чрез щракване върху съответния бутон в лентата с инструменти **Mixed Sim**. Ако лентата с инструменти не се вижда, изберете **View » Toolbars » Mixed Sim**, за да я покажете.



Симулаторът се конфигурира и изпълнява от лентата с инструменти **Mixed Sim**. При отворен файл **Filter.SchDoc** в схематичния редактор и показаната лента с инструменти **Mixed Sim**, щракнете върху бутона **Setup**

в лентата с инструменти, за да се покаже страницата *Analyses Setup* на

диалоговия прозорец **General Setup**, както е показано по-долу. Имайте предвид, че дизайнът се компилира първо, за да се генерира списъкът с формат SPICE (.NSX), преди да се отвори диалоговият прозорец, панелът *Messages* ще покаже всички предупреждения или грешки, открити в схемата. Ако е необходимо, затворете диалоговия прозорец за *Analyses Setup*, отстранете всички проблеми и след това изберете инструмента за настройка **Setup** отново.



Освен общите опции за симулация, диалоговият прозорец за настройка на анализи се използва за активиране и конфигуриране на всеки тип симулация.

Всички опции за симулация са настроени в диалоговия прозорец *Analyses Setup*, както и типовете симулационни анализи, които трябва да се извършат. Опциите за симулация на **General Setup** включват: какви данни трябва да бъдат събрани по време на процеса на анализ; обхватът на симулацията (схеми към netlist-a); и сигналите, които се показват автоматично, когато симулацията завърши (активни сигнали).

Тези опции се съхраняват във файла на проекта (когато са запазени) и се използват при създаването на списъка на SPICE (\*.nsx), който се генерира автоматично при стартиране на симулацията.

Първо ще настроим възлите във веригата, които искаме да наблюдаваме. В падащото меню **Collect Data For** изберете **Voltage Voltage, Supply Current, Device Current** и **Power** от списъка. Тази опция определя какъв тип данни искате да се изчисляват по вре-

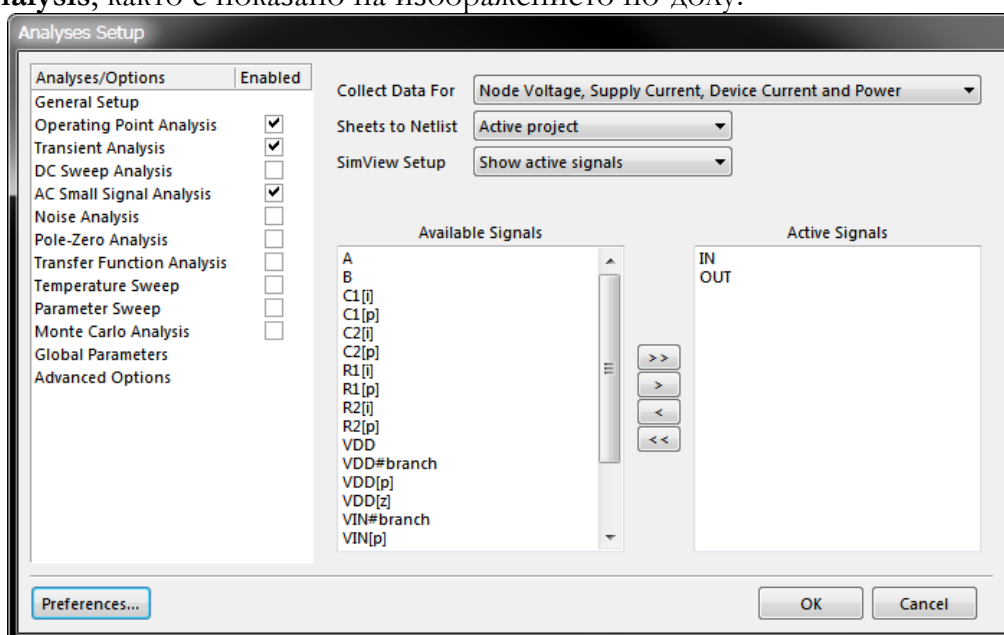
ме на изпълнението на симулацията, т.е. запазва данни за напрежението във всеки възел, тока във всяко захранване и тока и мощността във всяко устройство.

Задайте опцията **Sheets to Netlist** на **Active project**.

Задайте опцията за настройка **SimView Setup** на **Show active signals**.

В полето **Available Signals** щракнете двукратно върху имената на сигналите IN и OUT. Когато щракнете двукратно върху всеки от тях, той ще се премести в полето **Active Signals**. Можете също да изберете множество сигнали от списъка **Available Signals**, като щракнете и плъзнете мишката върху списъка със сигнали или използвате клавишите SHIFT и CTRL, докато щраквате върху сигнали. След това използвайте бутона >, за да преместите сигналите в списъка с активни сигнали **Active Signals**. Резултатите от симулацията за активни сигнали автоматично се показват в прозореца за показване на време-диаграмата в резултат на анализа, когато симулацията се изпълни.

В списъка **Analyses/Options** активирайте анализ на работната точка - **Operating Point Analysis**, преходен анализ **Transient Analysis** и анализ за малък сигнал **AC Small Signal Analysis**, както е показано на изображението по-долу.



Всеки отделен тип анализ, посочен в раздела **Analyses/Options**, е конфигуриран на отделна страница в диалоговия прозорец *Analyses Setup*. Щракнете върху името на анализа, за да активирате съответната страница за настройка.

Натиснете F1, когато мишката е над диалога, за да получите помощ относно диалога. За да получите конкретна помощ за анализ, изберете необходимия тип анализ, щракнете навсякъде в страната за настройка на анализа в диалоговия прозорец, след което натиснете F1.

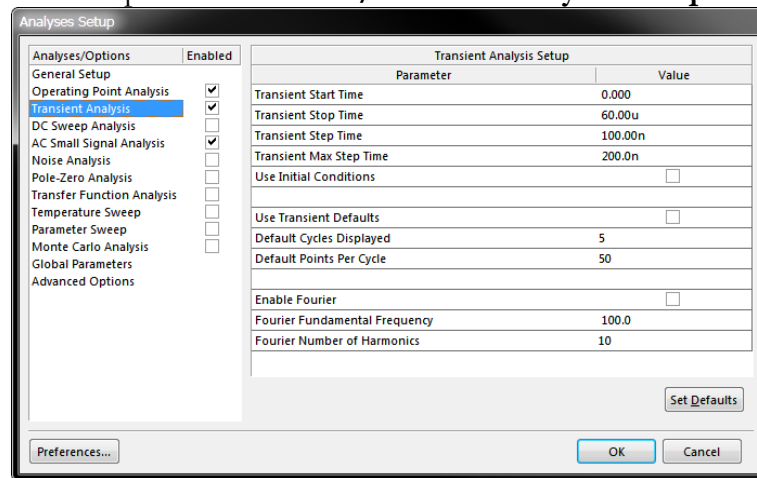
#### - Настройване на преходен / Фурие анализ

Преходен / Фурие анализ генерира изход като този, който обикновено се показва на осцилоскоп, изчислявайки преходните изходни променливи (напрежение, ток или мощност) като функция от времето през зададения от потребителя интервал от време.

Анализът на работната точка се извършва автоматично преди преходния анализ, за да се определи DC пренапрежението на веригата, освен ако не е активирана опцията Use Initial Conditions. Ако тази опция е активирана, DC пренапрежението се изчислява от първоначалните условия, дефинирани в схемата. Началното състояние може да бъде дефинирано за всеки подходящ компонент в схемата или .IC елементи могат да бъдат поставени във схемата.

За да прегледаме шест цикъла на 50kHz възбуждащо напрежение, ще настроим да видим 60u от времедиagramата.

Уверете се, че анализът **Transient/Fourier Analysis** е активиран (маркиран). Щракнете върху името на **Transient/Fourier Analysis** в списъка **Analyses/Options**, за да се покаже страницата за настройка **Transient/Fourier Analysis Setup**.



Проверете дали опцията **Use Transient Defaults** е деактивирана, за да могат параметрите на преходния анализ да бъдат модифицирани.

За да зададете 60u втори прозорец за симулация, задайте полето **Transient Stop Time** на 60u.

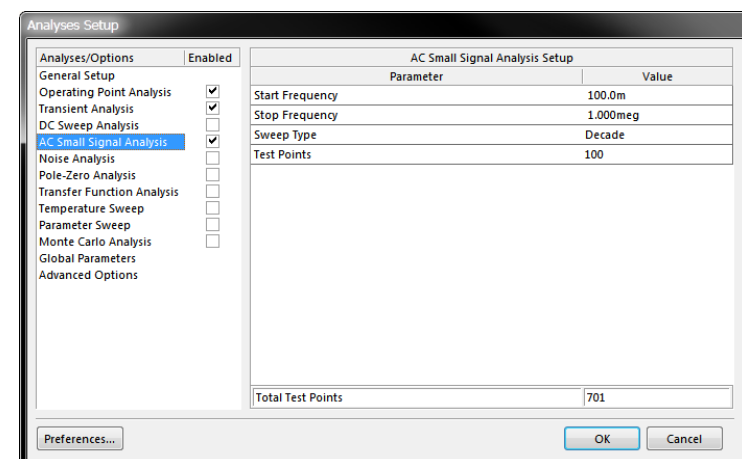
Задайте **Transient Step Time** на 100n, което показва, че симулацията изчислява точка на всеки 100ns. По време на симулацията действителната стъпка на времето се променя автоматично, за да се постигне конвергенция и необходимата точност.

Полето **Maximum Step** ограничава вариацията на размера на стъпката от време, задайте **Transient Max Step Time** на 200 ns.

- **Настройване на анализ по променлив ток AC Small Signal Analysis**

Анализът на променлив ток генерира изход, който показва честотната характеристика на веригата, изчислявайки променливите променлив ток за малък сигнал като функция на честотата. Желаният изход на анализа с малък сигнал при променлив ток обикновено е трансферна функция, напр. усилване по напрежението.

Схемата трябва да съдържа поне един източник на променлив ток със стойност, въведена за параметъра **AC Magnitude** в своя SIM модел. Вече сме настроили параметрите на нашия синусоидален източник на възбуждане (**VSIN**), за да съдържат стойността, честотата и амплитудата на величината на променлив ток в секцията **Adding the Voltage Sources**.




Уверете се, че опцията **AC Small Signal Analysis** е активирана. Въведете стойностите на параметрите **Parameter Values**, както е показано по-горе. Когато този анализ се изпълнява, първо се изпълнява анализ на работна точка, за да се определи DC преднапрежението на веригата. След това източникът на сигнала се заменя с генератор на синусоида с фиксирана амплитуда и веригата се анализира в определения

честотен диапазон, като се стъпва на стъпки, дефинирани от стойностите в тестовите точки **Test Points** и полетата **Sweep Type**.

- Стартиране на симулацията

Вече сте готови да стартирате активираните анализи.

За да стартирате симулацията, щракнете върху бутона **Run Mixed Signal Simulation**  в **Mixed Sim toolbar**.

Имайте предвид, че ако сте отворили диалоговия прозорец *Analyses Setup*, като изберете командата от менюто **Design » Simulate » Mixed Sim**, симулацията се извършва, когато щракнете за затваряне на диалоговия прозорец. В противен случай използвайте бутона **Run** в лентата с инструменти.

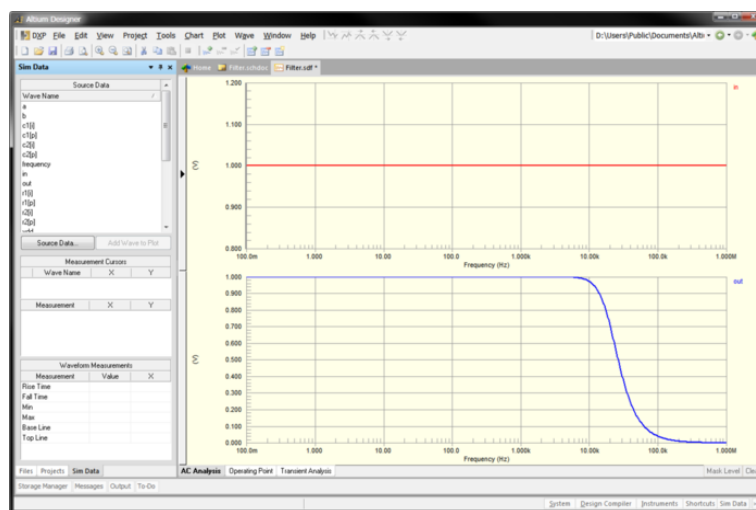
Всички предупреждения или грешки, генерирани по време на генерирането на списъка на SPICE или самият процес на симулация, ще бъдат показани в панела *Messages*. Коригирайте грешките, преди да продължите.

Ако във веригата няма грешки, се създава списък с възли SPICE (\* .nsx), който се предава на симулационния механизъм на Altium Designer. Имайте предвид, че netlist се регенерира всеки път, когато се изпълнява симулация. Симулацията започва и ще се отвори файл с данни за симулация (\* .sdf).

### 4.3. Времедиаграми в характерни контролни точки

Резултатите от всеки анализ са показани като отделна диаграма в прозореца *Waveform Analysis* на SimData Editor. Анализът на работната точка се извършва първо, за да се определи DC преднапрежението на веригата.

Когато симулацията приключи, трябва да видите изходи, подобни на показаните по-долу.

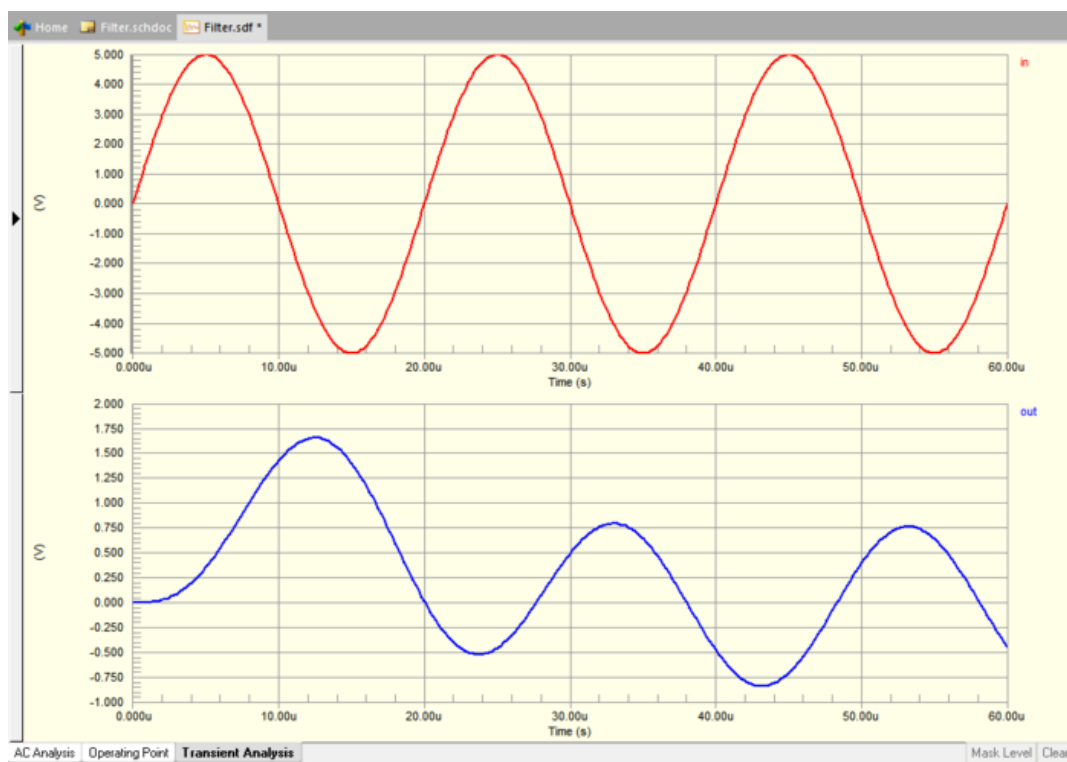


Резултатите от симулацията се показват в прозореца *Waveform Analysis (SDF)*, като всеки активен тип анализ се показва в отделен раздел - АС анализът е показан по-горе.

in	0.000 V
out	-4.099uV

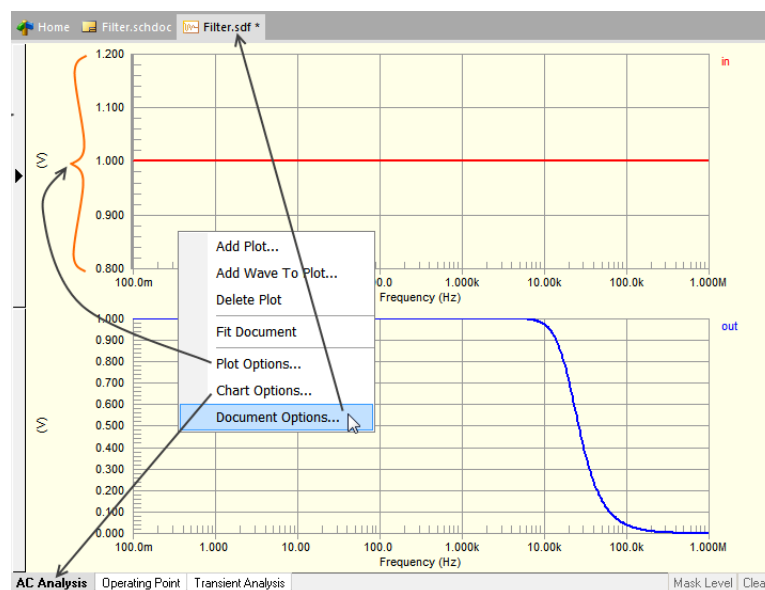
AC Analysis   **Operating Point**   Transient Analysis

Резултатът от анализа на операционната точка представлява просто списък на активните сигнали и техните стойности.



Вреждиаграми от преходния Transient Analysis.

#### 4.4. Програма за визуализация на изходните резултати. Обобщение на работата с вреждиаграми.

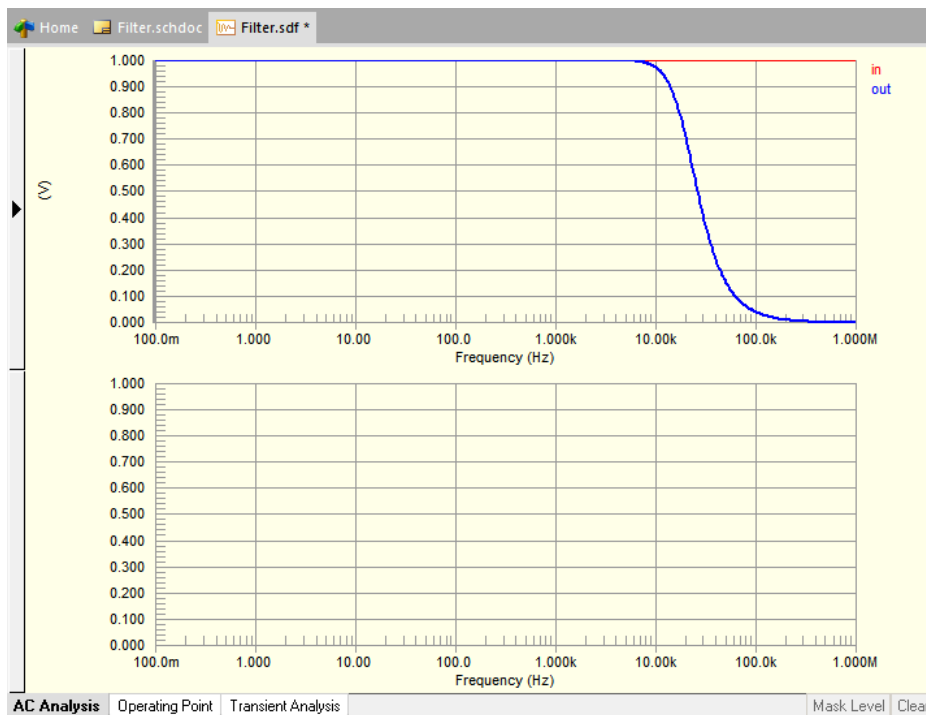


Менюто с десен бутон включва команди, използвани за конфигуриране на всеки аспект на прозореца за анализ на вълновите форми, стрелките показват какъв аспект ще модифицира всяка команда.

Много е лесно да преконфигурирате формите на вълната в прозореца *Waveform Analysis*. Менюто с десен бутон е чувствително към контекста (показано по-горе), например командата **Plot Options** ще се приложи към Plot под мястото с десен бутон. По същия начин има различни команди с десен бутон, представени, когато шракнете с десния бутон на мишката върху дадена ос по x или y.

Вреждиаграмата може да бъде преместена от един Plot в друг с помощта на шракване и плъзгане.

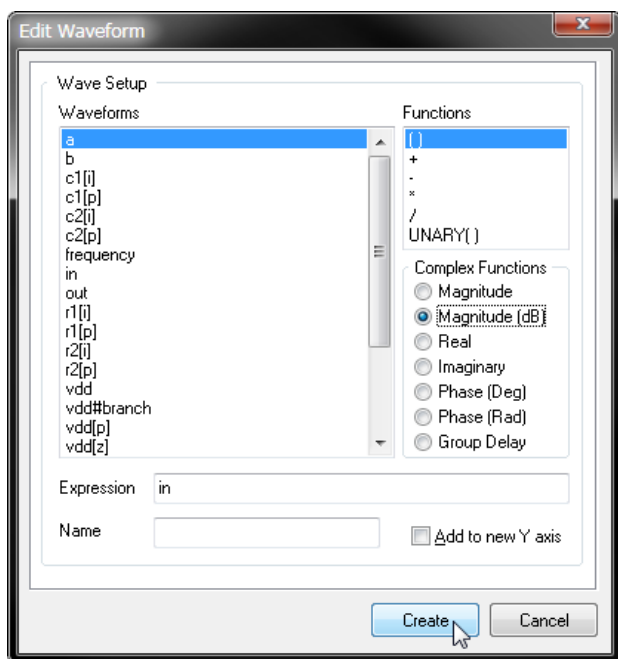
Например, за да покажете сигналите IN и OUT на една и съща координатна система, щракнете и задържете времедиagramата OUT в долния Plot на времедиagramата за анализ на променлив ток и го плъзнете и пуснете върху горния Plot, както е показано по-долу.




Щракнете и плъзнете, за да преместите времедиagramата от един plot в друг. Обърнете внимание, че графиките се показват с получер шрифт, за да ги направят по-видими на тази страница (Tools » Document Options).

### - Създаване на Bode Plot

Режимът на дисплея по подразбиране за диаграмата за променлив ток има напрежение като линейна величина. Това може да се промени, например, за да се покаже величината в децибели, както се използва в Bode Plot.



Графиката на Боде се състои от две криви – амплитудата на сигнала (усилване) и фаза - като функции на честотата. Коефициентът на усилване в децибели (dB) и фазата се нанасят по оста Y на диаграма, която има няколко цикъла по оста X. Всеки цикъл представлява коефициент от десет честоти.

Първата стъпка е да промените величината на IN и OUT вълновите форми до децибели. Щракнете двукратно върху етикета с форма на вълна IN, показан вдясно на графиката  за да се отвори диалоговия прозорец *Edit Waveform*.

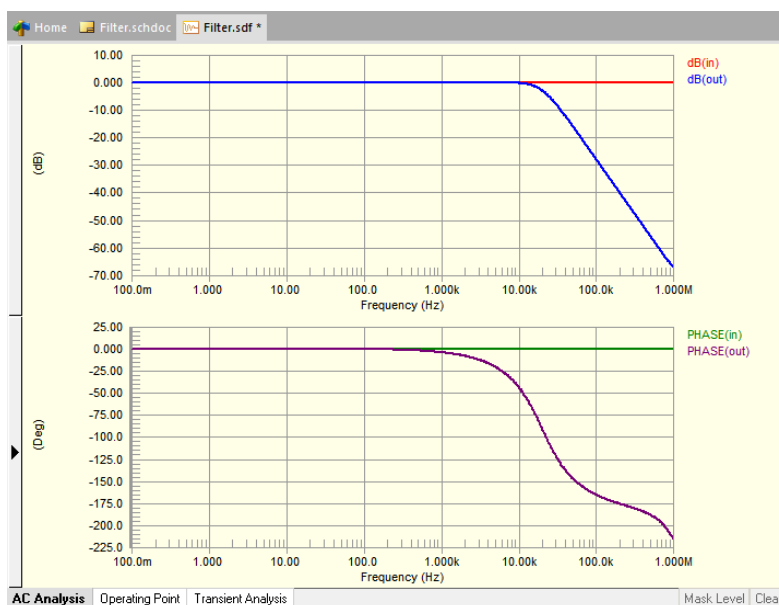
Изберете **Magnitude (dB)** от списъка със сложни функции **Complex Functions**. Щракнете върху бутона **Create**, за да затворите диалоговия прозорец и да покажете формата на вълната в dB (net\_name), т.е. dB (in), върху графиката.



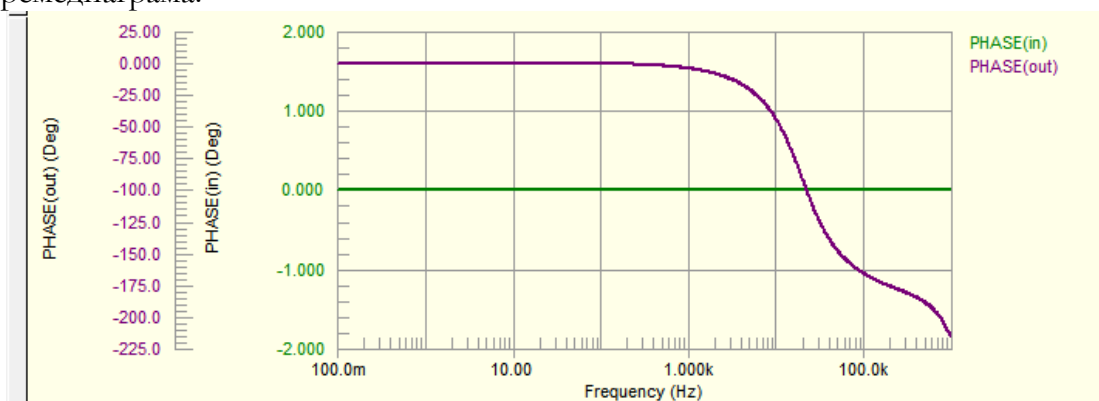
Повторете този процес за формата на вълната OUT.

Празната долна графика ще се използва за показване на фазата. Добавете IN вълната към празния plot, като щракнете с десния бутон върху графиката и изберете **Add Wave to Plot**.

Ще се отвори диалоговият прозорец *Add Wave to Plot*, изберете от списъка с **Waveforms**, изберете **Phase (Deg)** в списъка с комплексни функции и щракнете върху **Create**. Повторете този процес, за да добавите OUT към долния Plot, както е показано ПО-ДОЛУ.



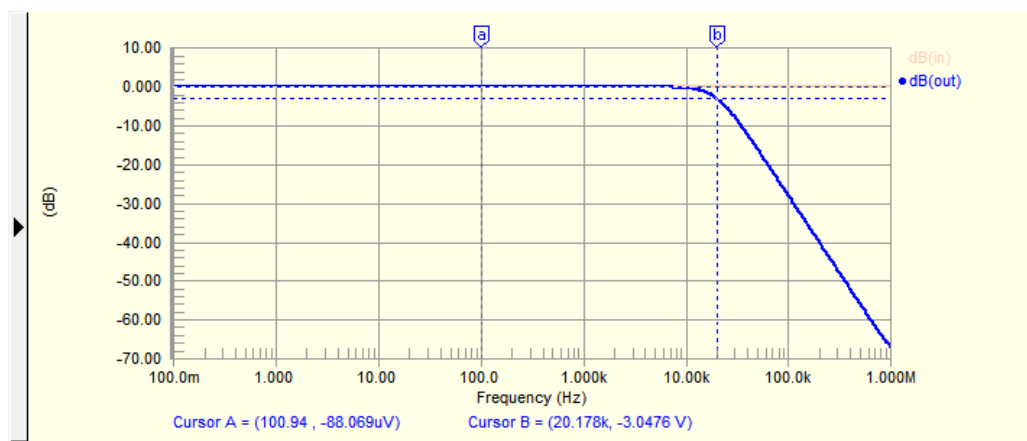
Тези времедиаграми могат да се показват и на различни оси Y, ако е необходимо. Това се прави, когато вълната се добавя към Plot, като се активира опцията **Add to new Y axis** в диалоговия прозорец *Add Wave to Plot*. За да премахнете новата ос Y, щракнете с десния бутон върху оста и изберете **Delete Axis**. Всички времедиаграми, които са нанесени към тази ос, се премахват, както и всички курсори за измерване, прикрепени към тези времедиаграма.



Ако е необходимо, могат да бъдат дефинирани множество оси Y.

- Използване на курсори за измерване.

Сега можем да определим 3dB точката с помощта на курсорите за измерване.



Щракнете с десния бутон върху кривата dB (out) и изберете Курсор А. Поставете курсора А в нискочестотната секция, като плъзнете маркера, както е показано по-горе (местоположението не е критично, стига да е в нискочестотния регион).

Щракнете с десния бутон върху кривата dB (out) отново и изберете Cursor B.

Панелът *Sim Data* ще бъде използван, за да помогне за намирането на курсора, ако той не се вижда, изберете **View » Workspace Panels » Editor » Sim Data** от менютата, за да го покажете.

Source Data			
Wave Name			
a			
b			
c1[i]			
c1[p]			
c2[i]			
c2[p]			
frequency			
in			
out			
r1[i]			
r1[p]			

Measurement Cursors			
	Wave Name	X	Y
A	dB(out)	100.94	-88.069u
B	dB(out)	20.178k	-3.0476
Measurement	X	Y	
B - A	20.077k	-3.0475	
Minimum A . . B		-3.0476	
Maximum A . . B		222.20u	
Average A . . B		-704.51m	

Waveform - dB(out)			
Measurement	Value	X	
Rise Time	-		
Fall Time	-		
Min	-67.02 dB	1.000MHz	
Max	222.2udB	1.862kHz	
Base Line	-14.71 mdB		
Top Line	-66.56 dB		

Докато гледате стойността на **B-A Measurement** в панела *Sim Data*, щракнете и плъзнете курсора B, за да дадете стойност Y (усилване) на -3.

Разглеждайки областта за измерване на курсори на панела **Measurement Cursors**, може да се види, че резултатът X за **Wave Name B** е 20.178k, което показва, че точката 3dB на филтърната верига е 20kHz.

Използвайте курсорите за четене на информация от времедиаграмите.

За да изчистите курсорите, щракнете с десния бутон върху всеки маркер на курсора и изберете **Cursor Off**.

- Изпълнение на параметричен анализ **Parameter Sweep Analysis**

Друго ценно дизайнерско използване на симулатора на верига е извършването на параметричен анализ. Това ви позволява да изследвате вариации в стойностите на компонентите, без да редактирате схемата няколко пъти. При параметричен анализ стойността на даден пасивен елемент се променя на определени стъпки в рамките на определен диапазон. Анализи на променлив ток, постоянен ток или преходни процеси също трябва да бъдат активирани, за да се извърши параметричният анализ, тъй като симулаторът извършва множество проходи на всеки активиран анализ.

Параметричният анализ може да варира стойностите на основните компоненти и параметрите на

модела, но данните за подсхемата не се променят по време на анализа.

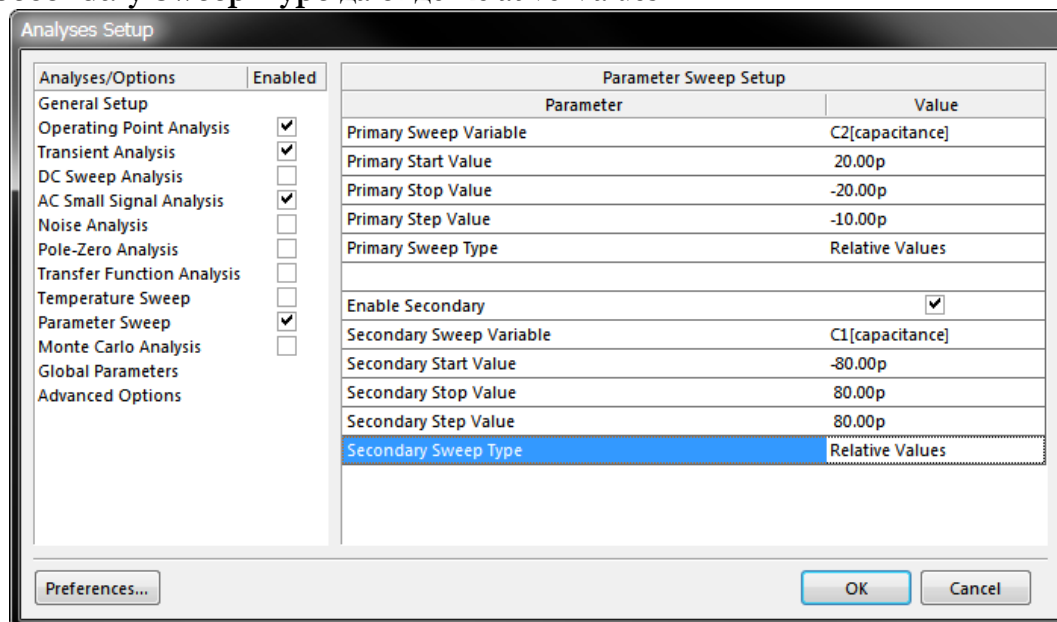
Кликнете на **Filter.SchDoc** за да направите схемата активен документ в Altium Designer. Кликнете на бутона **Setup Mixed-Signal Simulation** за да се отвори диалога

*Analyses Setup*. Кликнете на **Parameter Sweep** в секцията **Analyses/Options** на диалоговия прозорец за да активирате този тип анализ и за да се визуализират настройките на анализа. Въведете параметрите в полето **Primary Sweep Variable**. В този пример ще въведем като параметър капацитета на C2, като щракнем 2 пъти на полето **Value** за да го селектираме от списъка със стойности.

За да дефинираме област от изменение на стойностите на параметъра капацитет, установяваме **Primary Start Value** на 20p. Установяваме **Primary Step Value** за да дефинираме стъпка на увеличаване на 10p.

Установяваме опцията **Primary Sweep Type** на Relative Values. Това означава, че стойностите въведени в полетата **Primary Start Value**, **Primary Stop Value** и **Primary Step Value** са съответстващи на съществуващите параметри или на такива по подразбиране.

Кликваме на **Enable Secondary** за да добавим вторичен параметър, който се изменя. Когато той се дефинира, първичния параметър се изчиства за всяка стойност на вторичния. Установяваме **Secondary Sweep Variable** за C1[капацитет], за да имаме **Secondary Start Value** на -80p, **Secondary Stop Value** на 80p, **Secondary Step Value** на 80p и **Secondary Sweep Type** да бъде Relative Values.



Щракнете върху ОК, за да затворите диалоговия прозорец, след което щракнете върху бутона **Run Mixed-Signal Sim** на лентата с инструменти за *Mixed SIM*, за да стартирате симулацията. Всеки първичен размах се появява като времедиаграма с нотация <net\_name\_p <номер на размах>, например out\_p01, в нов plot в раздела АС анализ и преходен анализ на прозореца *Waveform Analysis*.

Резултатите от преходния анализ ще бъдат показани по подразбиране, превключете към резултатите от АС анализа.

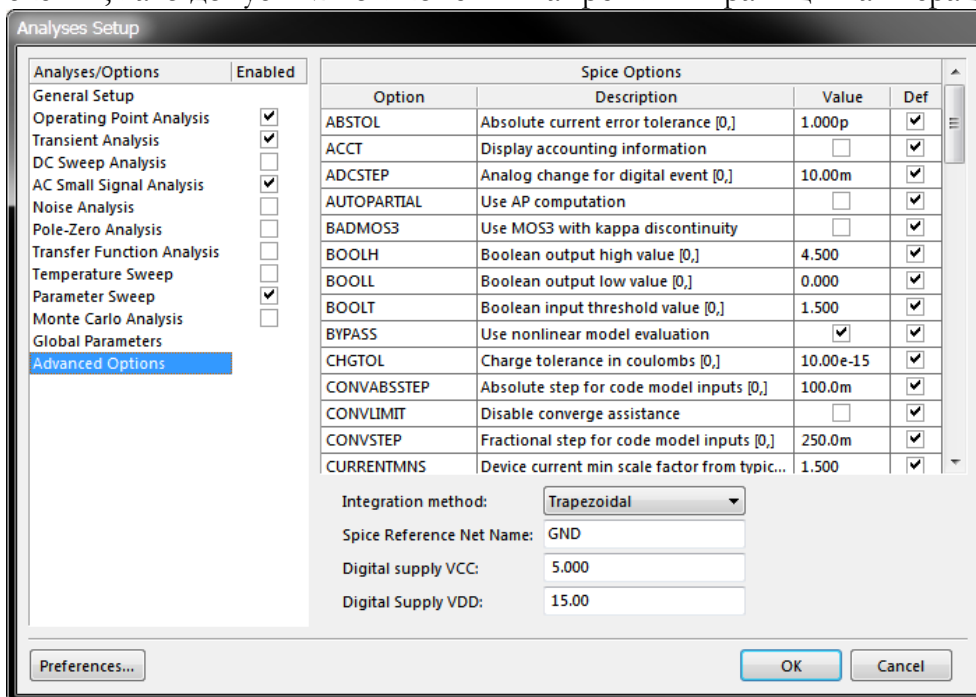
Щракнете върху името на параметъра, за да се покаже повече информация, например щракване върху out\_p10 подчертава тази крива и показва sweep информацията под графиката. Имайте предвид, че ако задържите курсора на мишката върху име на крива, то също ще покаже информацията за размах в подсказката, както е показано по-долу. Можете също да използвате клавишите със стрелки на клавиатурата, за да преминете през поредицата от времедиаграми.



Информация за стойността (ите) на изследвания компонент се показва под графика (ако е избрана кривата) или чрез задържане на курсора.

- **Използване на разширени опции Advanced Options**

Страницата **Advanced Options** в диалоговия прозорец *Analyses Setup* съдържа списък от вътрешни SPICE опции, които могат да бъдат настроени да извършват симулационни изчисления, като допустими отклонения на грешки и граници на итерации.



За да промените стойността на опция SPICE, щракнете върху една в полето **Value**, за да я изберете, след което тя трябва да е готова за редактиране.

Пример за това кога може да се наложи да промените Advanced Options може да бъде, ако имате дизайн на веригата с неочаквани високочестотни трептения, в този случай можете да промените стандартния метод на интеграция Integration method от трапецовиден на Gear. Трапецовидният метод е сравнително бърз и точен, но има тенденция да колебае при определени условия. Методите Gear изискват по-дълги времена на симулация, но са по-стабилни. Теоретично, колкото по-висок е редът на Gear, толкова по-точни са резултатите, но времето за симулация се увеличава.

- **Използване на SPICE Netlist за симулация**

Можете също така да извършите симулация директно от списък на SPICE, което ви позволява да използвате симулатора Altium Designer заедно с други схематични инструменти. За да бъде възможно това:

Включете нетния списък в проект за печатни платки на Altium Designer (.PrjPCB). За да се направи; създайте нов проект, след това щракнете с десния бутон на мишката върху името на проекта в панела *Projects* и изберете **Add Existing to Project** и добавете списъка с формат SPICE (ще трябва да промените филтъра на типа файл, за да видите .NSX файла). Използването на проект ви позволява да запазвате информация за настройка между сесиите на симулация, тъй като информацията за настройка се съхранява във файла на проекта. Ако списъкът с възли се отвори като свободен документ, информацията за настройка не се съхранява между сесиите на симулация. Имайте предвид, че проектният файл се добавя автоматично, когато стартирате симулация за първи път от P-CAD.

Симулационният механизъм на Altium Designer изисква netlist, който включва информация за компонентите, свързаност на дизайна и данни за модела, както и информация за настройката. Ако в netlist-а вече няма информация за настройка на симулация, когато изберете **Simulate » Run** от менютата на текстовия редактор, се създава нов списък с име на оригинален файл > \_tmp.nsx. Този файл съдържа информация за настройка от диалоговия прозорец „Simulation Analyses“ (съхранява се във файла на проекта), както и информация за нетлиста от оригиналния .nsx файл.

Ако в нетлиста има информация за типа настройка на симулация, тогава симулацията се изпълнява директно от netlist списъка. Това е полезно за напреднали потребители, които искат да могат да променят настройките директно в нетлиста. Имайте предвид, че не можете да добавяте или конфигурирате информация за настройка, като използвате диалоговия прозорец Analyses Setup, ако нетлиста вече включва информация за настройка. Ако в нетлиста няма информация за настройка на симулацията, но в проекта има схематични документи, тогава нетлиста се регенерира от схематичните документи и информацията за настройка на проекта. Това би се случило само ако сте изтрили информацията за настройка от нетлиста и след това сте се опитали да симулирате от нея.

След като добавите към проект нетлист, който няма информация за настройка, можете да конфигурирате анализите, като изберете Симулиране » Настройка от менютата на текстовия редактор.

За да стартирате симулация, изберете **Simulate » Run** от менютата. Формите на симулация ще се покажат в .sdf документ. Преименувайте файла на netlist, за да не бъде заменен следващия път, когато стартирате симулация.

### Примерен файл с модел

По-долу са изходните данни за модел на LF411. С помощта на текстов редактор копирайте съдържанието от тази страница и го поставете в текстов файл, като го запазите с името LF411C.ckt.

```
*LF411C
*Sngl LoOffset LoDrift JFET OpAmp pkg:DIP8 3,2,8,4,6. pkg:CAN8 3,2,8,4,6.
*
* Connections:
*      Non-Inverting Input
*      | Inverting Input
*      | | Positive Power Supply
*      | | | Negative Power Supply
*      | | | | Output
*      | | | | |
.SUBCKT LF411C 1 2 3 4 5
C1 11 12 3.498E-12
C2 6 7 15E-12
```

```
DC 5 53 DX
DE 54 5 DX
DLP 90 91 DX
DLN 92 90 DX
DP 4 3 DX
BGND 99 0 V=V(3)*.5 + V(4)*.5
BB 7 99 I=I(VB)*28.29E6 - I(VC)*30E6 + I(VE)*30E6 +
+ I(VLP)*30E6 - I(VLN)*30E6
GA 6 0 11 12 282.8E-6
GCM 0 6 10 99 1.59E-9
ISS 3 10 DC 195E-6
HLIM 90 0 VLIM 1K
J1 11 2 10 JX
J2 12 1 10 JX
R2 6 9 100E3
RD1 4 11 3.536E3
RD2 4 12 3.536E3
RO1 8 5 50
RO2 7 99 25
RP 3 4 15E3
RSS 10 99 1.026E6
VB 9 0 DC 0
VC 3 53 DC 2.2
VE 54 4 DC 2.2
VLIM 7 8 DC 0
VLP 91 0 DC 30
VLN 0 92 DC 30
.MODEL DX D(IS=800E-18)
.MODEL JX PJF(IS=12.5E-12 BETA=250.1E-6 VTO=-1)
.ENDS LF411C
```

# ЛАБОРАТОРНО УПРАЖНЕНИЕ №9

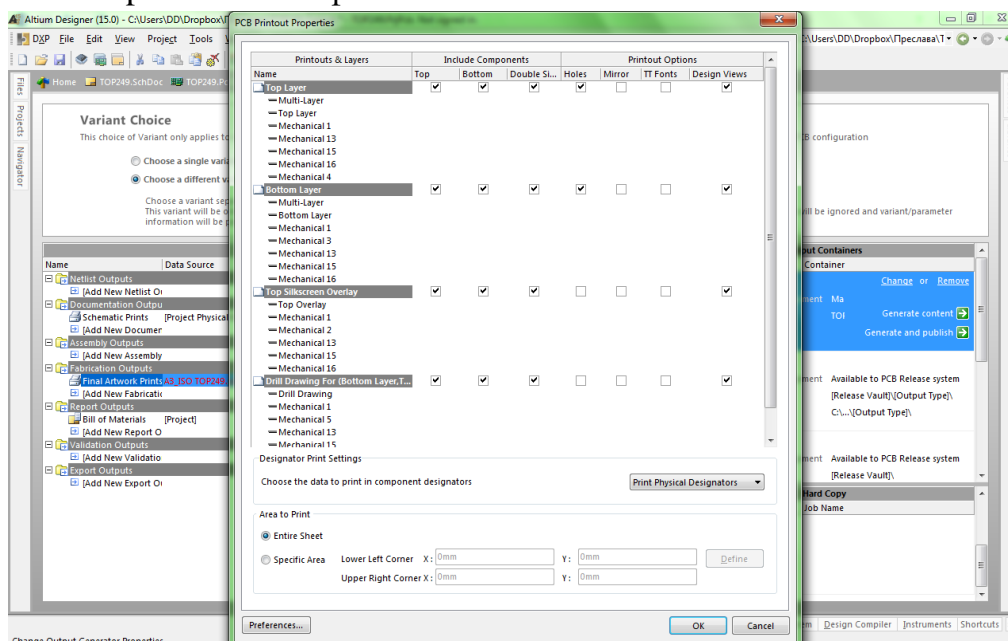
## ИЗРАБОТКА НА КОНСТРУКТОРСКА ДОКУМЕНТАЦИЯ С ALTIUM DESIGNER

### 1. Теоретична обосновка.



Конструкторската документация на печатна платка включва следните документи [7,9]:

1. **Чертеж сборен** на възела – платката с елементите, с означение xxxxxx.00.
  2. Към чертеж сборен се прибавят всички схеми – в случая **принципна електрическа схема** с означение xxxxxx.00 ЕЗ както е според [9].
  3. Към документацията на възела се включва и **Спесификация**, която се изготвя съгласно стандарта и включва опис на всички документи с техните номера и елементите от платката, които са стандартизирани и не е необходимо да се посочва чертеж, но е необходимо да се посочи каталог на производител, в който да фигурира чертеж на габаритните им размери.
  4. Следват документите свързани със самата печатна платка, като първия от тях е **Страна елементи**.
  5. Следващия документ е **Страна спойки**, който трябва да даде изглед на платката от долната и страна. Тъй като при SMD монтаж може да имаме елементи и от тази страна на платката названието на документа е условно.
  6. Последния документ е **Страна отвори** със стандартна таблица на отворите.
- За разпечатване на документите от конструкторската документация е необходимо да се създаде файл от типа \*.OutJob в проекта с командата File>New>Output Job File – фиг.9.1.



Фиг.9.1. Конфигурационен прозорец на Final Artwork Prints за разпечатка на отделните документи от техническата документация.

## 2. Цел на лабораторното упражнение.

Да се разработи конструктивна документация на електронен възел на импулсното захранване с интегрална схема TOP249, като се използват стандартни форматирани страници и файл за автоматизация на изгледите за печат.

## 3. Задачи на лабораторното упражнение.

3.1. Запознаване с принципната електрическа схема. Да се начертае схемата на импулсното захранване с TOP249, показана на фиг.9.1, като се използва стандартен формат на чертожната страница, опроводяване и ERS проверка.

3.2. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. Използване на библиотечни елементи с 3D модели.

3.3. Прехвърляне на схемотехническата информация и разработка на печатна платка с използването на Interactive Routing. Използване на стандартизиран формат на стандартната страница в РСВ редактора. Промяна размерите на печатната платка.

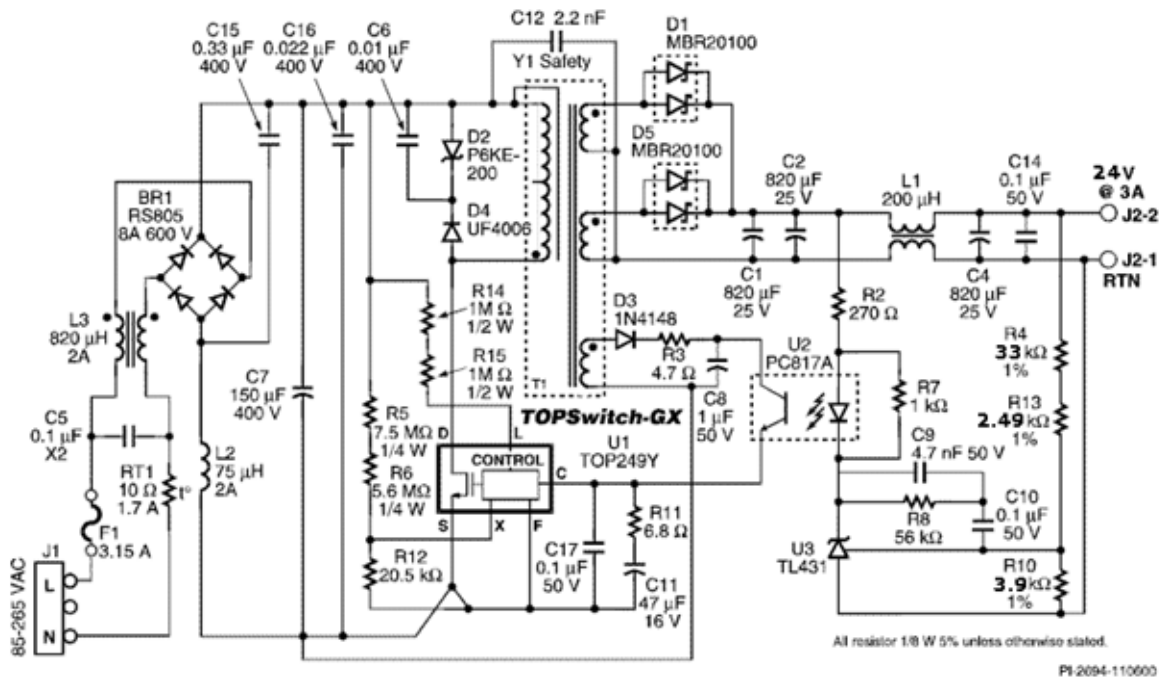
3.4. Зареждане и използване на предварително създаден файл за автоматизация на разпечатването на отделните изгледи на печатната платка от типа \*.OutJob за изготвяне на конструктивната и документация

## 4. Указания за изпълнение.

### 4.1 Въвеждане на схемата.

Като примерен проект за разработка на електронен възел е избрана схема на импулсно захранване със специализираната интегрална схема TOP249.

Схемното решение е базирано на препоръчителното от фирмата-производител, представено в техническата документация на интегралната схема от Power Integration на сайта: <http://www.powerint.com/sites/default/files/PDFFiles/epr11.pdf>.



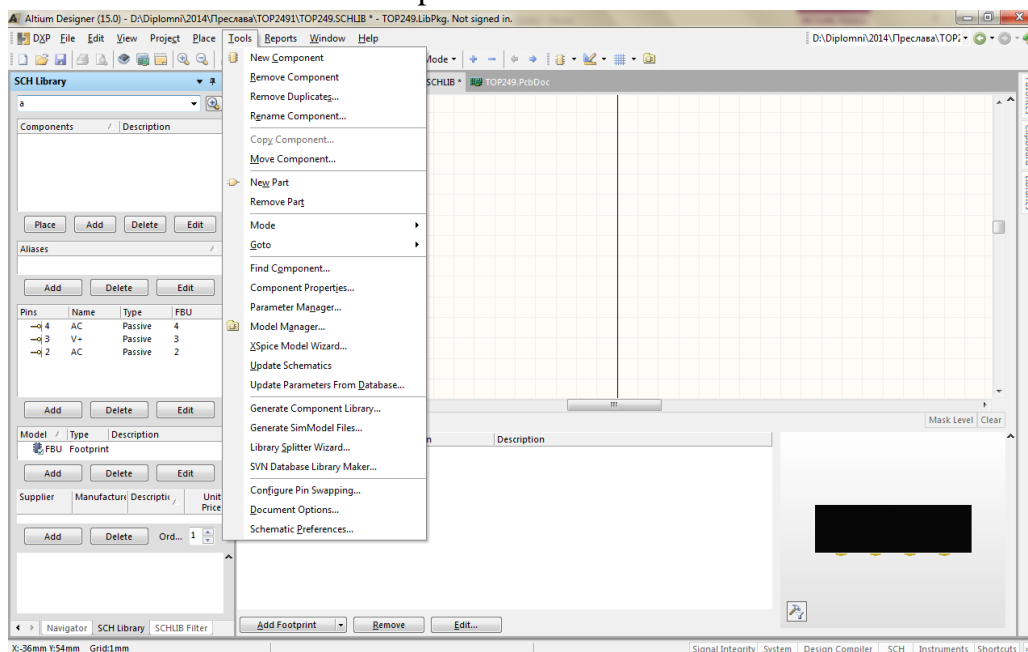
Фиг.9.2. Схема на импулсното захранване с TOP249.



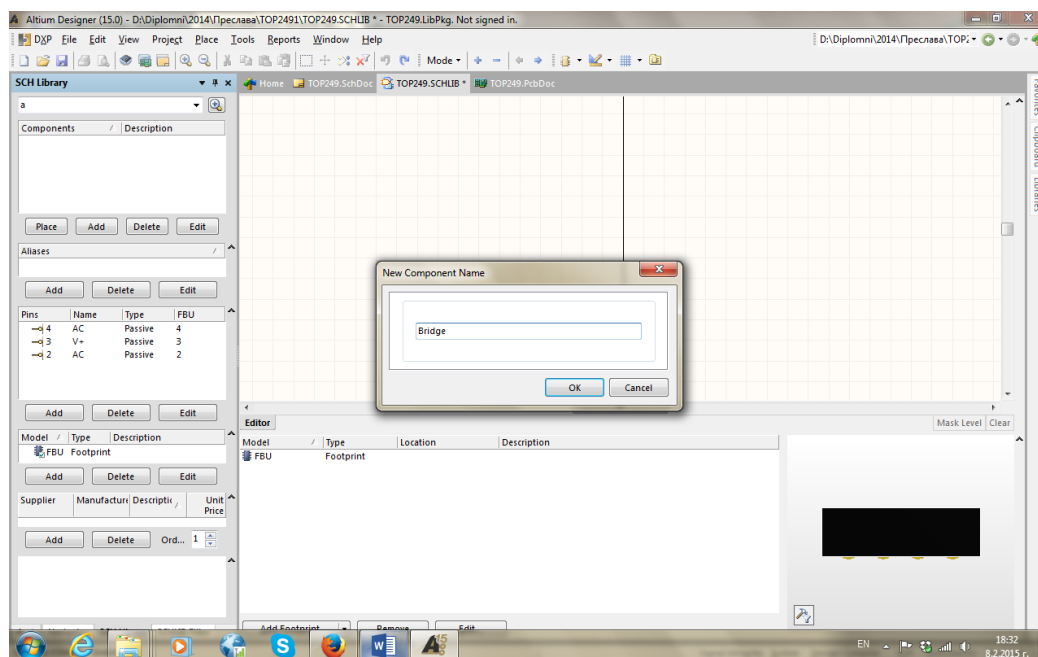
Схемата е изпълнена по стандарта ANSI и не отговаря на БДС стандарта за изчертаване на символите на електронните елементи – фиг.9.2. За да се въведе схемата по БДС е необходимо да се създаде библиотека със символи на елементи, затова по-надолу ще се изложи съвсем накратко по-важните моменти.

#### 4.2. Създаване на схемотехнична библиотека в Altium Designer.


За илюстрация на начина на създаване на елемент, по надолу са дадени основните стъпки при създаване на първия библиотечен елемент - мостовия изправител RS805. Както се вижда по-долу след създаване на библиотеката TOP249.LibPkg се създава нов елемент от Tools/New component.

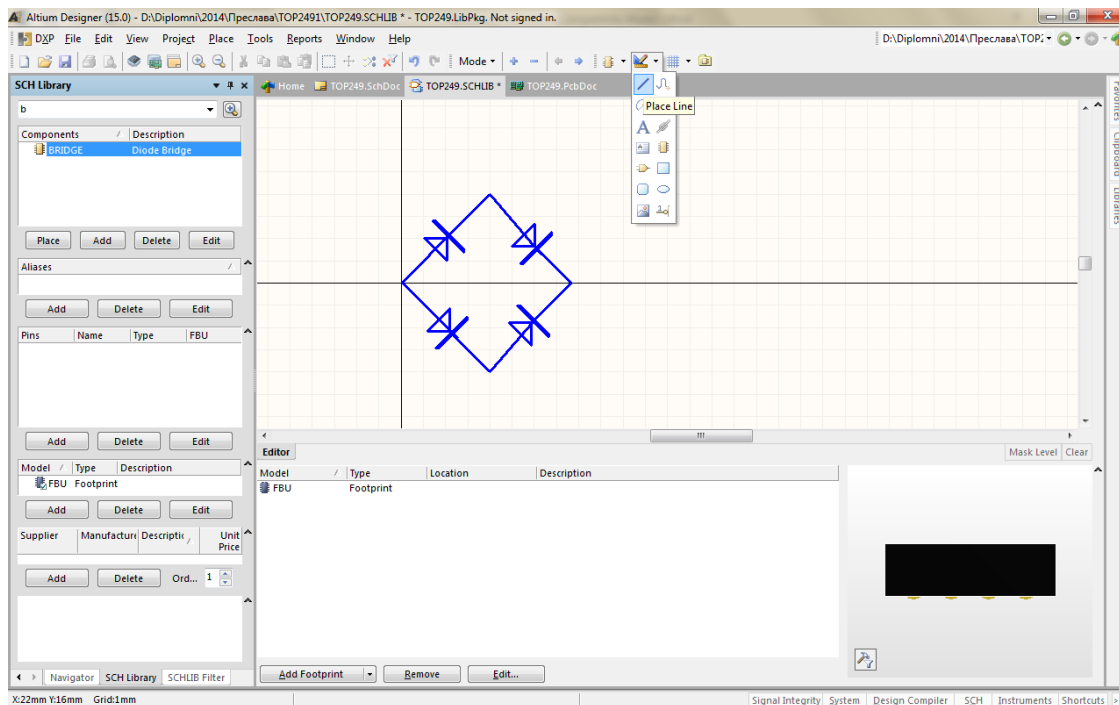


Фиг.9.3. Меню за създаване на нов компонент.





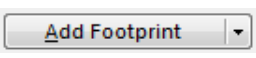
Фиг.9.4. Задаване име на компонента.

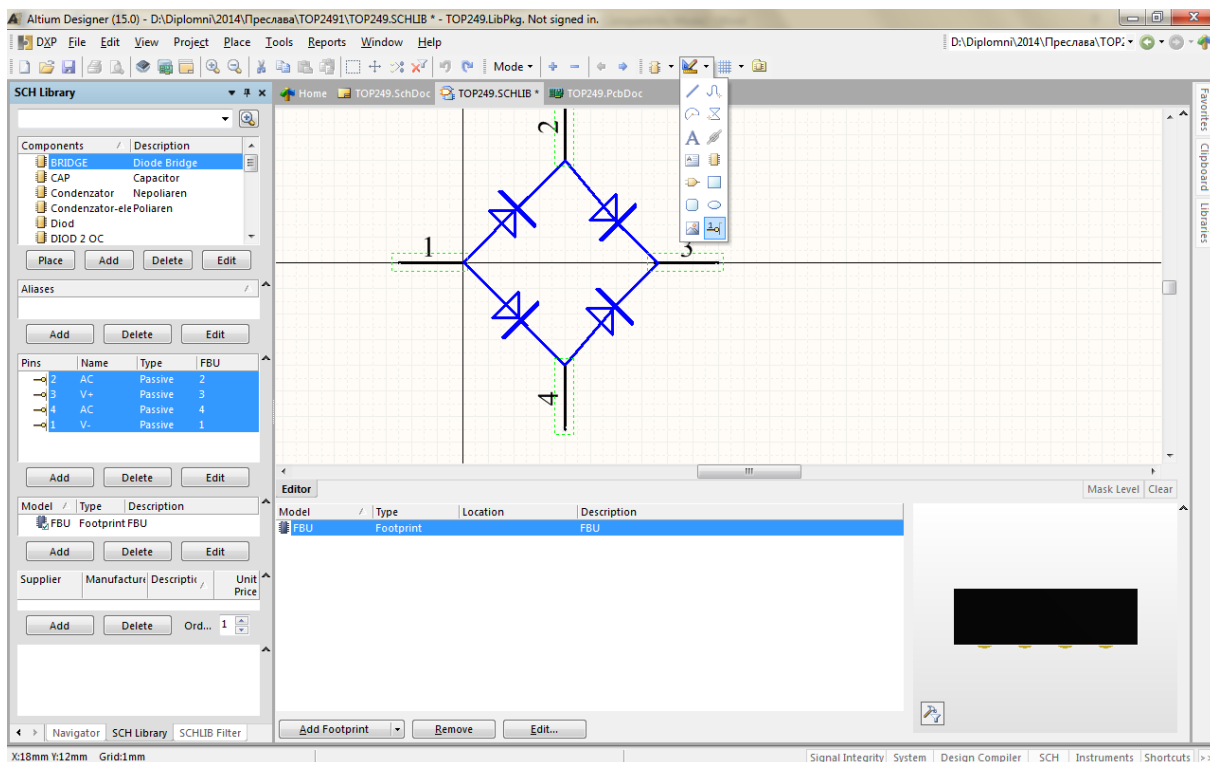
Първата стъпка е да се даде име на елемента, в случая е Bridge, защото елемента е диоден мост по схема „Грец“ – фиг.9.4, а след което се изчертава и самия елемент с помощта на инструментите за чертане от меню Place или от набора инструменти означени с .



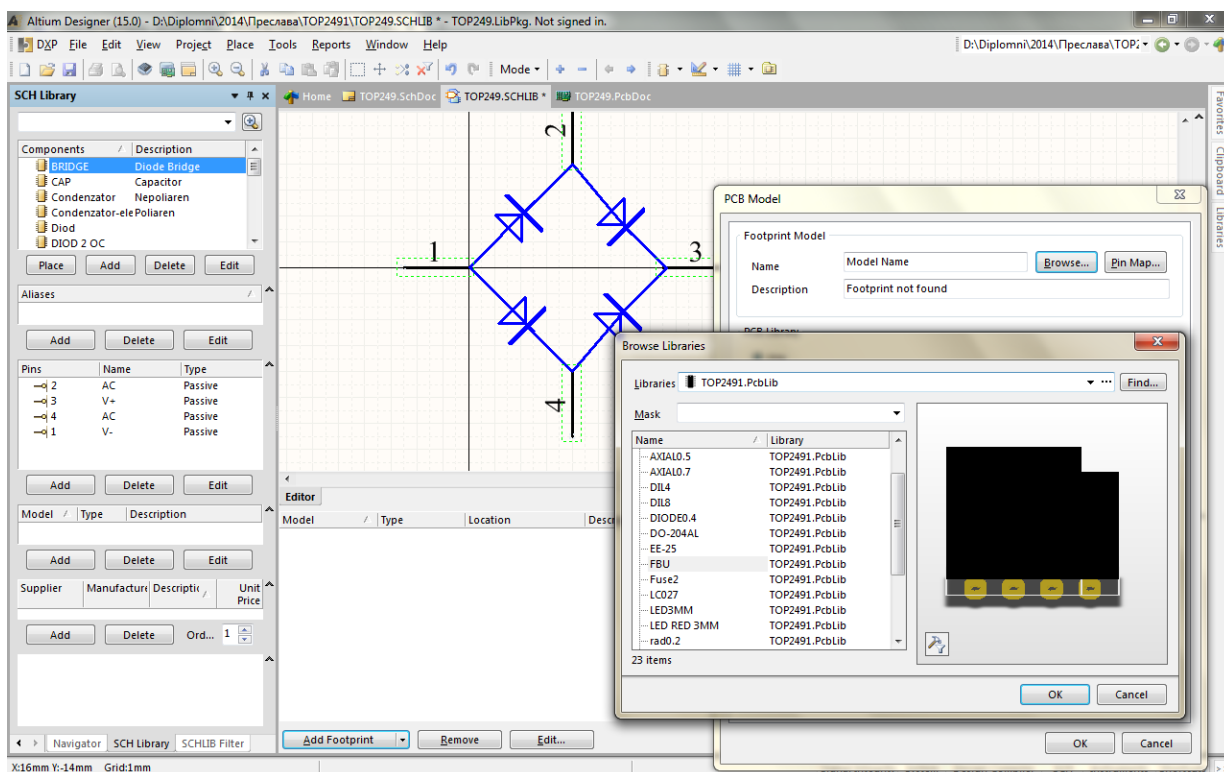
Фиг.9.5. Създаване на символа на компонента.

В случая е използван инструментът линия – Place/Line или , като се работи по растерната мрежа /Grid/, която предварително е настроена в Tools/Document options – metric, след което с натискане на G се избира растер Grid: 1 mm.

Изводите на елемента се поставят с  или Place/Pin. Следващата стъпка е да се постави подходящ корпус footprint, с бутон  от съществуваща PCB библиотека.

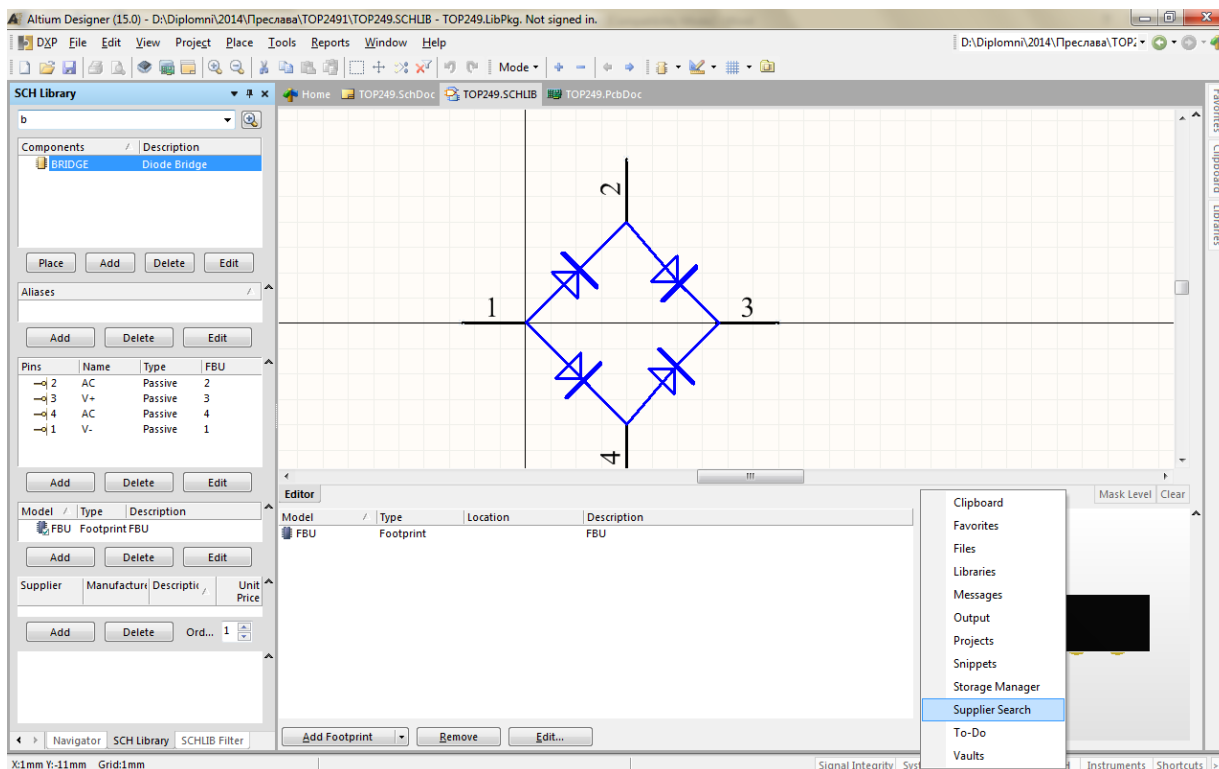


Фиг.9.6. Поставяне на присъединителни изводи.

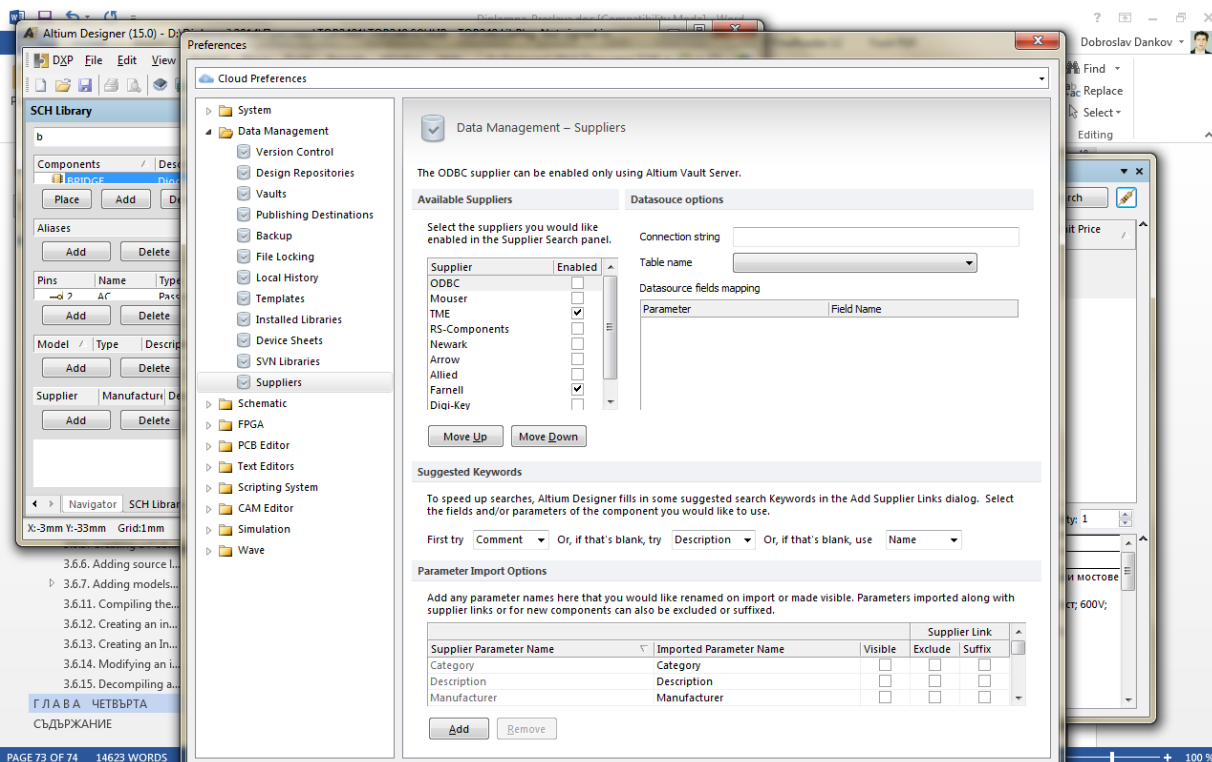


Фиг.9.7. Поставяне на подходящ 3D модел.

Ако няма подходящ корпус се създава нов, като се имат предвид геометричните размери на елемента, описани в техническата му документация от фирмата производител. Избира се и фирма доставчик от възможните дистрибутори на електронни компоненти – фиг.9.9 и 9.10.

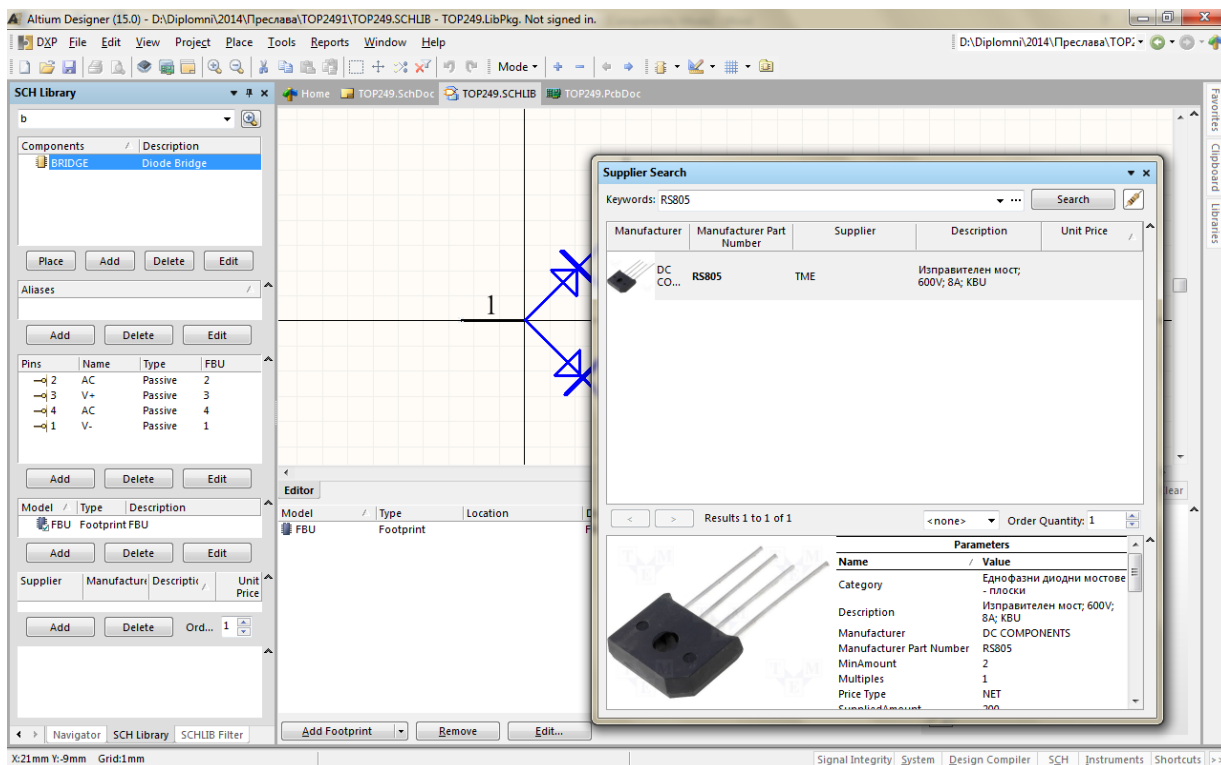


Фиг.9.8. Търсене на доставчик.

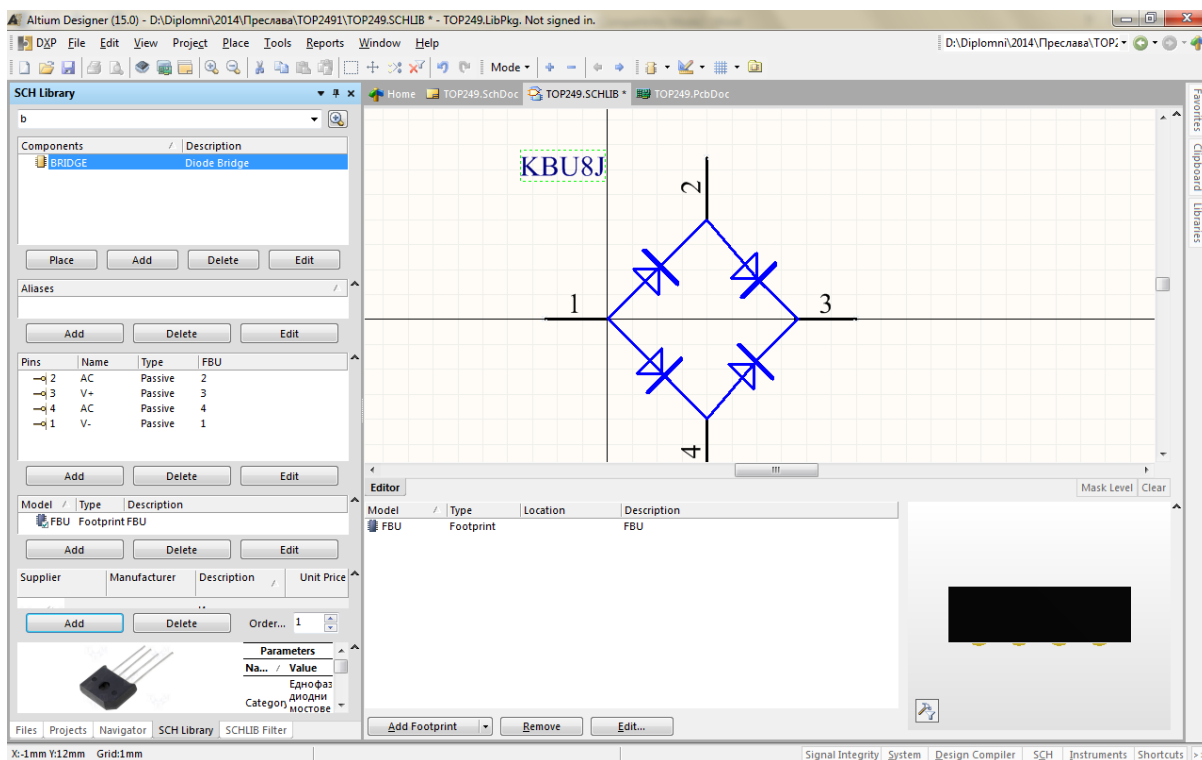


Фиг.9.9. Избиране на доставчик.

Тъй като избрания доставчик предлага компонента RS805 под името KBU, което е по-разпространено, елемента окончателно се преименува на KBU8J фиг.9.10-9.11.



Фиг.9.10. Избиране на номенклатурен компонент.

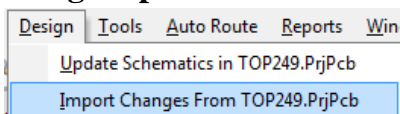


Фиг.9.11. Окончателен вид на компонента KBU8J.

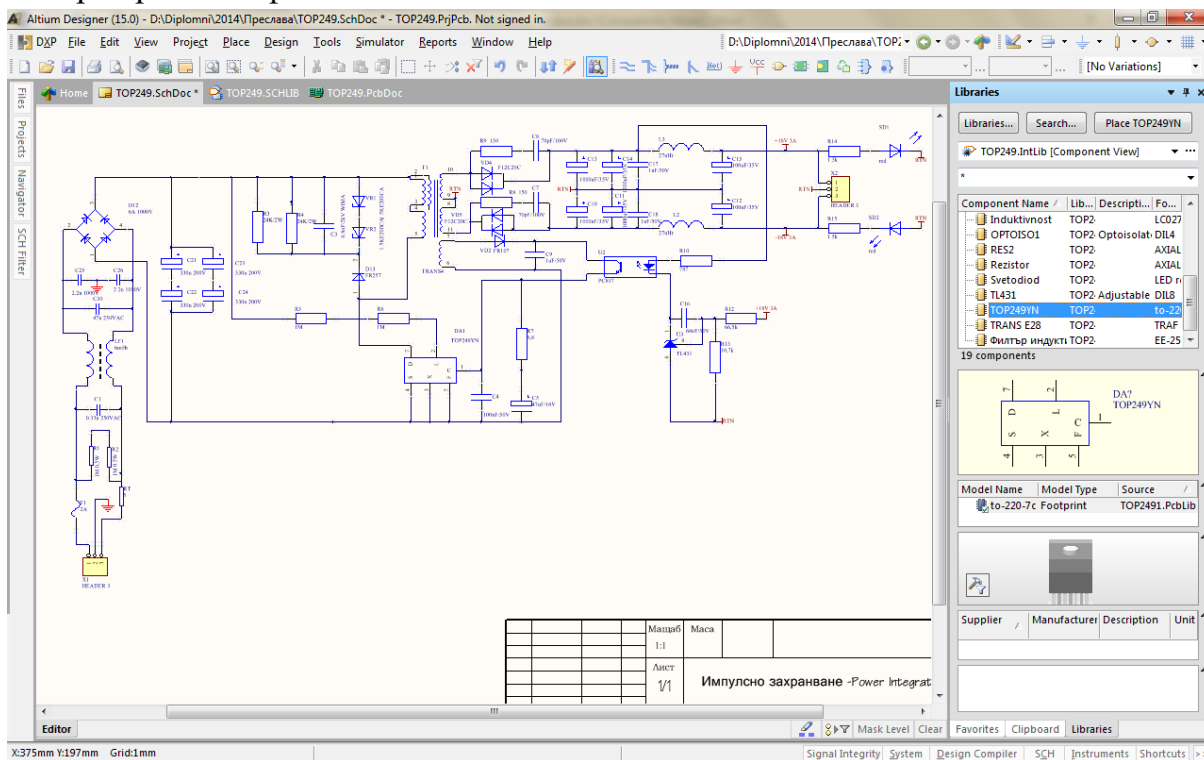
Останалите елементи от библиотеката необходими за проектирането на схемата се изчертават по подобен начин.

**4.3. Въвеждане на принципна електрическа схема и изработка на печатна платка в Altium Designer.**

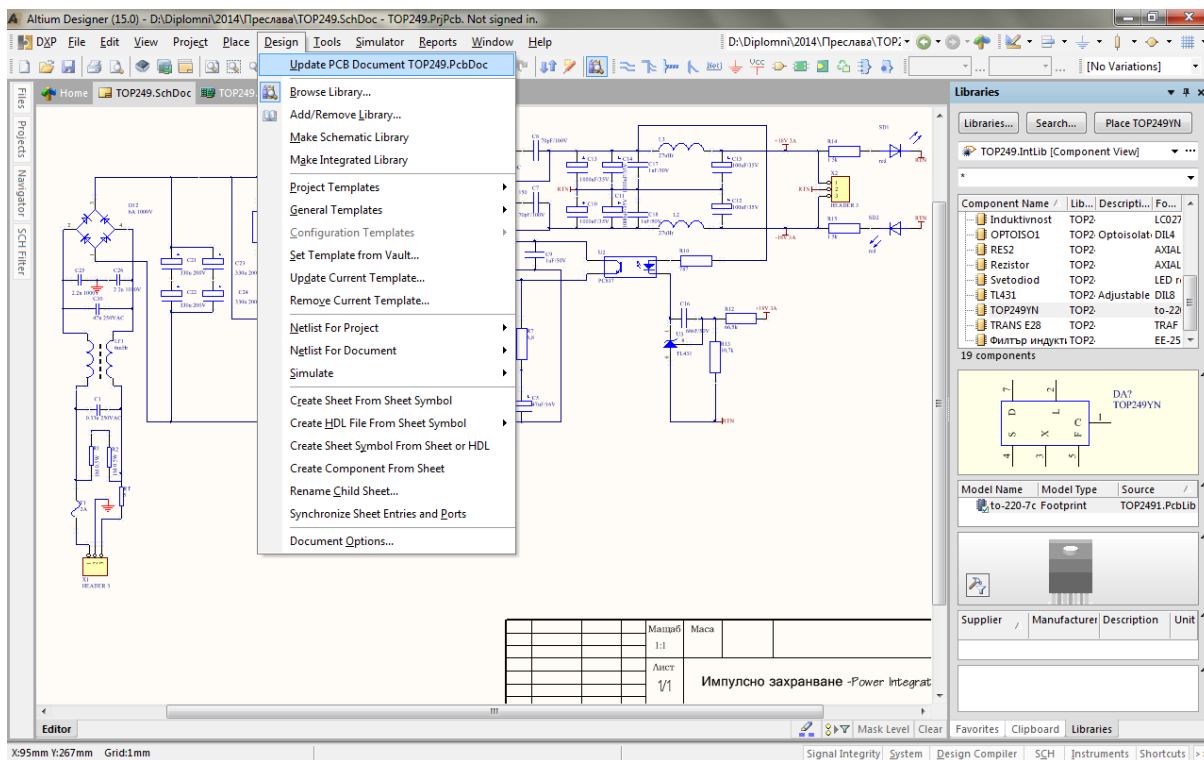
Въвеждането на схемата става като се използва предварително заредената библиотека с елементи за схемотехническо проектиране, както е показано на фиг.9.12. Елементите се опроводяват с инструмента  или place/wire. След въвеждането на схемата се пристъпва към проектиране на печатната платка. Самото проектиране може да се извърши като се използва wizard от панела Files -  PCB Board Wizard... или непосредствено, след което обаче е необходимо ръчно да се дефинира очертанието на платката, като се изчертаят границите в слоя keep-out layer, а след това с помощта на Design/Board shape/Define from selected objects да се предефинират. След това се връщаме в схемата и изпълняваме командата Design/Update PCB или от редактора за проектиране на печатни платки изпълняваме



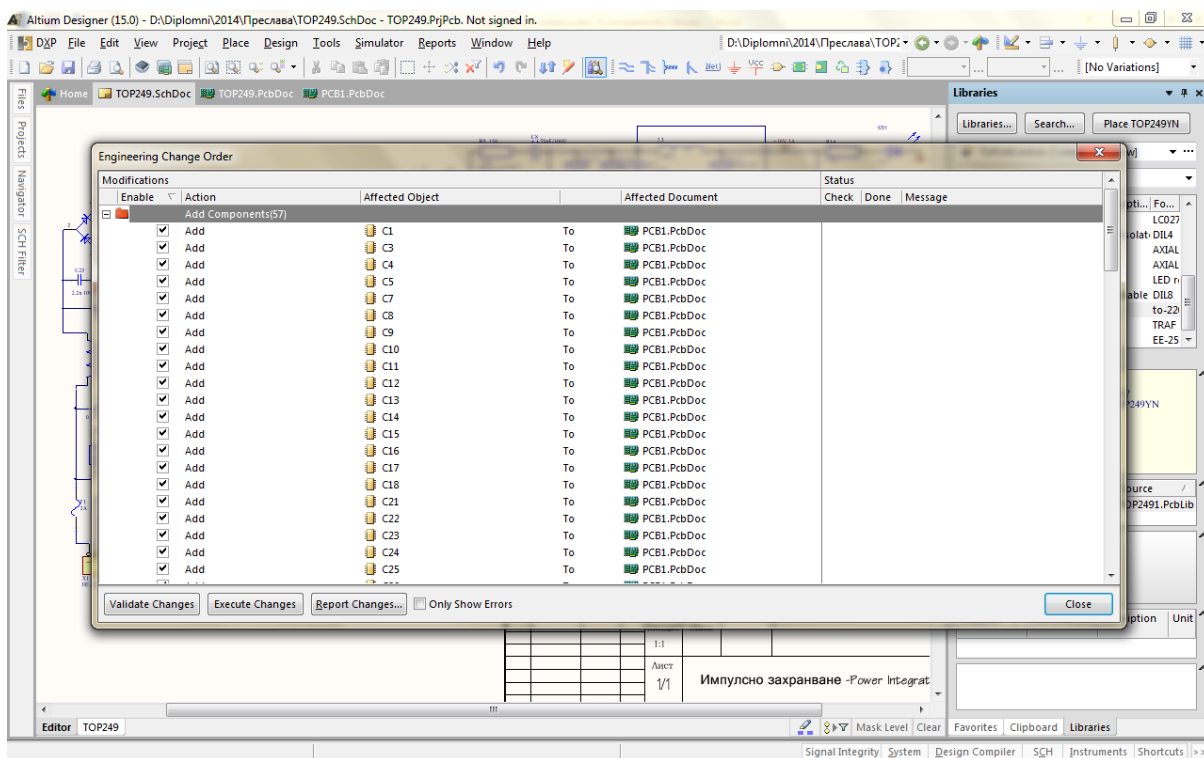
- Фиг. 9.13. В резултат на това се появява прозореца Engineering Change order – фиг. 9.14 след което се натиска бутона Validate changes – фиг. 9.15. Протича проверка на чертожните правила, като се индицира в зелено или червено при грешка – фиг.9.16.



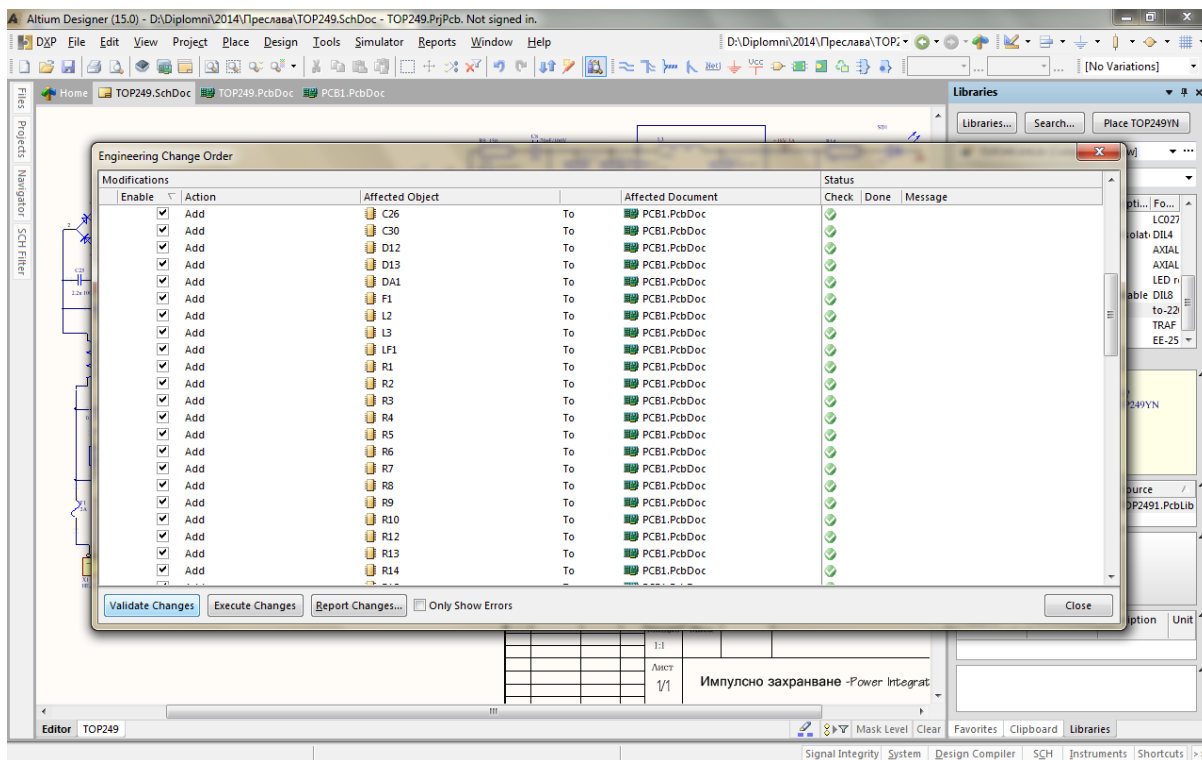
Фиг.9.12. Схема на импулсното захранване с TOP249 изчертана по БДС.



Фиг.9.13. Прехвърляне на информацията за схемата към PCB частта.

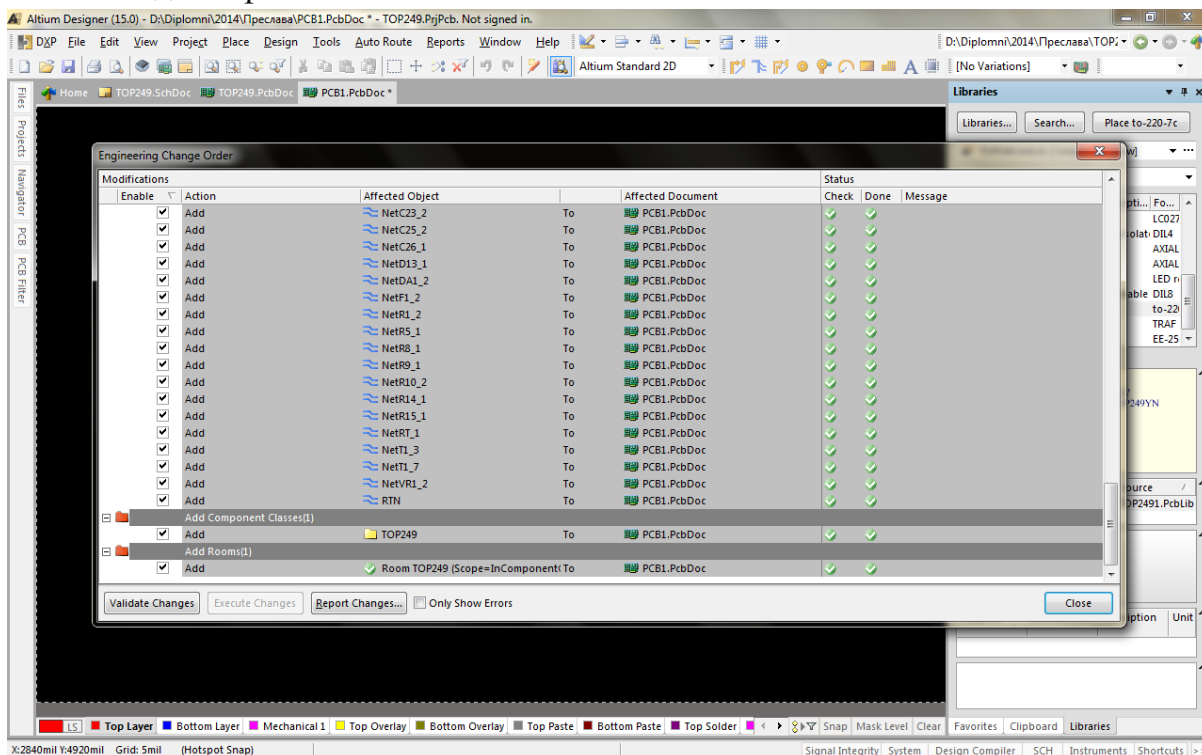


Фиг.9.14. Прозорец на Engineering Change order.



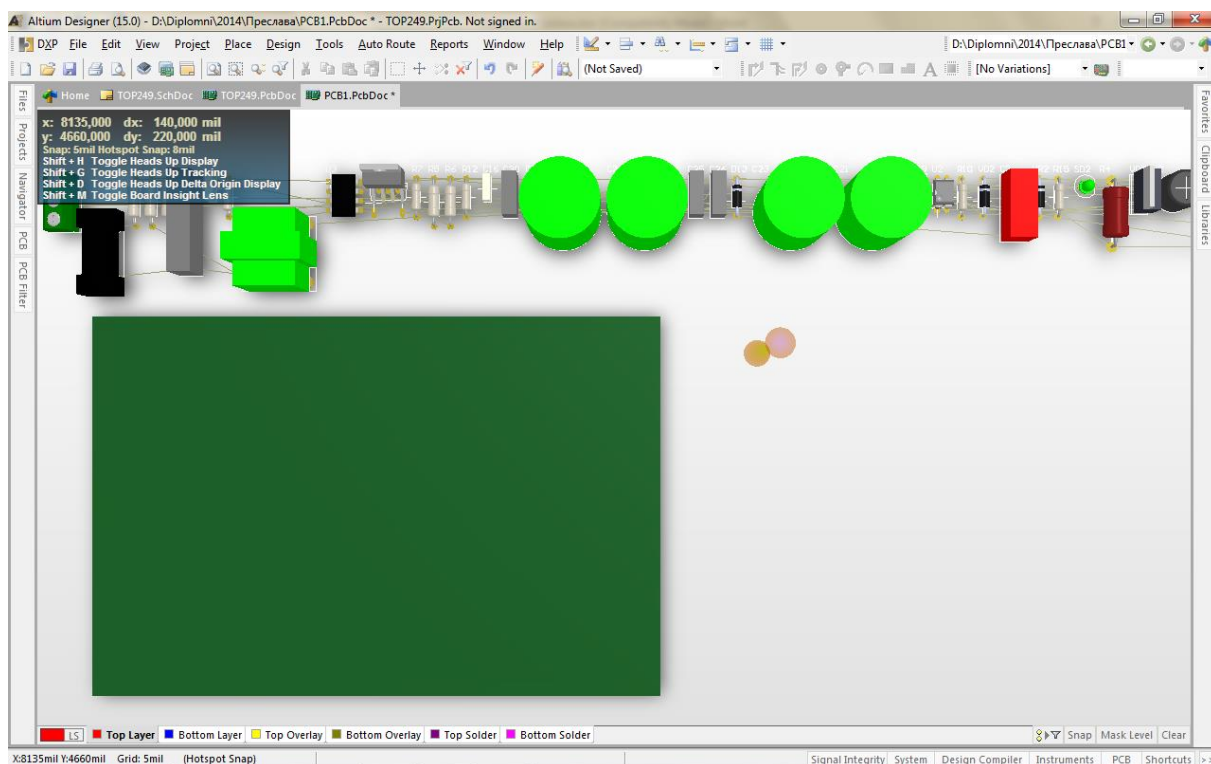
Фиг.9.15. Прозорец на Validate changes.

След края на проверката автоматично се стартира редактора на печатни платки като елементите от схемата под фолмата на отпечатъци на корпусите се разполагат около очертанията на платката. Ако библиотечните елементи имат и 3D модели се получава изгледа от фиг.9.17.



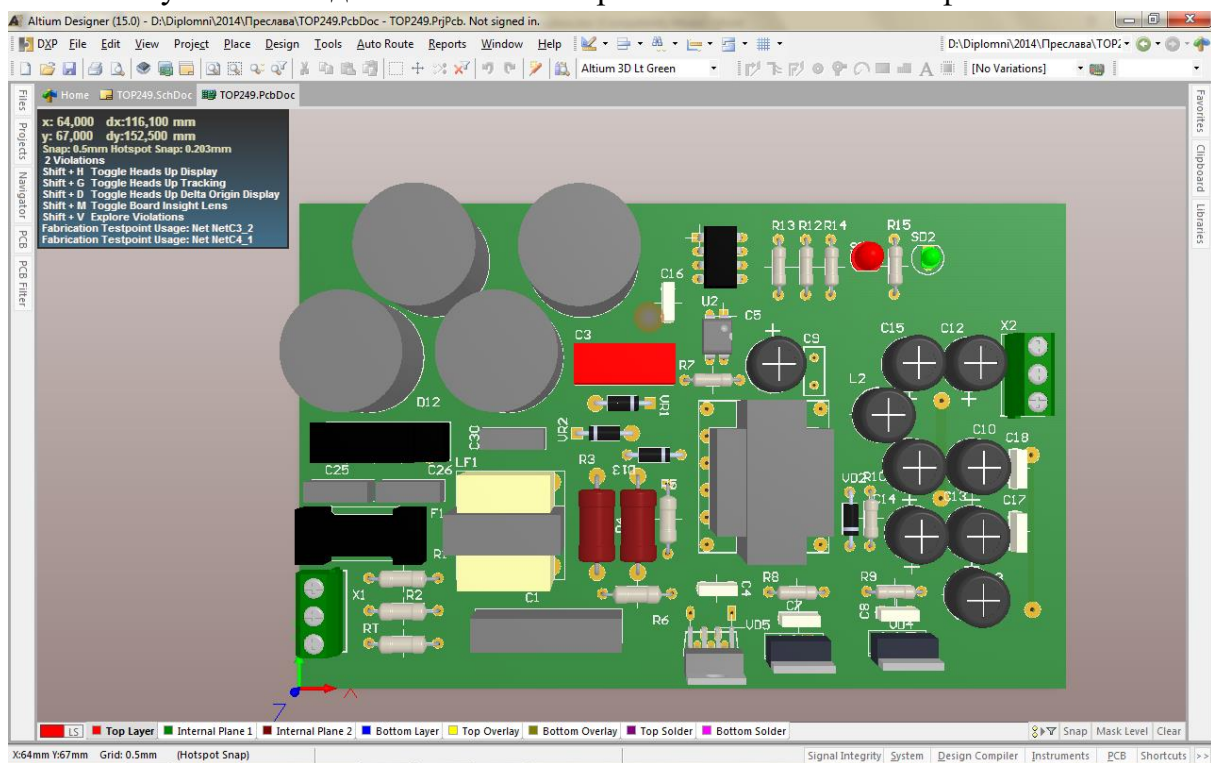
Фиг.9.16. Прозорец от проверката за грешки.



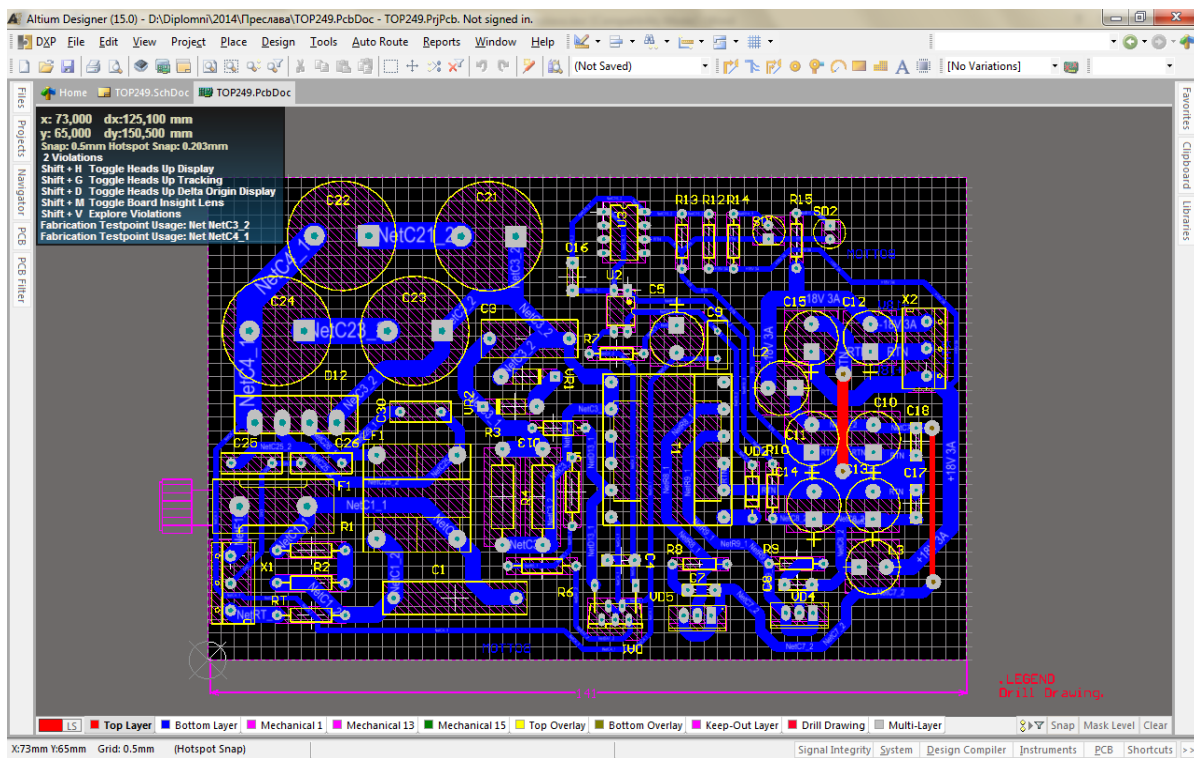


Фиг.9.17. Печатна платка и елементи на импулсното захранване с TOP249 в 3D.

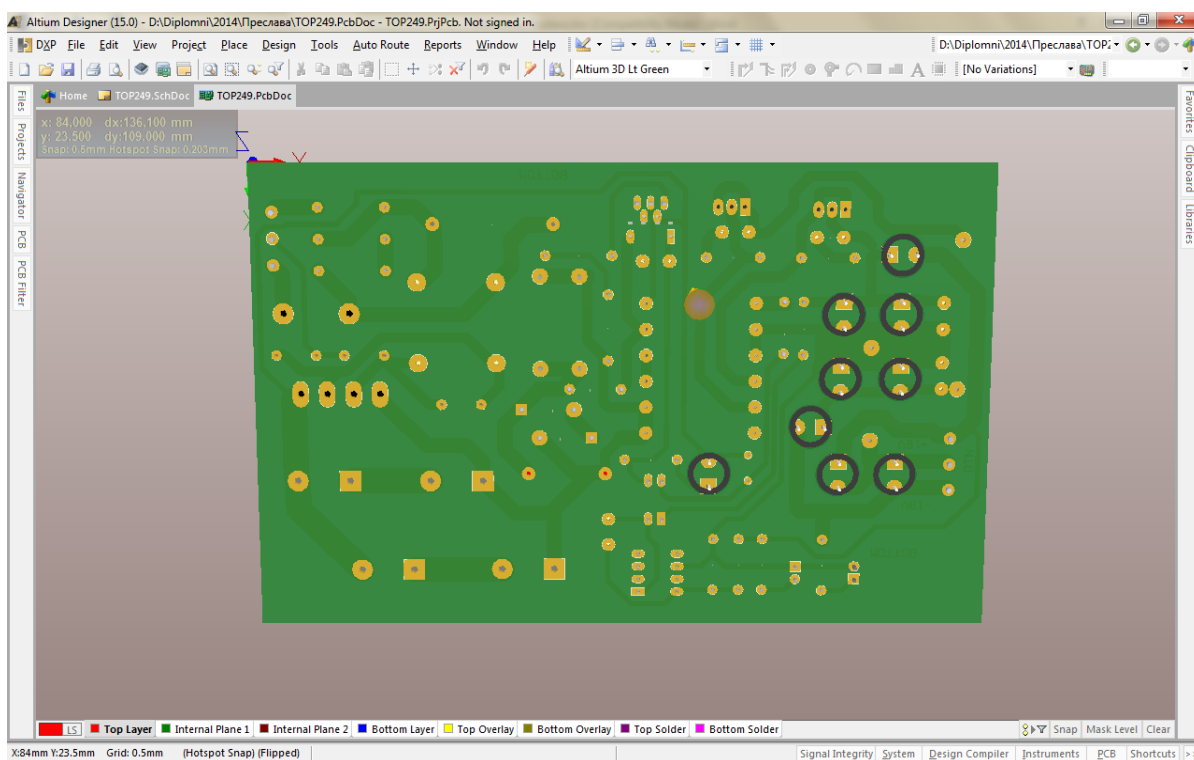
След което елементите се разполагат - фиг. 9.19 и се опроводяват - фиг.9.19. В резултат се получава изглед на платката от произволен ъгъл в 3D – фиг.9.20-9.21.



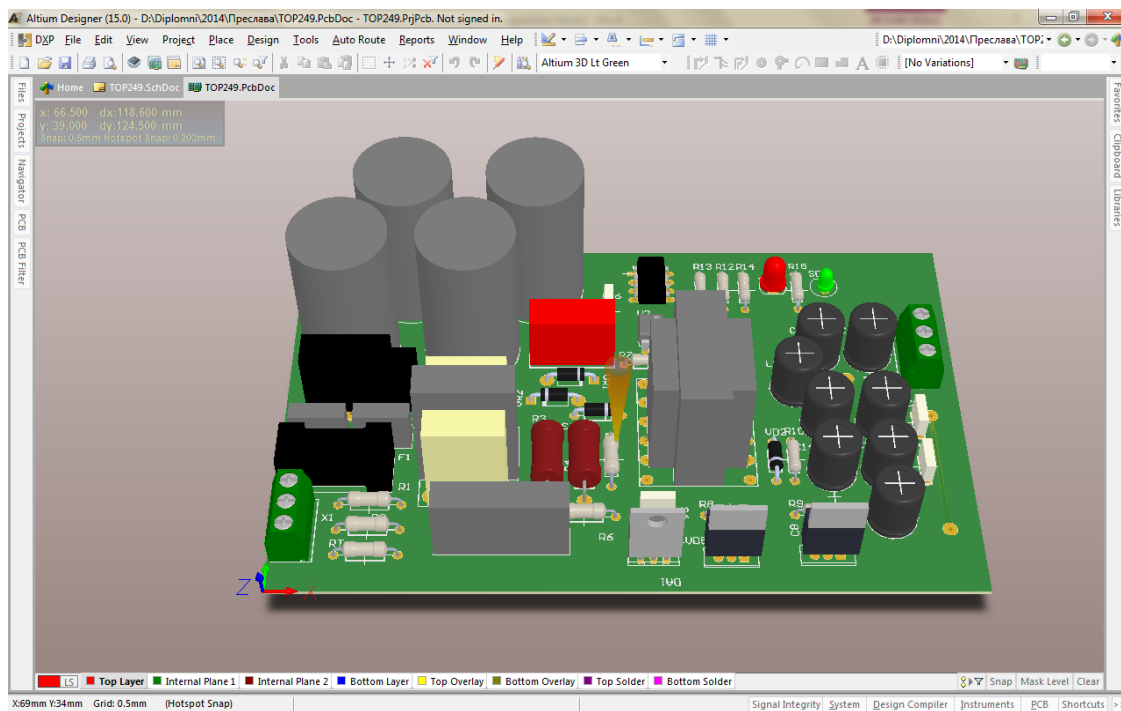
Фиг.9.18. Разполагане на елементи върху печатната платка в 3D.



Фиг.9.19. Опроводяване на печатната платка.



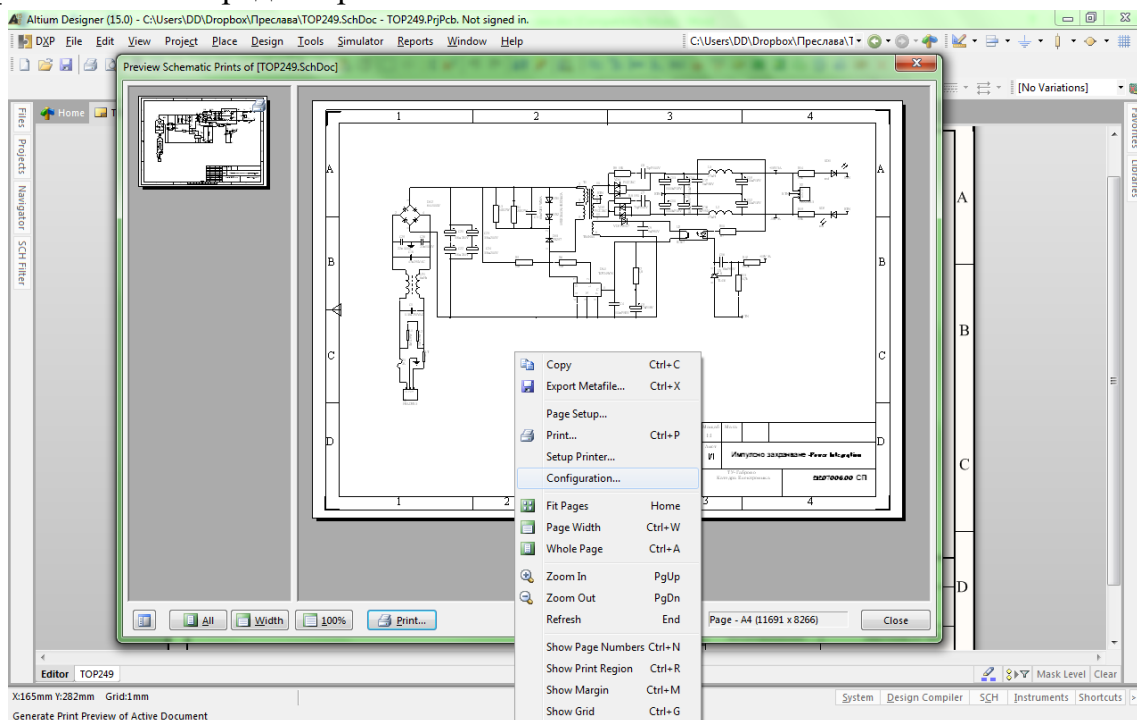
Фиг.9.20. Изглед от страна спойки на печатната платка в 3D.



Фиг.9.21. Изглед от страна елементи на печатната платка в 3D.

#### 4.4. Изработка на конструкторска документация в Altium Designer.

За разработката на конструкторска документация е необходимо да се използват предварително изчертаните шаблони, които са заредени в папката Templates - C:\Users\Public\Documents\Altium\ADXX\Templates за формати A4 и A3, съответно A3\_ISO.SchDot и A4\_ISO.SchDot за схемотехническия редактор и A4\_ISO.PcbDoc, A3\_ISO.PcbDoc за редактора на печатни платки.



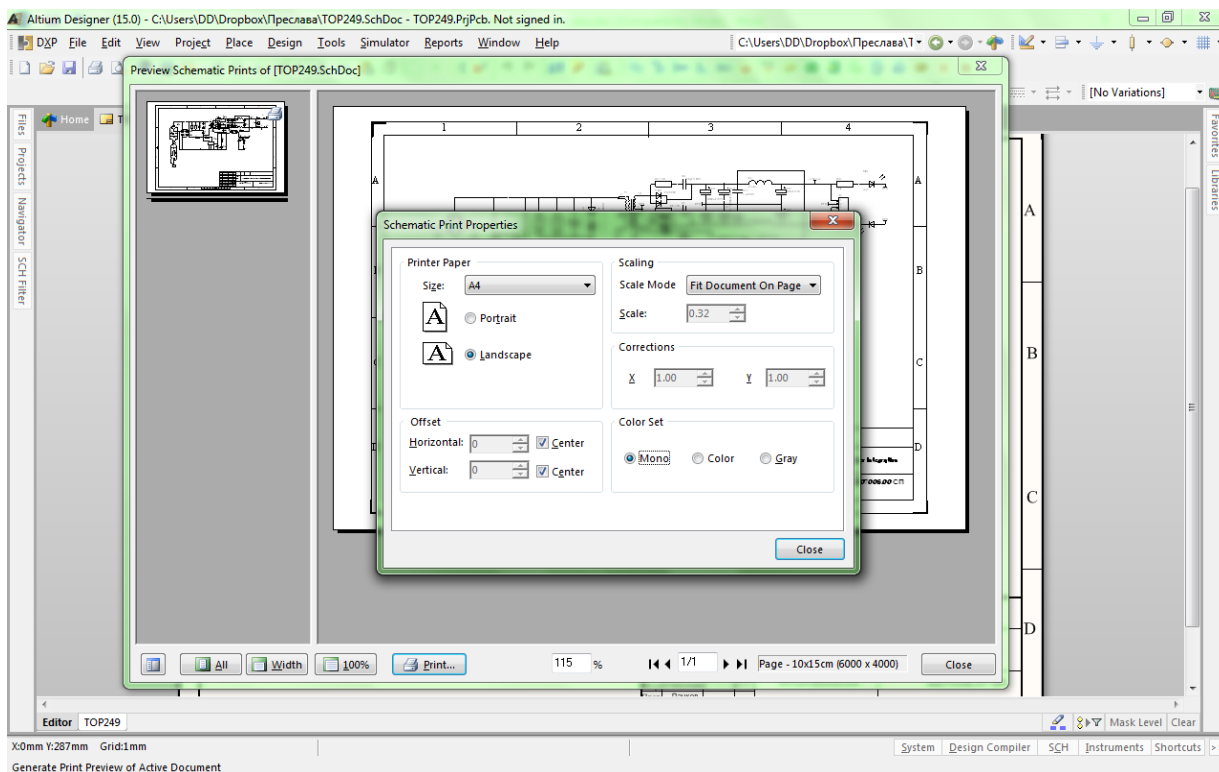
Фиг.9.22. Изглед от Print preview за разпечатване на схемата.

Форматите са достъпни в папката BDS Templates от адреса: [https://drive.google.com/drive/folders/1-EB9G5Ga6f2NEIJrG-IVNam\\_Cq9Wx\\_yy?usp=sharing](https://drive.google.com/drive/folders/1-EB9G5Ga6f2NEIJrG-IVNam_Cq9Wx_yy?usp=sharing)

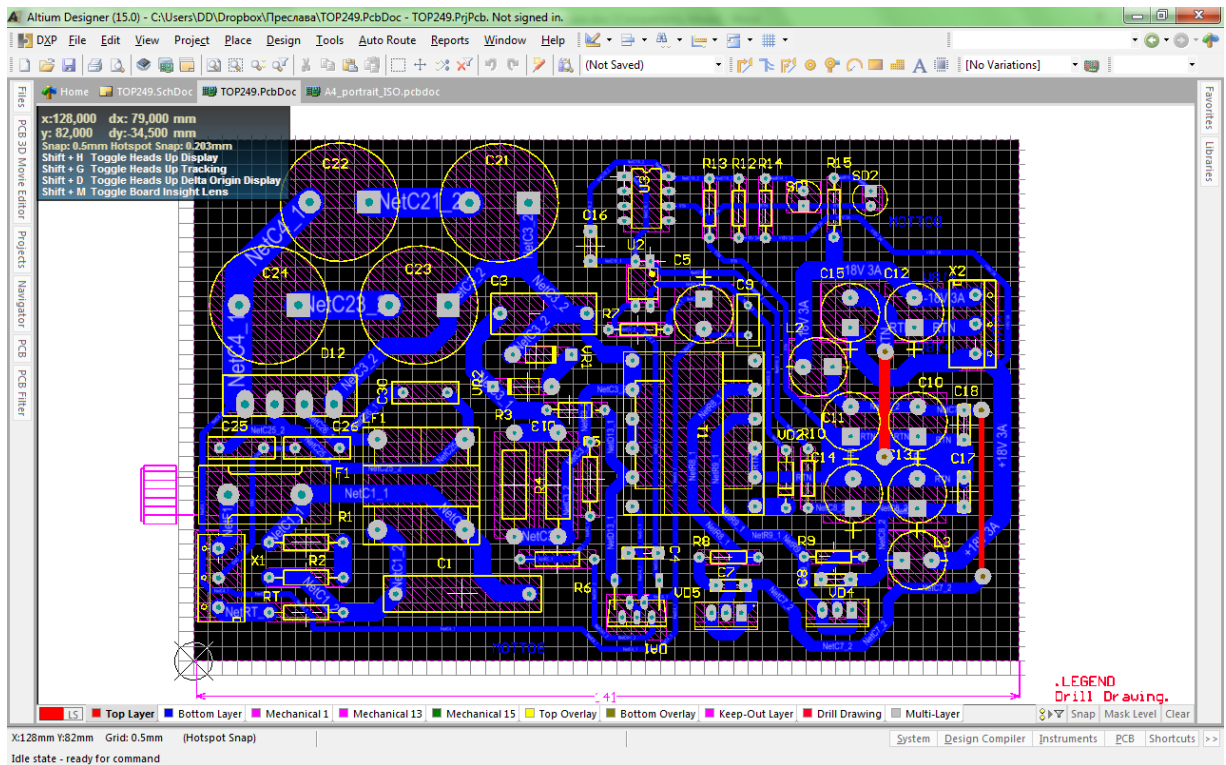
При разработка на документацията на схемата се изпълнява командата **File\Print preview** и се появява прозореца от фиг.9.22.

Преди самото разпечатване е необходимо да се конфигурира страницата за разпечатване като се избира формата на страницата за принтера и разпечатване в черно и бяло за по-голяма контрастност на схемата за документирание – фиг.9.23. При разпечатване на платката е необходимо предварително тя да се прехвърли в стандартния формат с настройки за разпечатване по слоеве. Друга важна особеност е да се избере мащабиране еднакво или близко, посочено на чертожния лист от подпрозореца Scaling. За да се прехвърли платката в стандартен формат е необходимо да се извършат следните стъпки:

1. Копират се всички обекти от платката, включително олазмеряванията направени в слоя Mechanical1 – фиг.9.24 /копирането се извършва през клип борда но след командата **Edit>Copy** или **Ctrl+C**, трябва да се посочи някой от селектираните обекти с показателя на мишката.

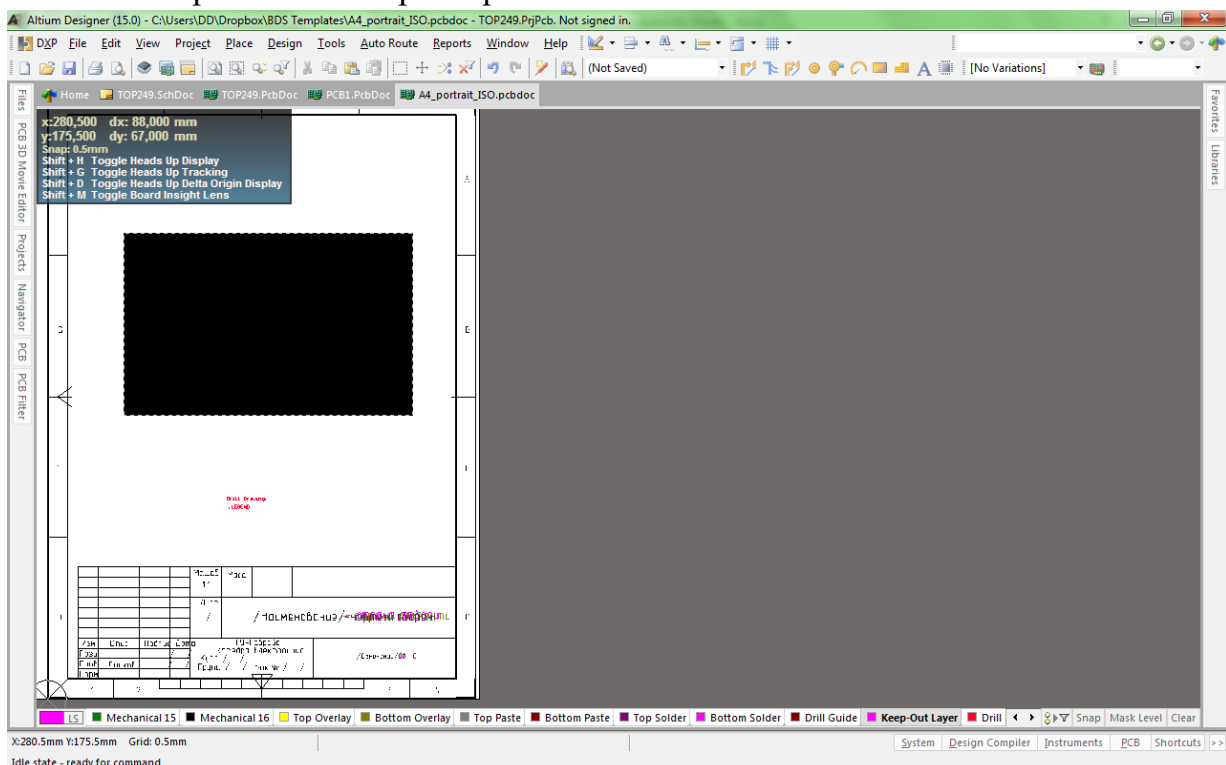


Фиг.9.23. Изглед от Page setup преди разпечатване на схемата.

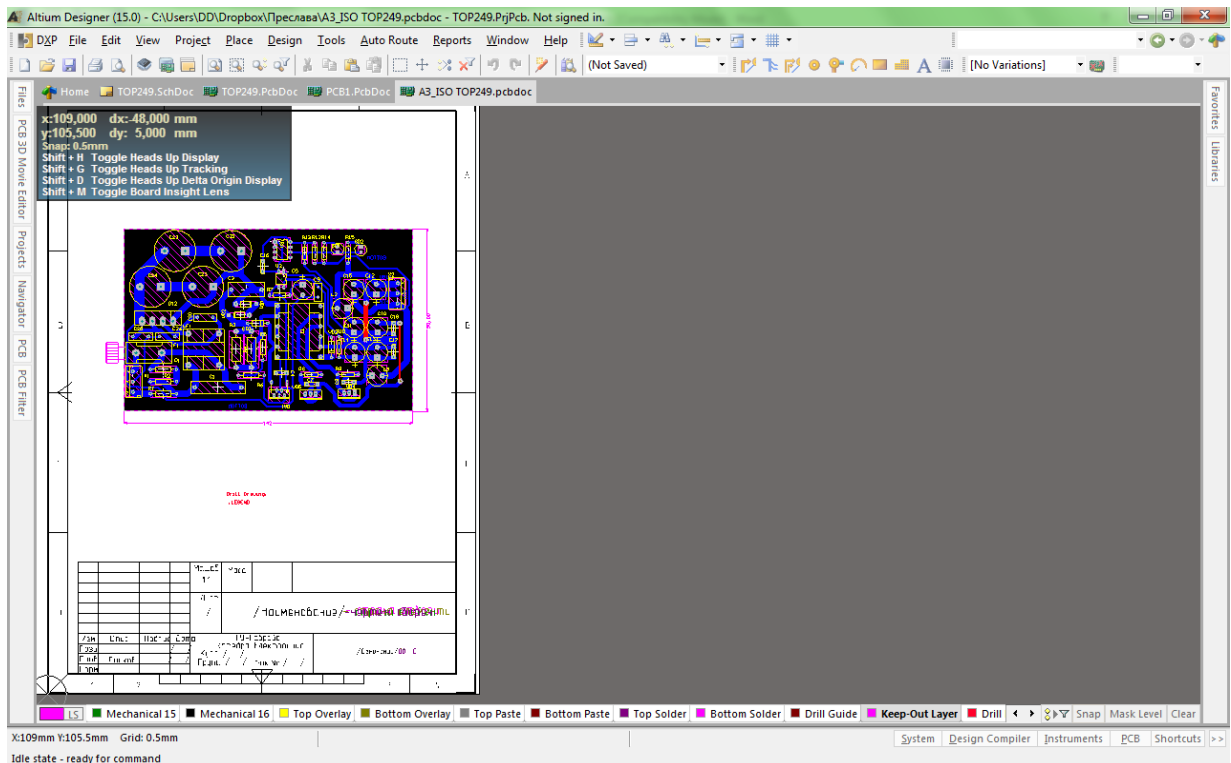


Фиг.9.24. Копиране на завършената платка с размерителните линии.

2. Извиква се стандартната страница A4\_ISO.PcbDoc – фиг.9.25 или A3\_ISO.PcbDoc при по-големи размери на платката.

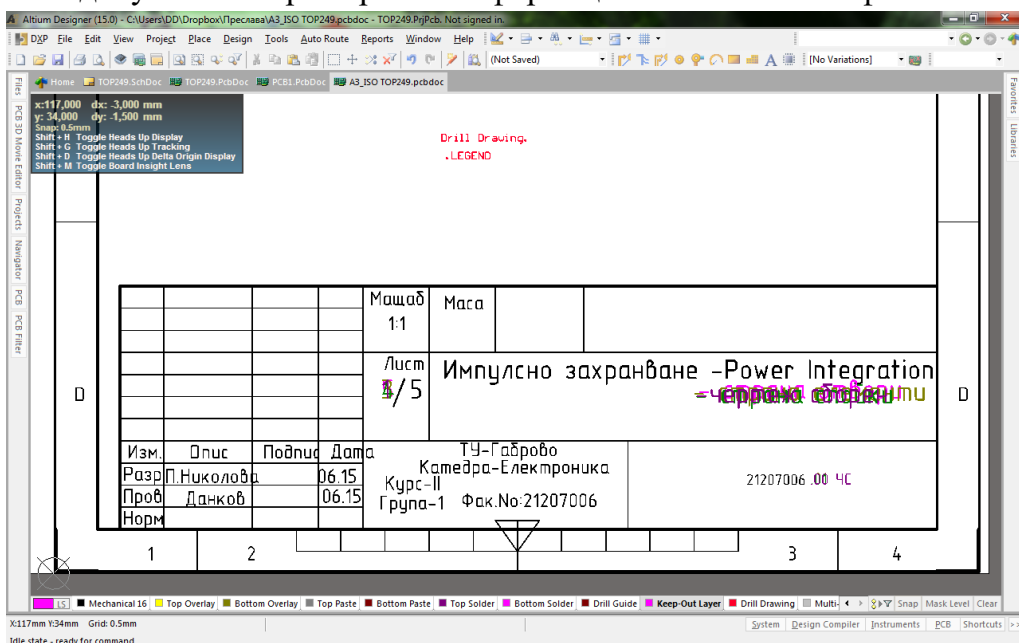


Фиг.9.25. Изглед на стандартна страница от файла A4\_ISO.PcbDoc.



Фиг.9.26. Изглед на платката във файла A4\_ISO.PcbDoc.

3. Копира се съдържанието на клипборда в стандартната страница с **Edit>Paste** /Ctrl+V/. Тъй като размерите на платката са различни от тези на стандартната страница е необходимо префинирането им. Това става, като се селектира очертанието на платката в слоя **Keep overlay** и се изпълни командата **Design>Board Shape>Define from selected object**. За да остане файла шаблонен с командата **File>Save as** се записва файла с платката в директорията на проекта, след което се отваря отново и се вмъква в текущия проект. След което се пристъпва към попълване на таблицата на документа с примерната информацията показана на фиг.9.27.



Фиг.9.27. Таблица на документа във файла A4\_ISO TOP249.PcbDoc.

За да се генерират всички необходими документи е необходимо да се направят следните настройки в Altium Designer:

1. **Чертеж сборен** се генерира от файла с платката като от конфигурационния прозорец на Final Artwork Prints – фиг.9.30 се настройва слой Top Silkscreen Overlay, който трябва задължително да съдържа слоевете Top overlay, Keep out layer и Mechanical2.

2. За схема принципна се разпечатва директно схемата със стандартен формат, при положение, че са използвани шаблоните A3\_ISO.SchDot и A4\_ISO.SchDot – фиг.9.22.

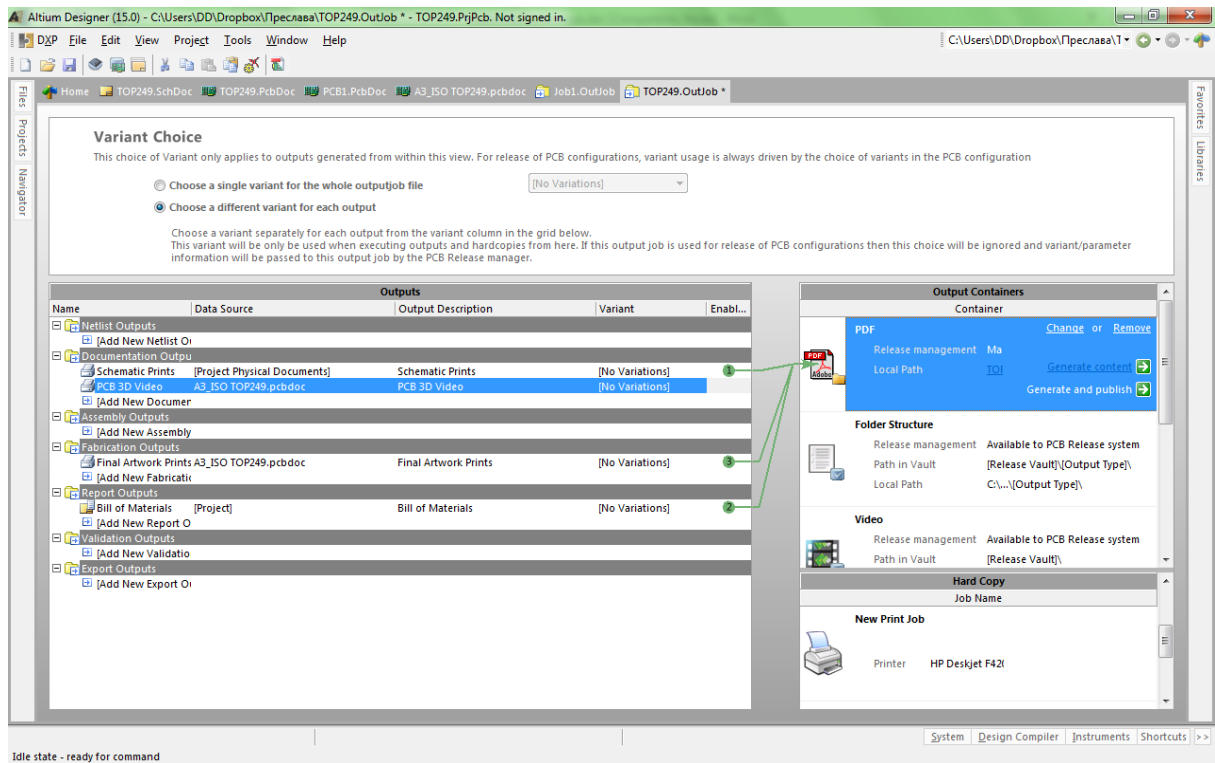
3. За генериране на спецификацията се използва командата от схемотехничния редактор **Report>Bill of material** при положение че се зареди като шаблон файла спецификация.xlt. При невъзможност за генериране на документа автоматично, от създадената таблица се копира информацията във файла Specifikazia.doc от директорията BDS Template, която съдържа освен споменатите файлове, така и библиотека със стандартни елементи и може да се изтегли от moodle.tugab.bg след регистрация в курса „Автоматизация на проектирането в електрониката“.

4. Страна елементи се генерира от изгледа за Top layer – фиг.9.30, който трябва задължително да съдържа слоевете Top layer, Keep out layer и Mechanical4. Трябва да се направят отметки върху Holes за да може при ръчно изработване на платката, отворите да играят ролята на центрове при разпробиване на заготовката за платката.

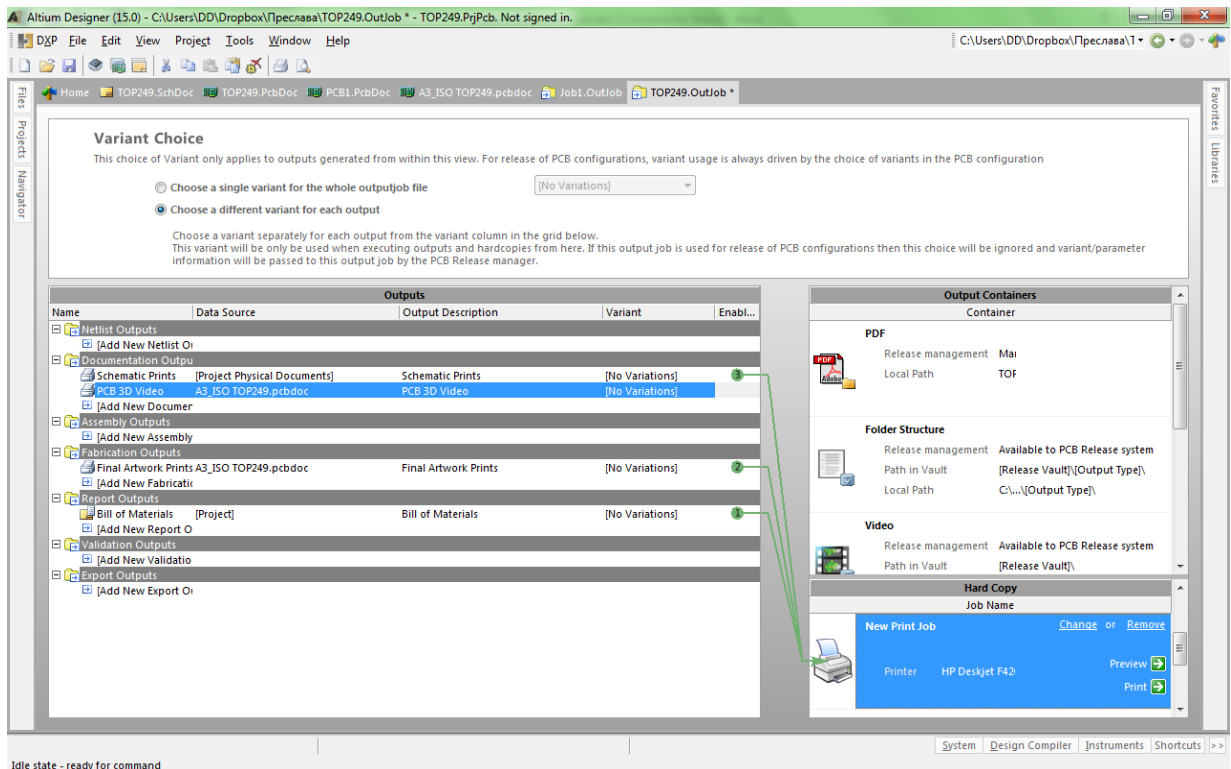
5. Страна спойки се генерира от изгледа за Bottom layer – фиг.9.30, който трябва задължително да съдържа слоевете Bottom layer, Keep out layer и Mechanical3. Трябва да се направят отметки върху Holes и Mirror, за да се обърне платката огледално за коректна изработка на фотошаблоните.

6. Страна отвори се генерира от изгледа за Drill Drawing – фиг.9.30, който трябва задължително да съдържа слоевете Drill Drawing, Keep out layer и Mechanical5. Трябва да се има в предвид че съгласно инструкциите Drill Drawing. и .LEGEND автоматично се генерира таблица на отворите, която се появява на мястото на гореспоменатите инструкции, така че тяхното положение трябва да се съобрази с разположението на платката.

След направените настройки може да се продължи генерирането на документите от конструкторската документация по два начина: при положение че нямаме инсталиран принтер се генерират \*.pdf файлове, които могат да се разпечатат на произволен компютър – фиг.9.28 или при положение, че имаме инсталиран принтер, документите се пренасочват за разпечатване – фиг. 9.29. Преди самата разпечатка е хубаво да се прегледат всички формати чрез Print Preview функцията, както е показано на фиг.9.30.

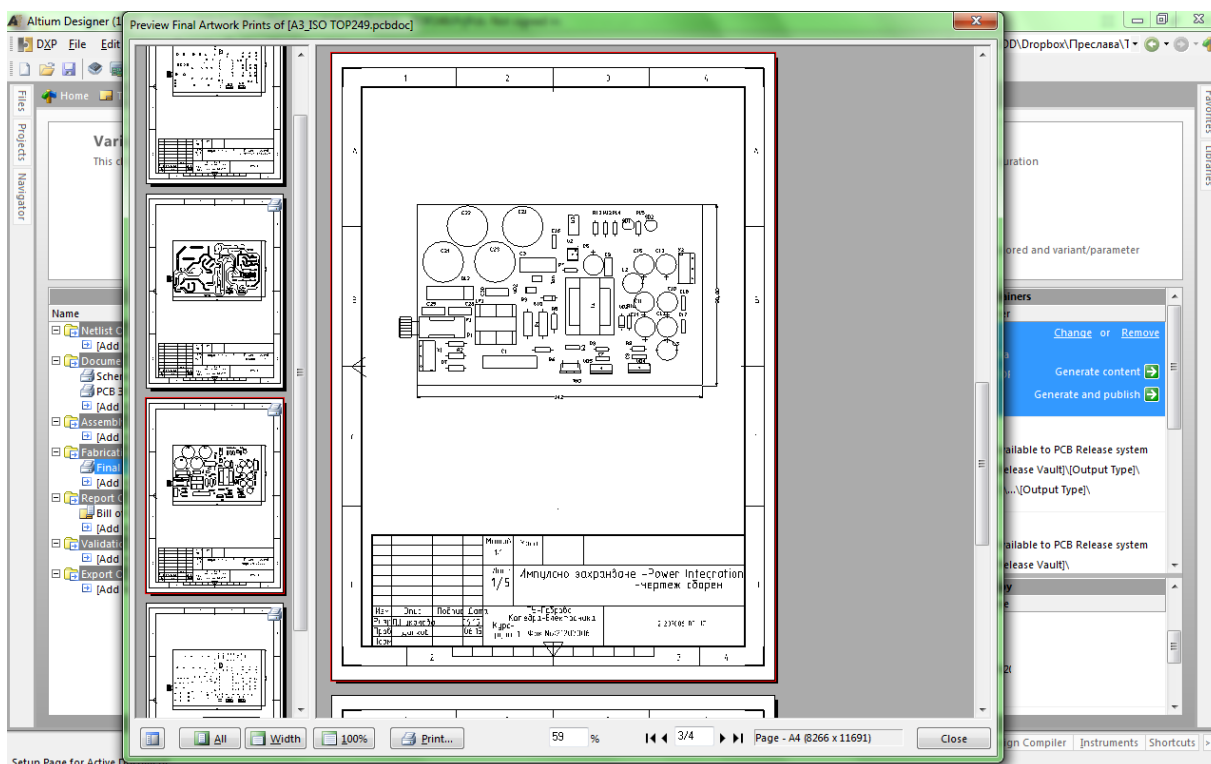


Фиг.9.28. Конфигурационен прозорец за генериране на PDF файлове.



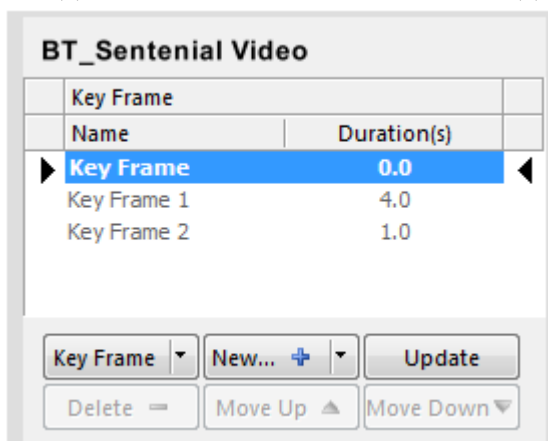
Фиг.9.29. Конфигурационен прозорец за директен печат.



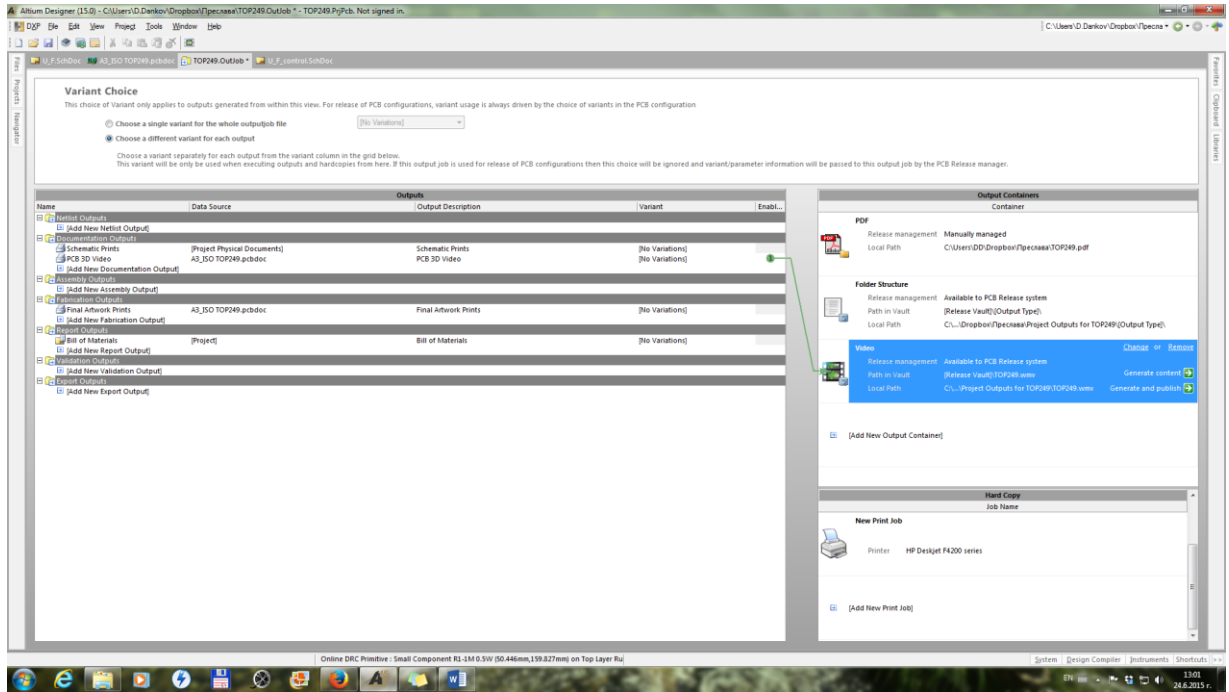


Фиг.9.30. Прозорец Print Preview на Final Artwork Prints.

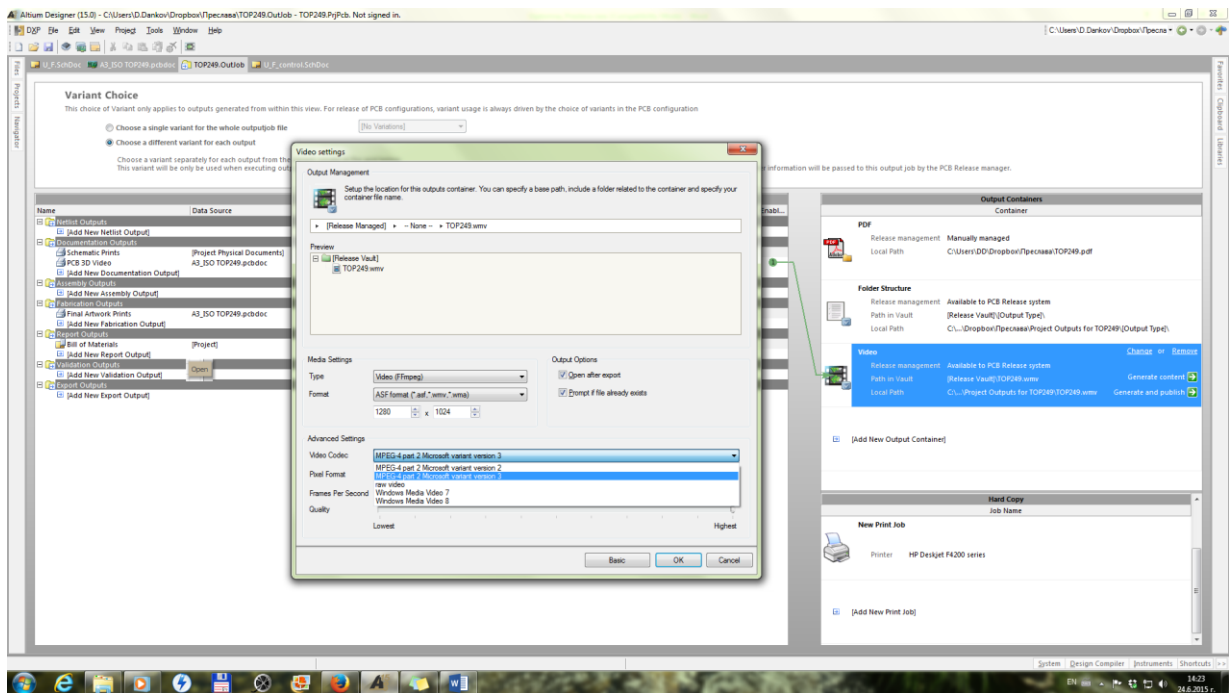
Новите версии на Altium Designer позволяват и генериране на видеоклип на 3D изгледа на платката. За целта трябва да се активира панела 3D Movie Editor System от бутона **PCB** - **System Design Compiler Instruments PCB Shortcuts** най-отдолу вляво в прозореца на PCB редактора или с командата **View » Workspace Panels » PCB » PCB 3D Movie Editor**. Задават се отделните части на клипа с изгледи - key frames:



Продължителността на всеки изглед на платката може да се променя, като Altium Designer автоматично свързва изгледите при компилиране на видеоклипа – фиг.9.31. Предварително се правят настройки за: видеоформат, начин на компресия, резолюция, кадри в секунда и др., показани на фиг.9.32.



Фиг.9.31. Прозорец за генериране на видеоклип.



Фиг.9.32. Прозорец за настройка на видеоклип.

# ЛАБОРАТОРНО УПРАЖНЕНИЕ №10

## ВРЪЗКА МЕЖДУ ДРУГ ЕСAD СОФТУЕР И ALTIUM DESIGNER

### 1. Теоретична обосновка.

#### 1.1. Общи сведения за съветника за импортиране Import Wizard.

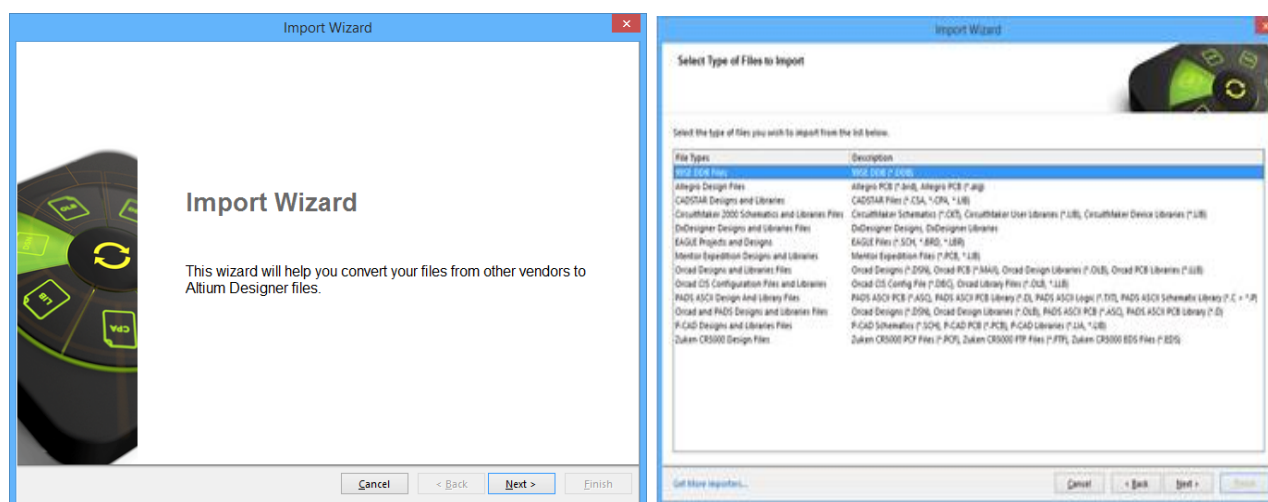


Съветникът за импортиране бързо и лесно ще преобразува вашите файлове за проектиране от други доставчици във файлове на Altium Designer. Съветникът ви превежда през процеса на импортиране, като обработва както схемите, така и печатните платки на проекта, а също и управлява връзката между тях.

За да използвате технологиите за импортиране, налични в Altium Designer, трябва да инсталирате съответната функционалност като част от самата платформа Altium Designer. Основната функционалност за проектиране за вашата инсталация може да бъде променена по всяко време след инсталацията и директно от изгледа Extensions & Updates (**DXP\ Extensions and Updates**). От страницата Инсталирани щракнете върху контролния бутон Конфигуриране в горния десен ъгъл на областта Платформа. По този начин се получава достъп до страницата Configure Platform (Конфигуриране на платформата), която представя основния набор от функции за софтуера и е идентична по съдържание с тази, която се намира на страницата Select Design Functionality (Избор на функционалност за проектиране) в инсталатора на Altium Designer. Активирайте необходимата функционалност в областта Importers и Export на тази страница.

#### 1.2. Използване на съветника за импортиране

Съветникът за импортиране се стартира, като се щракне върху File\Import Wizard от ГЛАВНОТО МЕНЮ.



#### Навигация на съветника

- Щракнете върху Cancel, за да затворите съветника за импортиране.
- Щракнете върху Back, за да преминете към предишния екран.
- Щракнете върху Next (Напред), за да преминете към следващия екран.

- Щракнете върху Finish (Завърши), за да затворите съветника за импортиране. Тази опция е налична само на последната страница на съветника.

Избор на типа на файловете за импортиране

Използвайте тази страница на съветника, за да изберете типовете файлове, които искате да импортирате в Altium Designer. Съветникът за импортиране може да се използва за импортиране на следните типове файлове за проектиране:

Типове файлове/Описание

Protel 99SE DDB файлове/99SE DDB (\*.ddb)

Файлове за проектиране Cadence® Allegro®/Allegro binary PCB (\*.brd), Allegro ASCII PCB (\*.alg)

Проекти и библиотеки на Zuken CADSTAR®/Архив на схеми CADSTAR (\*.csa), Архив на печатни платки CADSTAR (\*.cra), Библиотека на части CADSTAR (\*.lib)

CircuitMaker 2000 Схеми и библиотеки

Схемати на CircuitMaker (\*.ckt), потребителски библиотеки на CircuitMaker (\*.lib), библиотеки на устройства на CircuitMaker (\*.lib)

Проекти и библиотеки на Mentor Graphics® DxDesigner®/Проекти на DxDesigner, библиотеки на DxDesigner

Проекти и библиотеки Mentor Graphics® Expedition® Designs and Libraries

Файлове Mentor Expedition (\*.pcb, \*.lib).

Проекти и библиотеки Cadence® OrCAD® Designs and Libraries

Проекти на OrCAD Capture (\*.dsn), документи на OrCAD Layout PCB (\*.max), библиотеки на OrCAD Capture (\*.olb), библиотеки на OrCAD PCB (\*.llb)

Файлове за конфигурация и библиотеки на Cadence® OrCAD® CIS/ Конфигурационен файл на OrCAD CIS (\*.dbc) в двоичен формат, файлове на библиотеки на OrCAD (\*.llb, \*.olb)

Mentor Graphics® PADS® Layout и PADS® Logic Designs and Libraries/PADS Layout ASCII Design files (\*.asc), PADS Layout ASCII Decal Libraries (\*.d), PADS Logic ASCII Design files (\*.txt), PADS Logic ASCII CAE Decal Libraries (\*.c), PADS Logic ASCII Part Type Libraries (\*.p)

Проекти и библиотеки на Cadence® OrCAD® и Mentor Graphics® PADS®

Файлове OrCAD Capture (\*.dsn), файлове OrCAD Schematic Library (\*.olb), файлове PADS Logic ASCII Design (\*.txt), библиотеки PADS Layout ASCII Decal Libraries (\*.d), библиотеки PADS Logic ASCII CAE Decal Libraries (\*.c), библиотеки PADS Logic ASCII Part Type Libraries (\*.p)

Проекти и библиотеки на P-CAD

P-CAD V16 или V17 Бинарни файлове за проектиране на схеми (\*.sch), P-CAD V16 или V17 ASCII файлове за проектиране на схеми (\*.sch), P-CAD V15, V16 или V17 Бинарни файлове за проектиране на печатни платки (\*.pcb), P-CAD V15, V16 или V17 ASCII файлове за проектиране на печатни платки (\*.pcb), P-CAD V16 или V17 Бинарни файлове за библиотеки (\*.lib), P-CAD V16 или V17 ASCII файлове за библиотеки (\*.lia)

Файлове за проектиране на Autodesk® EAGLE™ - схеми, печатни платки и библиотеки EAGLE, записани с EAGLE версия 6.4.0 или по-нова. Тези файлове са във фор-

мат XML - файловете за проектиране в двоичен формат на EAGLE не могат да бъдат импортирани с помощта на EAGLE Importer; те трябва първо да бъдат записани във формат XML в EAGLE.

Файлове за проектиране на Zuken CR5000

Файлове Zuken CR5000 PCF (\*.PCF), файлове Zuken CR5000 FTF (\*.FTF), файлове Zuken CR5000 EDS (\*.EDS). Двоичните файлове на Zuken трябва да бъдат конвертирани в ASCII файлове преди импортиране.

Щракнете върху Get More Importers, за да отворите страницата Extensions & Updates (Разширения и актуализации), откъдето можете да добавите допълнителни разширения, ако е необходимо.

Следващите страници на съветника се променят в зависимост от типа на файла, който сте избрали. Намерете вашия тип файл в следния списък и щракнете върху него.

## **2. Цел на лабораторното упражнение.**

**Да се осъществи импортиране на проекти и библиотеки изготвени с друг ECAD софтуер в средата на Altium Designer.**

## **3. Задачи на лабораторното упражнение.**

**3.1. Да се запознаят студентите с основните правила при използване на вградения съветник за импортиране.**

**3.2. Да се извърши импортиране на Protel 99SE DDB Files.**

**3.3. Да се осъществи импортиране на Orcad Designs and Libraries Files..**

**3.4. Да се направи импортиране на проекти и дизайни на EAGLE.**

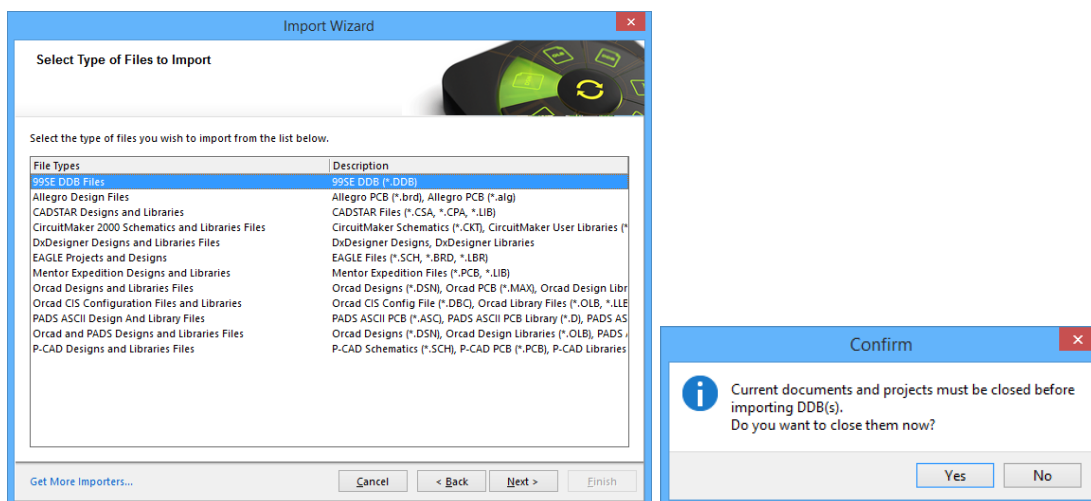
## **4. Указания за изпълнение.**

**4.1. Запознаване с възможностите на за съветника за импортиране Import Wizard.**

Студентите се запознават самостоятелно с основните правила при използване на вградения съветник за импортиране. Ръководият на упражнението предоставя на студентите предварително файлове и проекти, изготвени с ECAD софтуерните продукти Protel 99SE, Orcad и EAGLE.

**4.2. Импортиране на Protel 99SE DDB Files.**

Процесът на импортиране на 99SE DDB изисква всички файлове, проекти и работни пространства за проектиране, отворени в момента в Altium Designer, да бъдат затворени. Ще се отвори диалогов прозорец с искане за потвърждение.

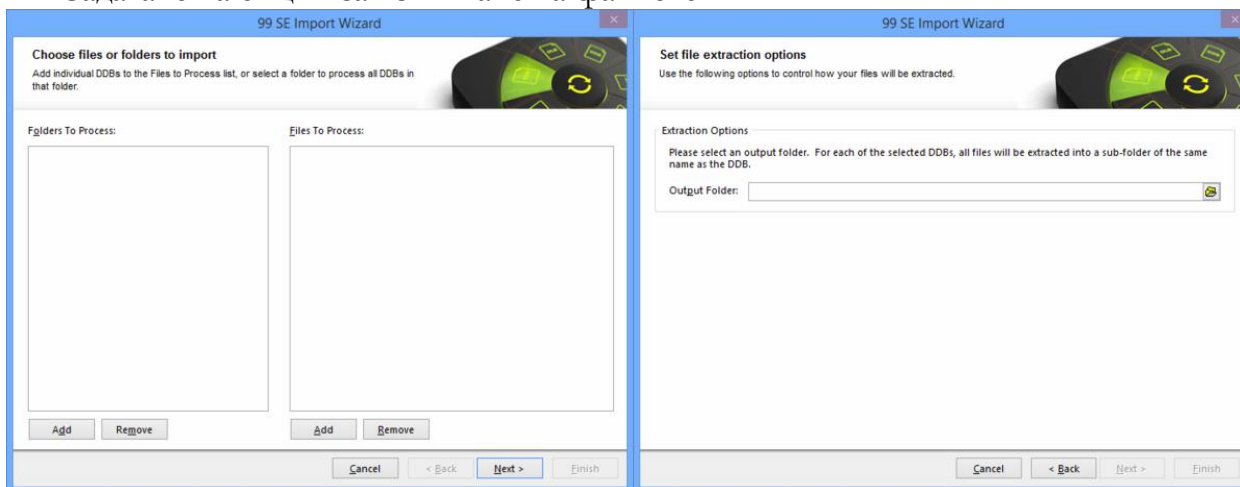


Щракнете върху Да, за да затворите всички отворени файлове и проекти; щракнете върху Не, за да излезете от съветника.

Избор на файлове за импортиране.

Използвайте тази страница на съветника, за да изберете папките 99 SE или файловете, които искате да импортирате. Използвайте бутона Add (Добавяне) в областта Folders To Process (Папки за обработка), за да импортирате всички DDB файлове в посочената папка. Използвайте бутона Add (Добавяне) в областта Files To Process (Файлове за обработка), за да импортирате отделни DDB файлове. Бутонът Remove (Премахване) под двата региона може да се използва за изтриване на избран запис от всеки регион.

Задаване на опции за извличане на файлове



Тази страница на съветника ви позволява да контролирате начина на извличане на файловете. Използвайте иконата Browse Folder (Преглед на папка), за да потърсите и изберете местоположението на изходната папка. Всички файлове ще бъдат извлечени в подпапка със същото име като DDB. Използвайте тази страница, за да контролирате начина на преобразуване на схемите.

Активирайте опцията Convert Schematic documents to current file format (Конвертиране на схемните документи в текущия файлов формат), ако искате да се използва текущият формат. Ако тази опция е разрешена, заключените (ръчни) съединения ще бъдат импортирани в настоящия си вид. Използвайте следните опции, за да изберете как да бъдат импортирани незаклучените (автоматични) възли:

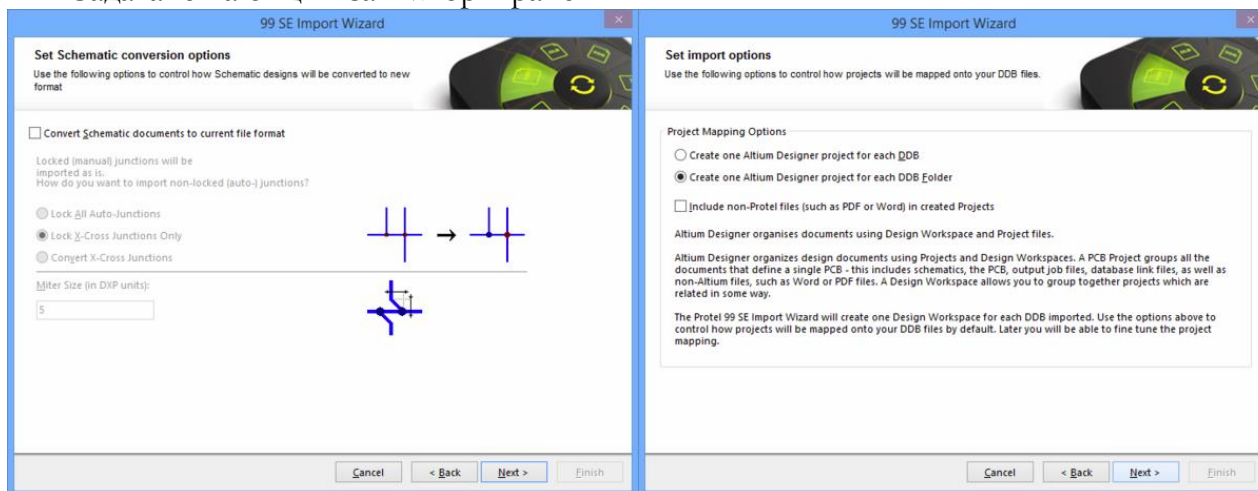
Lock All Auto-Junctions (Заклучване на всички автоматични съединения) - изберете тази опция, за да заключите всички автоматични съединения.

Lock X-Cross Junctions Only (Блокиране само на X-Cross възли) - изберете тази опция, за да блокирате само X-Cross възли.

Convert X-Cross Junctions (Конвертиране на X-Cross възли) - изберете тази опция, за да конвертирате X-Cross възли. Областта за предварителен преглед вдясно се актуализира динамично в зависимост от избора ви. Заключениеите кръстовища се показват в червено.

Размер на скосяване (в DXP единици) - Ако е избрана опцията Convert X-Cross Junctions (Конвертиране на X-кръстосани съединения), въведете размера на скосяване в текстовото поле.

#### Задаване на опции за импортиране



#### Задаване на опции за преобразуване на схеми

Използвайте опциите за картографиране на проекти на тази страница, за да контролирате как проектите ще бъдат картографирани във вашите файлове с бази данни.

Create one Altium Designer project for each DDB (Създаване на един проект на Altium Designer за всеки DDB) - изберете, ако обикновено използвате един DDB за всеки проект на платка.

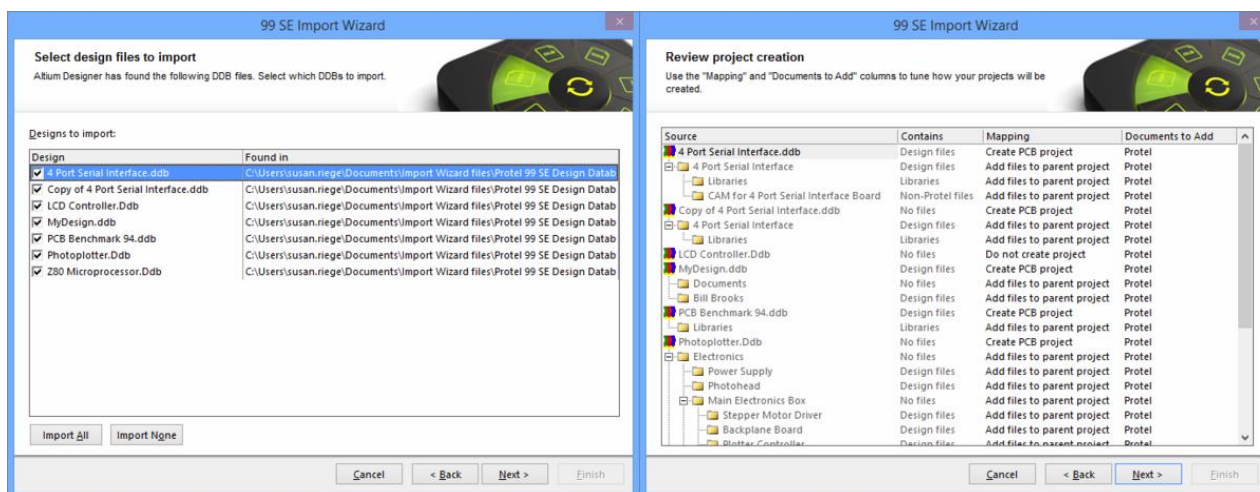
Create one Altium Designer project for each DDB Folder (Създаване на един проект на Altium Designer за всяка папка DDB) - изберете, ако DDB съдържа повече от един дизайн на платка.

Include non-Protel files (such as PDF or Word) in created Projects (Включете файлове, които не са от Protel, например PDF или Word) - изберете, ако искате да включите и други типове файлове.

Избиране на файловете за проектиране, които да импортирате.

На тази страница на съветника се появява списък на DDB файловете, които Altium Designer е намерил в съответствие с вашите настройки за импортиране на предишните страници на съветника. Активирайте квадратчетата за отметка на файловете за проектиране, които искате да импортирате. Ако искате да импортирате всички показани файлове, можете също така да щракнете върху Import All (Импортиране на всички), за да поставите отметка на всички полета. Ако не искате да импортирате нито един от изброените файлове, щракнете върху Import None (Импортиране на никакви), за да премахнете отметката от всички полета.

Преглед на структурата на проекта

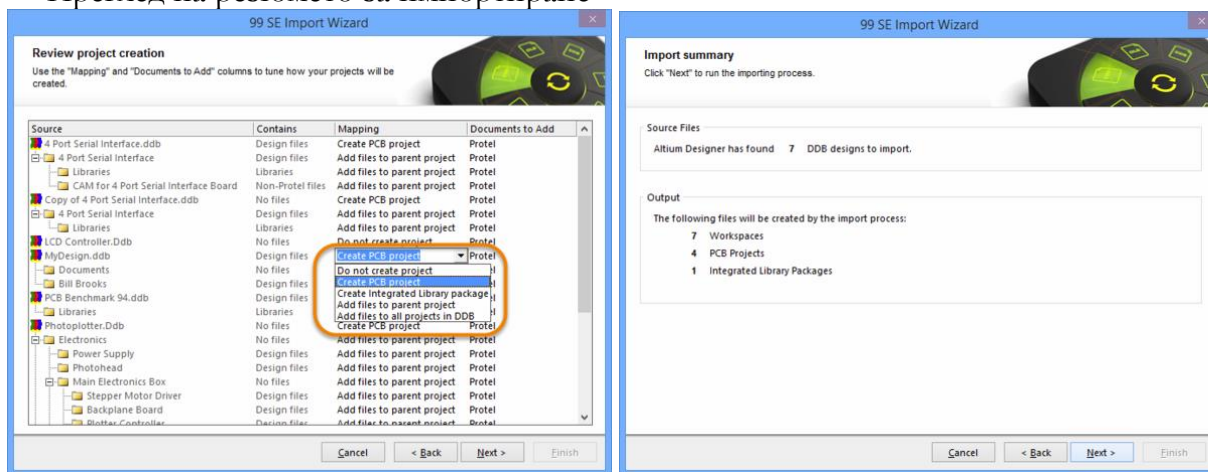


Тази страница на съветника може да се използва за прецизиране на начина на създаване на проектите. Тази страница показва предположенията, които съветникът е направил за това как трябва да създава проекти въз основа на съдържанието на DDB. Отделете време за конфигуриране на тези опции, за да сте сигурни, че ще постигнете най-добрия резултат при завършване на процеса на импортиране. Щракнете върху колоната Mapping (Картографиране), както е показано на следващото изображение, след което изберете от списъка с налични опции, за да промените начина на създаване на избраната папка/файл. Опциите включват:

- Да не се създава проект - изберете да не се създава проект.
- Create PCB project (Създаване на проект за печатни платки) - изберете, за да създадете проект.
- Create Integrated Library package (Създаване на пакет с интегрирана библиотека) - изберете, за да създадете пакет с интегрирана библиотека.
- Add files to parent project (Добавяне на файлове към родителския проект) - изберете, за да добавите файловете към родителския проект.
- Add files to all projects in DDB (Добавяне на файлове към всички проекти в DDB) - изберете, за да добавите файловете към всички проекти в DDB.

Щракнете върху колоната Documents to Add (Документи за добавяне), за да изберете от списъка с налични документи за добавяне.

Преглед на резюмето за импортиране



Тази страница на съветника показва обобщение на импорта. Областта Source Files (Исходни файлове) показва броя на дизайните DDB, които ще бъдат импортирани. Регионът Output (Исходни файлове) изброява файловете, които ще бъдат създадени по време на процеса на импортиране. Тази страница е полезна, за да се уверите, че сте кон-



фигурирали правилно настройките за импортиране. Можете да използвате бутона Back (Назад), ако са необходими някакви промени.

Щракнете върху Next (Напред), за да стартирате процеса на импортиране.

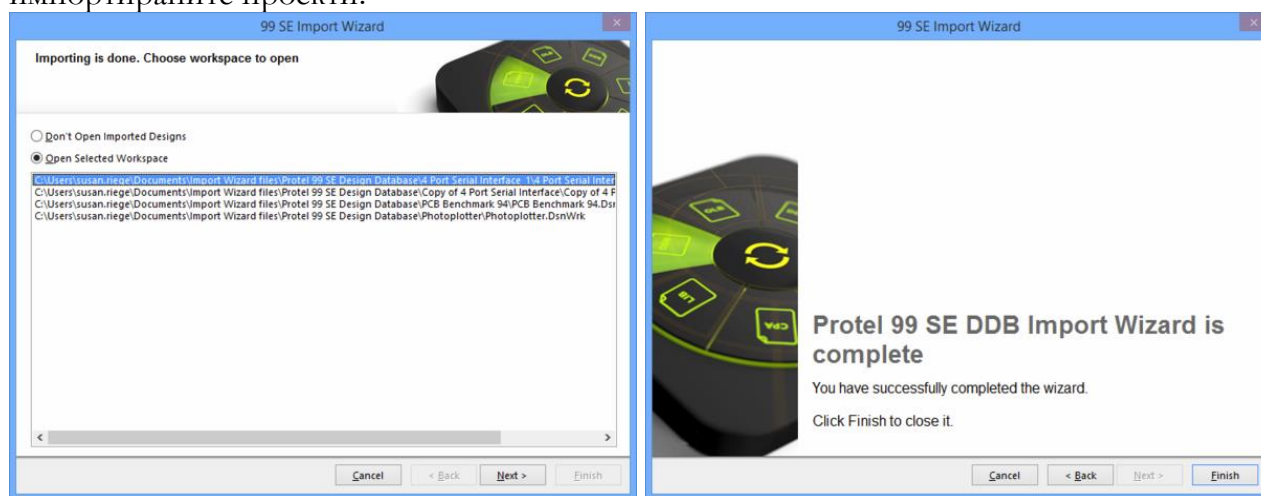
Изберете работното пространство.

Процесът на импортиране е приключил и можете да изберете дали да отворите импортираните дизайни на тази страница. Изберете Open Selected Workspace (Отвори избрано работно пространство), след което изберете от изброените дизайни, за да отворите работно пространство. Ако не искате да отваряте импортираните дизайни, изберете Don't Open Imported Designs (Не отваряй импортираните дизайни).

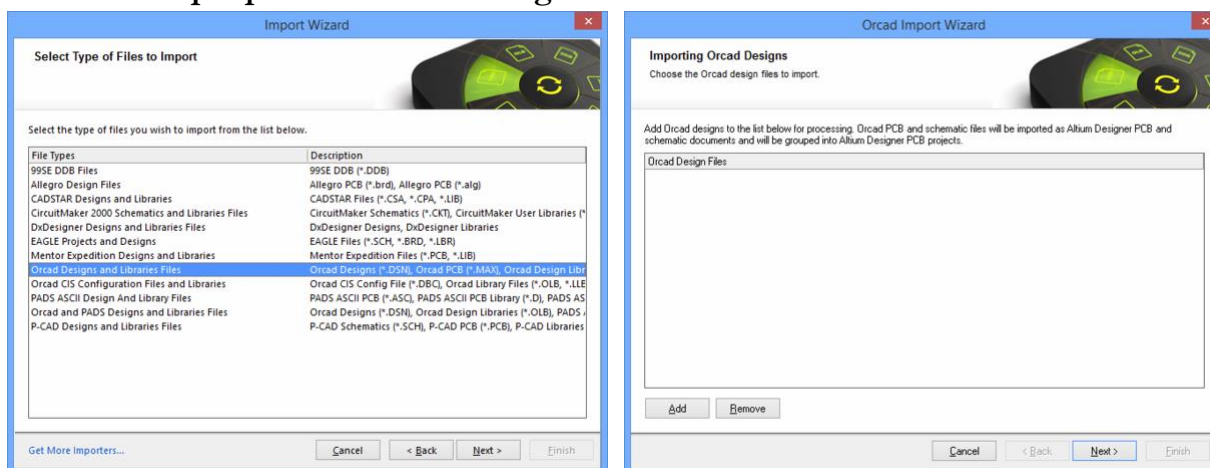
Затваряне на съветника

Съветникът е завършен успешно. Щракнете върху Завърши, за да затворите.

99 Файловете SE CAM Manager (\*.cam) и Power Print Configuration (\*.ppc) не се разпознават от Altium Designer, така че изходите ще трябва да се конфигурират отново за импортираните проекти.



### 4.3. Импортиране на Orcad Designs and Libraries Files.

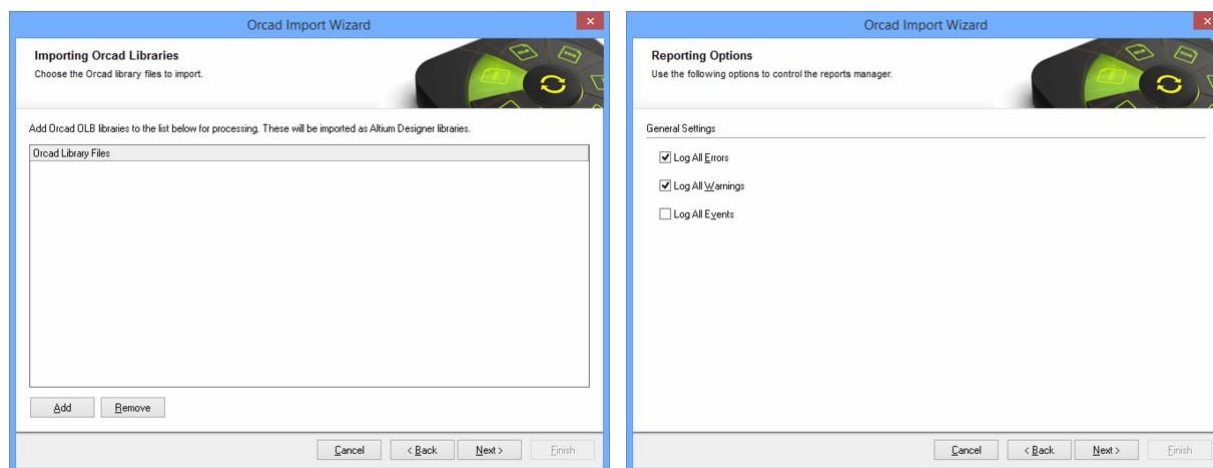


#### **Импортиране на дизайни на Orcad**

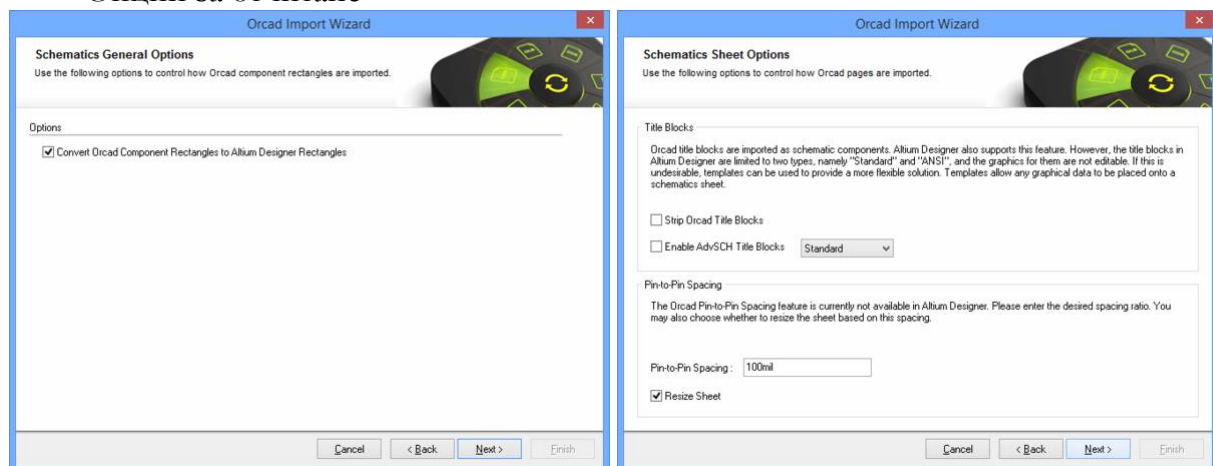
Щракнете върху Add (Добавяне), за да изберете кои файлове с проекти на OrCAD да бъдат включени в процеса на импортиране. Можете да изтриете избран файл, като щракнете върху Remove (Премахване).

#### **Импортиране на библиотеки на Orcad**

Щракнете върху Добавяне, за да изберете кои файлове от библиотеката на OrCAD да бъдат включени в процеса на импортиране. Можете да изтриете избран файл, като щракнете върху Remove (Премахване).



### Опции за отчитане



Използвайте страницата Опции за отчитане, за да настроите общи опции за отчитане на дневници.

В раздел Общи настройки разрешете желаните опции: Log All Errors (Регистриране на всички грешки), Log All Warnings (Регистриране на всички предупреждения) и Log All Events (Регистриране на всички събития).

Общи опции на схемите

Използвайте тази страница на съветника, за да контролирате начина на импортиране на правоъгълници на компоненти на OrCAD. Ако желаете, включете опцията Convert Orcad Component Rectangles to Altium Designer Rectangles.

Опции на листа със схеми

Използвайте тази страница на съветника, за да контролирате начина на импортиране на страниците на OrCAD.

Заглавни блокове - Заглавните блокове на OrCAD се импортират като компоненти на схемата. В Altium Designer заглавните блокове са ограничени до два типа: Стандартни и ANSI и графиките за тях не могат да се редактират. Ако желаете по-гъвкаво решение, могат да се използват шаблони. Шаблоните позволяват поставянето на всякакви графични данни върху схематичен лист.

Strip Orcad Title Blocks (Премахване на заглавните блокове на Orcad) - активира функцията за премахване на заглавните блокове на OrCAD.

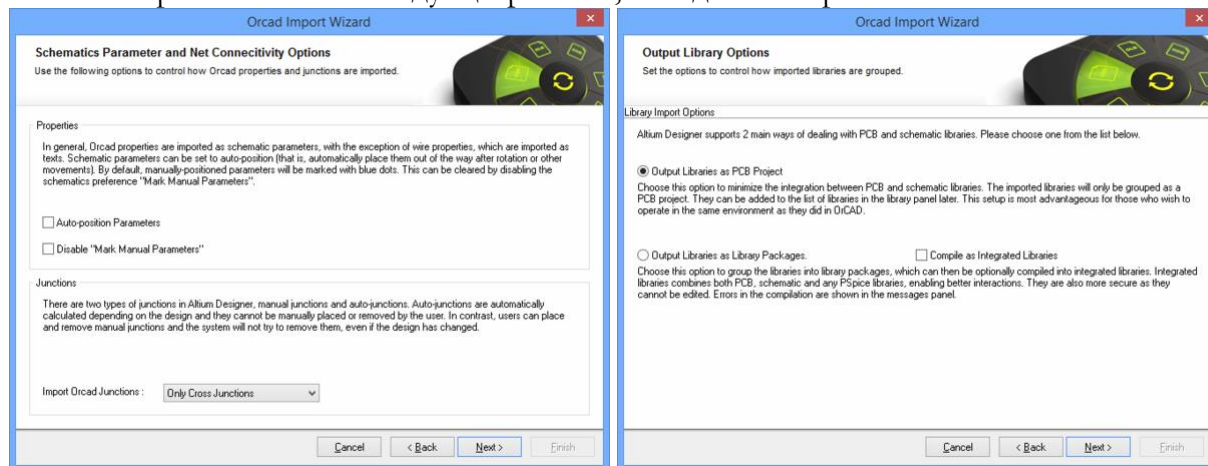
Enable AdvSCH Title Blocks (Разрешаване на заглавните блокове AdvSCH) - поставете отметка, за да разрешите заглавните блокове AdvSCH. Използвайте падащия списък, за да изберете Standard (Стандартен) или ANSI (ANSI).

Разстояние между изводите

Функцията на OrCAD за разстоянието между щифтовете в момента не е налична в Altium Designer. Използвайте следните опции, за да зададете желаното съотношение на разстоянието и промяна на размера на листа.

Pin-to-Pin Spacing (Разстояние между щифтовете) - въведете желаното съотношение на разстоянието.

Промяна на размера на листа - активирайте, за да промените размера на листа въз основа на разстоянието между щифтовете, въведено в горното текстово поле.



Параметри на схемите и опции за свързване на мрежи

Използвайте тази страница на съветника, за да контролирате начина, по който се импортират свойствата и връзките на OrCAD.

Свойства - Свойствата на OrCAD обикновено се импортират като параметри на схемата, с изключение на свойствата на проводниците, които се импортират като текстове. Автоматично позициониране на параметрите - активирайте функцията за автоматично поставяне на схемните параметри извън пътя след завъртане или други движения.

Деактивирайте "Маркиране на ръчни параметри" - ръчно позиционираните параметри ще бъдат маркирани със сини точки. Поставете отметка в това поле, за да деактивирате тази функция.

Съединения - Два вида съединения в Altium Designer са ръчни и автоматични съединения. Автоматичните съединения се изчисляват автоматично в зависимост от конструкцията и не могат да се поставят или премахват ръчно. Потребителите обаче могат да поставят и премахват ръчни възли и системата няма да се опита да ги премахне, дори ако проектът се е променил.

Импортиране на OrCAD възли - използвайте падащия списък, за да изберете кои възли да бъдат импортирани. Изборът включва: Само кръстосани кръстовища и Всички. Опции за изходна библиотека

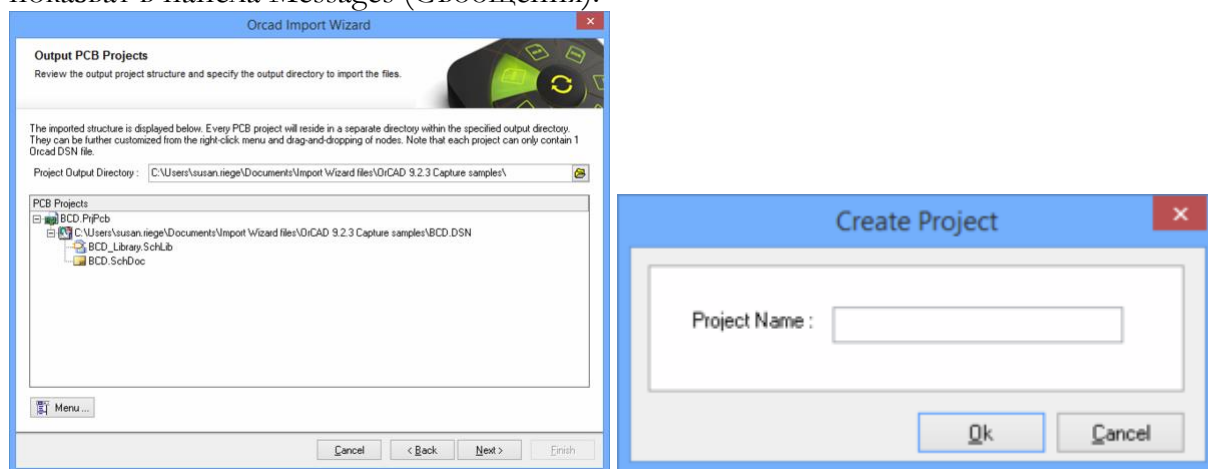
Използвайте тази страница на съветника, за да контролирате начина на групиране на импортираните библиотеки.

Опции за импортиране на библиотеки - изберете една от следните опции за начина на групиране на изходните библиотеки.

Output Libraries as PCB Project (Извеждане на библиотеките като проект за печатни платки) - изберете, за да намалите до минимум интеграцията между библиотеките за печатни платки и схемите. Импортираните библиотеки ще бъдат групирани само като проект за печатни платки. Те могат да бъдат добавени към списъка с библиотеки в панела с библиотеки по-късно. Тази настройка е най-изгодна за тези, които желаят да работят в същата среда, както в OrCAD.

Output Libraries as Library Packages (Извеждане на библиотеките като библиотечни пакети) - изберете, за да групирате библиотеките в библиотечни пакети. След това

можете да изберете да компилирате библиотечните пакети като интегрирани библиотеки, като включите **Compile as Integrated Libraries** (Компилиране като интегрирани библиотеки). Интегрираните библиотеки обединяват библиотеките за печатни платки, схеми и PSpice, което позволява по-добро взаимодействие. Грешките при компилирането се показват в панела **Messages** (Съобщения).



### Исходни проекти за печатни платки

Използвайте тази страница на съветника, за да прегледате структурата на изходния проект и да посочите изходната директория, в която да импортирате файловете. Използвайте иконата **Browse Folder** (Преглед на папка), за да потърсите и изберете изходната директория на проекта.

Всеки проект може да съдържа само един OrCAD DSN файл.

Щракнете върху Меню, за да получите достъп до опциите за редактиране на структурата на проекта.

**Create Project** (Създаване на проект) - щракнете, за да отворите диалоговия прозорец **Create Project** (Създаване на проект), за да добавите проект.

**Rename Project** (Преименуване на проект) - щракнете, за да преименувате избрания проект. Тази опция е налична само когато е избран \*.PrjPcb файл.

**Remove Selected Projects** (Премахване на избрани проекти) - щракнете, за да премахнете избрания проект от структурата PCB Projects (Проекти за печатни платки).

**Reset Structure to Default** (Възстановяване на структурата по подразбиране) - щракнете, за да възстановите структурата на PCB Projects по подразбиране.

**Add Designs to Project** (Добавяне на проекти към проекта) - щракнете, за да добавите проект(и) към проекта. Тази опция е налична само когато е избран \*.PrjPcb файл.

**Remove Selected Designs** (Премахване на избрани дизайни) - щракнете, за да премахнете избраните файлове с проекти.

Щракването с десния бутон на мишката в областта PCB Projects (Проекти на печатни платки) дава достъп до същите менюта и подменюта, както щракването върху бутона **Menu** (Меню).

### Исходни библиотеки

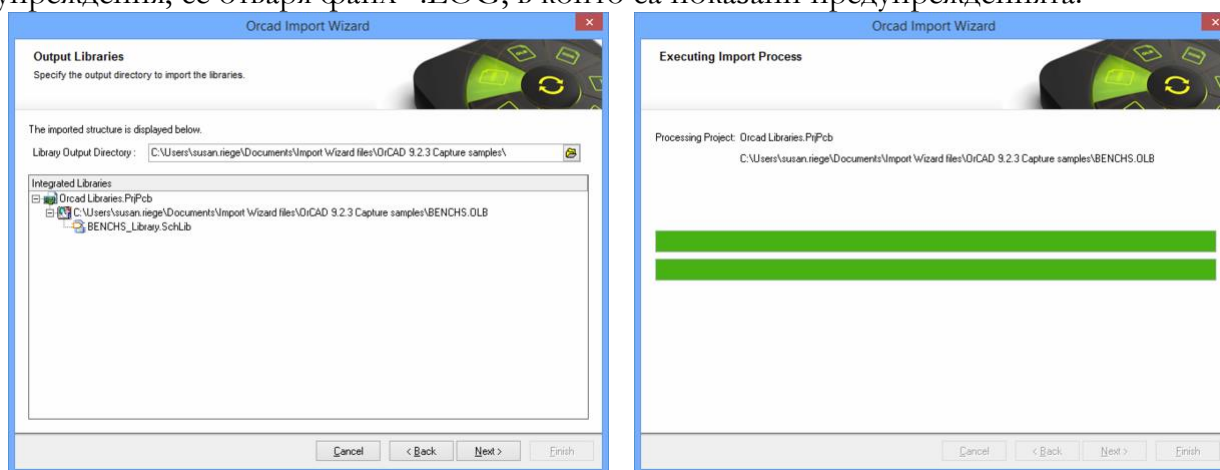
Исходната директория за импортираните библиотеки е показана на тази страница на съветника. Използвайте иконата **Browse Folder** (Преглед на папка), за да потърсите и изберете желаната изходна директория на библиотеката.

### Изпълнение на процеса на импортиране

На тази страница на съветника зелена лента за напредъка показва напредъка на процеса на импортиране, като също така изписва всеки файл, докато процесът продължава.

### Затваряне на съветника

Съветникът за импортиране на OrCAD е завършен. Появява се панелът Messages (Съобщения) с всички съответни съобщения. Щракнете върху Finish (Завърши), за да затворите съветника. Ако по време на процеса на импортиране са били генерирани предупреждения, се отваря файл \*.LOG, в който са показани предупрежденията.



Импортираните OrCAD файлове се превеждат, както следва:

Файловете на OrCAD Layout (\*.MAX) се превеждат във файлове на Altium Designer PCB (\*.PcbDoc).

Файловете OrCAD Capture (\*.DSN) се превеждат към файлове със схеми на Altium Designer. Всяка страница в рамките на .DSN файл ще бъде импортирана като единичен схематичен файл на Altium Designer (\*.SchDoc). Проектните кешове в рамките на .DSN файл ще бъдат импортирани като схематична библиотека (\*.SchLib). Йерархията на проекта се запазва, включително сложната йерархия.

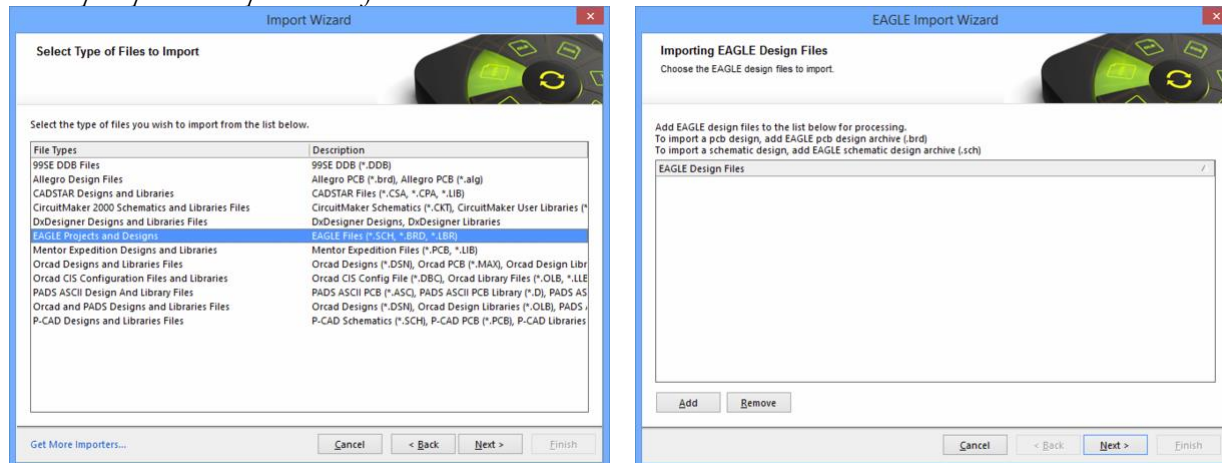
Файловете OrCAD .OLB (схематична библиотека) се преобразуват във файлове на схематична библиотека на Altium Designer (\*.SchLib).

Файловете OrCAD .LLB (библиотека за печатни платки) се преобразуват във файлове на библиотеката за печатни платки на Altium Designer (\*.PcbLib).

Преведените библиотеки на OrCAD се групират автоматично в един проект за печатни платки.

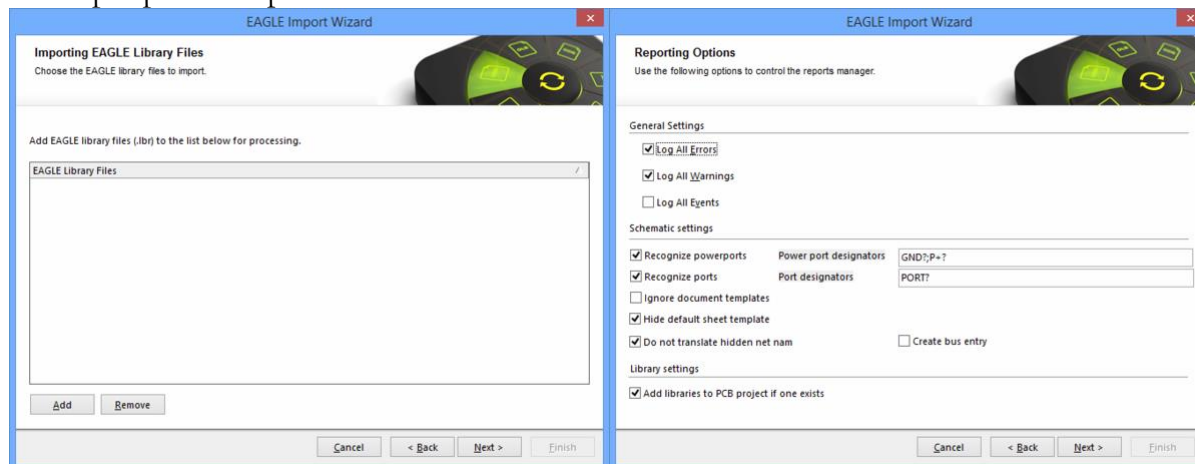
## 4.4. Импортиране на проекти и дизайни на EAGLE.

### Импортиране на проектни файлове EAGLE



Щракнете върху Add (Добавяне), за да изберете кои архиви за проектиране на EAGLE (BRD и/или SCH) да включите в процеса. Можете да изтриете избран файл, като щракнете върху Remove (Премахване).

Импортиране на файлове от библиотеката EAGLE



Щракнете върху Add (Добавяне), за да изберете кои библиотечни файлове EAGLE (LBR) да включите в процеса. Можете да изтриете избран файл, като щракнете върху Remove (Премахване).

Ще се отвори прозорец за напредъка и ще се затвори бързо, преди да се появи следващата страница на съветника.

#### Опции за отчитане

Използвайте страницата Опции за отчети, за да конфигурирате мениджъра на отчети. В раздел Общи настройки разрешете желаните опции: Регистрирайте всички грешки, Регистрирайте всички предупреждения, Регистрирайте всички събития.

#### Настройки на схемата

Recognize powerports (Разпознаване на захранващи портове) - разрешете, за да разпознаете схемните захранващи портове. Уверете се, че стойностите по подразбиране в текстовото поле Power port designators (Дизайнери на захранващи портове) са правилни. Ако това не е така, въведете правилните обозначения директно в текстовото поле.

Recognize ports (Разпознаване на портове) - разрешете, за да разпознаете стандартните портове. Уверете се, че стойностите по подразбиране в текстовото поле Дизайнери на портове са правилни. Ако не, въведете правилните обозначения директно в текстовото поле.

Ако захранващите портове във вашите проекти на EAGLE са именувани с формата P+?, тогава приемането на настройката по подразбиране за разпознаване на стандартни портове (с Port designators (Дизайнери на портове), зададени на PORT?;P+?) ще доведе до неправилно преобразуване на тези захранващи портове като стандартни портове, което ще доведе до къси съединения в електрическата верига. В такъв случай променете настройката на Port designators на "PORT?".

Игнориране на шаблони на документи - активирайте, за да игнорирате всички шаблони на документи.

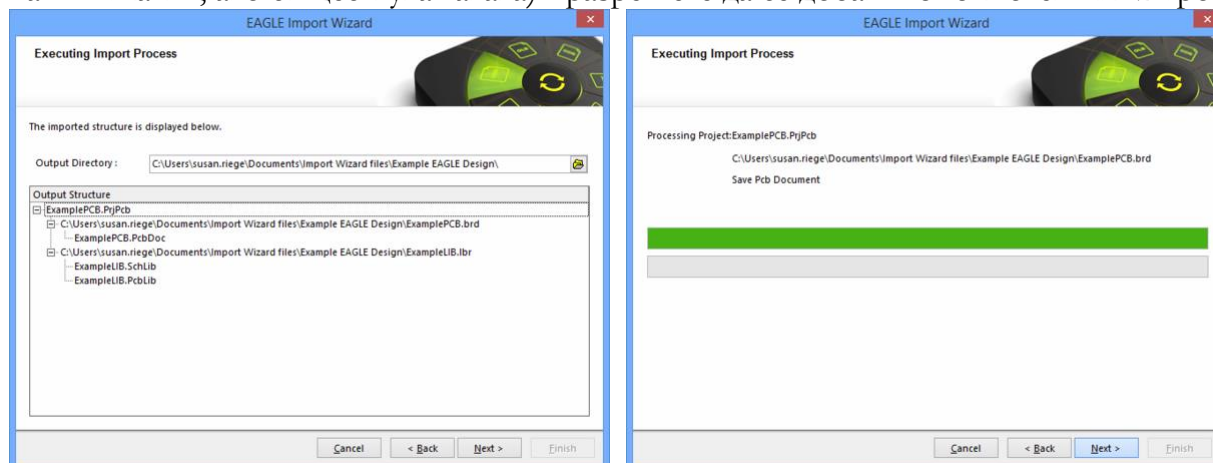
Hide default sheet template (Скриване на шаблона на листа по подразбиране) - разрешете, за да скриете шаблона на листа по подразбиране.

Do not translate hidden net name (Не превеждай скритото име на мрежата) - разрешете да не се превеждат скритите имена на мрежи.

Create bus entry (Създаване на запис на шина) - разрешете да се създаде запис на шина.

### Настройки на библиотеката

Add libraries to PCB project if one exists (Добавяне на библиотеки към проекта за печатни платки, ако съществува такава) - разрешете да се добавят библиотеки към проекта.



### Изпълнение на процеса на импортиране

Имате пълен контрол върху това къде да бъдат разположени генерираните проекти на Altium Designer и свързаните с тях документи, като посочите директорията Output Directory. Използвайте иконата Browse Folder (Преглед на папка), за да потърсите и изберете желаното място за изходния файл.

По подразбиране изходната директория ще бъде насочена към местоположението на оригиналния изходен проект/библиотечни файлове на EAGLE.

Предложената Output Structure (Изходна структура) също се показва, така че можете да видите точно файловете и структурното дърво, които ще бъдат генерирани. Ако всичко е правилно, продължете с импорта, като щракнете върху Next (Напред).

### Изпълнение на процеса на импортиране

На страницата Изпълнение на процеса на импортиране се показва документът, който се обработва в момента, със зелена лента, която показва напредъка на импортирането.

### Затваряне на съветника

Помощникът за импортиране на EAGLE е завършен. Щракнете върху Finish (Завърши), за да затворите съветника.

### Импортирани EAGLE файлове:

Резултатът от импорта може да се види в панела Projects (Проекти) и може да се обобщи по следния начин:

- Създава се проект за печатна платка на Altium Designer (\*.PriPcb) за всеки EAGLE .sch, .pcb и .lbr, участващ в импорта.
- Архив на схематичен проект EAGLE (\*.sch) се импортира в документ на Altium Designer Schematic (\*.SchDoc).
- Архивът за проектиране на печатни платки EAGLE (\*.pcb) се импортира в документ за печатни платки Altium Designer (\*.PcbDoc).
- Библиотека EAGLE (\*.lbr) се импортира като библиотечни документи на Altium Designer Schematic (\*.SchLib) и PCB (\*.PcbLib). Освен това на базата на тези изходни библиотеки се компилира интегрирана библиотека (\*.IntLib).

За всеки импортиран файл се генерира Log файл (\*.log), който показва резултатите от анализа на оригиналния EAGLE файл, както и всички грешки и предупреждения (ако са разрешени за включване).

## ЛИТЕРАТУРА

- [1] Четова Ю., В.Хоружий, К.Христов, Унифицирана система за контрол „УСК-24“, сп. „Радио, телевизия, електроника“ 9/1989 г.
- [2] Камбуров К., От метроном към ритъм-бокс, сп. „Радио, телевизия, електроника“ 10/1984 г.
- [3] DM7490A Decade and Binary Counter, Fairchild Semiconductor, August 1989.
- [4] SN5442A, SN54LS42, SN7442A, SN74LS42 4-LINE BCD TO 10-LINE DECIMAL DECODERS, Texas Instruments Incorporated, SDLS109 – MARCH 1974 – REVISED MARCH 1988, 2011.
- [5] В. Endler , Digitalthermomet auf der Basis C520D , Funk Amateur 1984/6/s. 281-282 и Цифрова индикаторна система, сп. „Радио, телевизия, електроника“ 7/1989 г., стр.28.
- [6] BC307/308/309 Switching and Amplifier Applications, Fairchild Semiconductor Corporation, Rev. A2, August 2002.
- [7] Головков А.А., Пивоваров И.Ю., Кузнецов И.Р. Компьютерное моделирование и проектирование радиоэлектронных средств. Учебник для ВУЗов. Стандарт третьего поколения. – СПб.: Питер. 2015. – 208 с. ISBN 978-5-496-01238-6.
- [8] TLC271, TLC271A, TLC271B LinCMOS Programmable Low-Power Operational Amplifiers, November 1987 – Revised March 2001, Texas Instruments Incorporated
- [9] Трухин, М.П. Основы компьютерного проектирования и моделирования радиоэлектронных средств. Учебное пособие для вузов : учеб. пособие. – М.: Горячая линия-Телеком, 2016. – 386 с.



# СЪДЪРЖАНИЕ

ПРЕДГОВОР.....	3
МЕТОДИЧЕСКИ УКАЗАНИЯ .....	3
<b>РЕЧНИК НА ИЗПОЛЗВАНИТЕ ТЕРМИНИ.....</b>	<b>4</b>
ЛАБОРАТОРНО УПРАЖНЕНИЕ №1.....	5
СХЕМОТЕХНИЧНО ПРОЕКТИРАНЕ НА ЕЛЕКТРОННО УСТРОЙСТВО С НИСКА СТЕПЕН НА СЛОЖНОСТ С ДИСКРЕТНИ ЕЛЕМЕНТИ В СРЕДА ALTIUM DESIGNER.....	5
1. Теоретична обосновка.....	5
1.1. Въведение към Altium Designer.....	5
1.2. Методика за схемотехнично проектиране на електронен възел.....	5
1.3. Електрически схемни чертожни обекти.....	10
1.4. Неелектрически схемни чертожни обекти.....	13
2. Цел на лабораторното упражнение.....	14
3. Задачи на лабораторното упражнение.....	14
3.1. Запознаване с принципа на работа и елементите на унифицирана схема за контрол.....	14
3.2. Въвеждане на елементите от библиотеките в чертожното поле. Начини за разполагането им – въртене на 90 градуса и огледален образ.....	14
3.3. Опровождаване на елементите и проверка за изпълнение на чертожните правила.....	14
3.4. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.....	14
4. Указания.....	15
4.1. Въвеждане на електрическата схема на електронният възел.....	15
4.2. Опровождаване на елементите.....	19
4.3. Проверка на електронният възел (схемата) за грешки.....	21
4.4. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.....	22
ЛАБОРАТОРНО УПРАЖНЕНИЕ №2.....	27
СХЕМОТЕХНИЧНО ПРОЕКТИРАНЕ НА ЕЛЕКТРОННО УСТРОЙСТВО С ВИСОКА СТЕПЕН НА СЛОЖНОСТ. Работа със схемни библиотеки в Altium Designer.....	27
1. Теоретична обосновка.....	27
1.1. Добавяне или изтриване на библиотека от списъка на валидните библиотеки.....	27
1.2. Търсене на компонент.....	28
1.3. Изтриване на компонент от схемна библиотека.....	29
1.4. Доклади в режим на редактиране.....	29
2. Цел на лабораторното упражнение.....	30
3. Задачи на лабораторното упражнение.....	30

3.1. Запознаване с принципната електрическа схема и елементите на електронен метроном с цифрови интегрални схеми. ....	30
3.2. Търсене на елементите от схемата в предварително заредените библиотеки. Работа със схемотехнични библиотеки. Търсене на елемент в директория със схемотехнични библиотеки. ....	30
3.3. Опроводяване на елементите и ERC проверка. ....	30
3.4. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници. ....	30
4. Указания. ....	30
4.1. Запознаване с принципната електрическа схема и елементите на електронен метроном с цифрови интегрални схеми. ....	30
ЛАБОРАТОРНО УПРАЖНЕНИЕ №3 .....	38
СЪЗДАВАНЕ НА БИБЛИОТЕКИ СЪС СХЕМОТЕХНИЧНИ КОМПОНЕНТИ В ALTIUM DESIGNER. ....	38
1. Теоретична обосновка.....	38
1.1. Създаване на компоненти за схема. ....	38
1.2. Библиотеки.....	38
1.3. Създаване на нова библиотека. ....	38
1.4. Създаване на нов компонент.....	39
1.5. Добавяне на извод към компоненти. ....	40
1.6. Настройка на свойствата на компонентите. ....	41
2. Цел на лабораторното упражнение. ....	51
3. Задачи на лабораторното упражнение.....	51
3.1. Запознаване с принципната електрическа схема и елементите на измервателна система с АЦП /Аналогово-цифров преобразувател/ C520D. ....	51
3.2. Създаване на схемотехнична библиотека. Създаване на компоненти. Поставяне на създадените компоненти в чертожната среда. ....	51
3.3. Опроводяване на елементите и ERC проверка. ....	51
3.4. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници. ....	51
4. Указания. ....	51
4.1. Запознаване с принципната електрическа схема и елементите на измервателна система с АЦП C520D. ....	51
4.2. Създаване на схемотехнична библиотека. Създаване на компоненти. Поставяне на създадените компоненти в чертожната среда. ....	52
ЛАБОРАТОРНО УПРАЖНЕНИЕ №4 .....	58
ЙЕРАРХИЧНИ СТРУКТУРИ В ALTIUM DESIGNER. ИЗРАБОТКА НА ПЕЧАТНА ПЛАТКА ОТ МНОЖЕСТВО СХЕМИ. ....	58
1. Теоретична обосновка.....	58
1.1. Инструменти за организация на йерархични структури. ....	58

1.2. Създаване на проект с множество схемотехнични документи. ....	59
1.3. Създаване на печатна платка от множество схемотехнични документи. ....	67
2. Цел на лабораторното упражнение. ....	70
3. Задачи на лабораторното упражнение.....	70
3.1. Запознаване с принципната електрическа схема. Въвеждане на елементите, опроводяване и ERC проверка. ....	70
3.2. Запознаване с инструментите и методологията за работа с йерархични структури. Създаване на блок-схеми и подчинени подсхеми. ....	70
3.3. Прехвърляне на схемотехническата информация и разработка на печатна платка от главната схема /блок-схемата/. Визуализация на елементите и свързващите печатни проводници. ....	70
4. Указания. ....	70
4.1. Запознаване с принципната електрическа схема и елементите на отделните модули към измервателна система с АЦП C520D. Въвеждане на елементите, опроводяване и ERC проверка....	70
4.2. Запознаване с инструментите и методологията за работа с йерархични структури. Създаване на блок-схеми и подчинени подсхеми. ....	71
ЛАБОРАТОРНО УПРАЖНЕНИЕ №5.....	76
Изработка на печатна платка с помощта на wizard В СРЕДА ALTIUM DESIGNER. ....	76
1. Теоретична обосновка. Проектиране на електронен възел в 3D като печатна платка.....	76
1.1. Прехвърляне на електрическата схема към печатната платка.....	76
1.2. Конфигуриране и създаване на печатна платка.....	76
1.3. Прехвърляне на електронните елементи към печатната платка.....	78
1.4. Преминаване към 3D проектиране.....	80
2. Цел на лабораторното упражнение. ....	81
3. Задачи на лабораторното упражнение.....	81
3.1. Запознаване с принципната електрическа схема. Въвеждане на елементите, опроводяване и ERC проверка.....	82
3.2. Използване на Wizard за създаване на платка във вид на диск с кръгла форма.....	82
3.3. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.....	82
4. Указания. ....	82
4.1. Запознаване с принципната електрическа схема и елементите на Измерител на напрегатостта на електрическото поле. Въвеждане на елементите, опроводяване и ERC проверка.....	82
4.2. Използване на Wizard за създаване на платка във вид на диск с кръгла форма.....	84
4.3. Прехвърляне на схемотехническата информация и разработка на печатна платка. Визуализация на елементите и свързващите печатни проводници.....	84
ЛАБОРАТОРНО УПРАЖНЕНИЕ №6.....	87
РАБОТА С РЕДАКТОРА ЗА ПЕЧАТНИ ПЛАТКИ. НАСТРОЙКИ НА PCB. ....	87
1. Теоретична обосновка.....	87

1.1. Конструкционен процес на РСВ.....	87
1.2. Създаване на изходни файлове за производството на печатната платка.....	88
1.3. Работна среда на редактора за проектиране на печатни платки PCB Editor.....	88
1.3.1. РСВ панел.....	88
1.3.2. Прозорец на начините за селекция.....	88
1.4. Използване на контролния панел.....	89
2. Цел на лабораторното упражнение.....	93
3. Задачи на лабораторното упражнение.....	93
3.1. Запознаване с принципната електрическа схема. Въвеждане на елементите, опроводяване и ERC проверка.....	93
3.2. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. Използване на библиотечни елементи с 3D модели.....	93
3.3. Прехвърляне на схемотехническата информация и разработка на печатна платка с използването на <i>Interactive Routing</i> . Преходи между слоевете. Динамична промяна на широчината на пътеките.....	93
4. Указания.....	93
4.1. Описание на принципната електрическа схема. Въвеждане на елементите, опроводяване и ERC проверка.....	93
4.2. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. Използване на библиотечни елементи с 3D модели.Инструкции за проектиране на печатната платка.....	97
4.3. Прехвърляне на схемотехническата информация и разработка на печатна платка с използването на <i>Interactive Routing</i> . Съвети при използване на <i>Interactive Routing</i> . Преходи между слоевете. Динамична промяна на широчината на пътеките.....	98
4.3.1. Настройка на широчината на пътеките – <i>Routing Width</i> и размера на <i>Via</i> при опроводяване.....	99
4.3.2. Динамично показване на границите на допиране при интерактивно опроводяване.....	102
4.3.3. Режим на следване при <i>Interactive Router</i> .....	103
ЛАБОРАТОРНО УПРАЖНЕНИЕ №7.....	106
СЪЗДАВАНЕ НА БИБЛИОТЕКИ С КОМПОНЕНТИ за печатна платка В <i>ALTIUM DESIGNER</i> .....	106
1. Теоретична обосновка.....	106
1.1. Създаване на корпус на РСВ компонент.....	106
1.2. Създаване на нова РСВ библиотека.....	106
1.3. Използване на <i>PCB Component Wizard</i> .....	107
1.4. Ръчно създаване на корпуси.....	108
1.5. Поставяне на <i>pads</i> на нов корпус.....	108
1.6. <i>Pad Designators</i> и <i>Paste Arrays</i> .....	109
2. Цел на лабораторното упражнение.....	111

3. Задачи на лабораторното упражнение.....	111
3.1. Запознаване с принципната електрическа схема. Въвеждане на елементите, опроводяване и ERC проверка.....	111
3.2. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. Създаване на библиотечни елементи и библиотеки за печатни платки с 2D и 3D модели. ....	111
3.3. Прехвърляне на схемотехническата информация и отстраняване на евентуални грешки. Разработка на печатна платка с използването на <i>Interactive Routing</i> . Преходи между слоевете. Динамична промяна на широчината на пътеките. ....	111
4. Указания. ....	111
4.1. Описание на принципната електрическа схема. Въвеждане на елементите, опроводяване и ERC проверка. ....	111
4.1.1. Описание на принципната електрическа схема. ....	111
4.1.2. Въвеждане на елементите, опроводяване и ERC проверка.....	112
4.1.3. Въвеждане на елементите, опроводяване и ERC проверка.....	113
4.2. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. Създаване на библиотечни елементи и библиотеки за печатни платки с 2D и 3D модели. ....	113
4.2.1. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. ....	113
4.2.2. Създаване на библиотечни елементи и библиотеки за печатни платки с 2D и 3D модели. ....	114
4.3. Прехвърляне на схемотехническата информация и отстраняване на евентуални грешки. Разработка на печатна платка с използването на <i>Interactive Routing</i> . Преходи между слоевете. Динамична промяна на широчината на пътеките. ....	114
ЛАБОРАТОРНО УПРАЖНЕНИЕ №8.....	116
СИМУЛАЦИЯ НА РАБОТАТА НА ЕЛЕКТРОННИ СХЕМИ В ALTIUM DESIGNER .....	116
1. Теоретична обосновка.....	116
1.1. Видове анализи.....	116
1.2. Симулационни модели .....	116
1.2.1. SPICE3f5 аналогови модели .....	116
1.2.2. PSpice аналогови модели.....	116
1.2.3. XSpice аналогови модели.....	116
1.2.4. Подсхемни модели.....	117
1.2.5. Модели на математически функции.....	117
1.2.6. Цифрови модели.....	117
1.3. Компонентни и симулационни мултипликатори.....	117
2. Цел на лабораторното упражнение. ....	118
3. Задачи на лабораторното упражнение.....	118
3.1. Да се начертае схемата на активен филтър показана на фиг.8.1. ....	118

3.2. Да се настоят всички параметри за преходен анализ. Да се разгледат моделите на всички използвани електронни елементи и интегралната схема. ....	118
3.3. Да се разгледа работата на схемата като се направят времедиаграми в характерни контролни точки. ....	118
3.4. Да се разучи програмата за визуализация на изходните резултати. ....	118
4. Лабораторен стенд и указания. ....	118
4.1. Въвеждане на схемата за симулация. ....	118
4.2. Настройка на анализите ....	129
4.3. Времедиаграми в характерни контролни точки ....	132
4.4. Програма за визуализация на изходните резултати. Обобщение на работата с времедиаграми. ....	133
ЛАБОРАТОРНО УПРАЖНЕНИЕ №9 .....	141
ИЗРАБОТКА НА КОНСТРУКТОРСКА ДОКУМЕНТАЦИЯ С ALTIUM DESIGNER.....	141
1. Теоретична обосновка.....	141
2. Цел на лабораторното упражнение. ....	142
3. Задачи на лабораторното упражнение.....	142
3.1. Запознаване с принципната електрическа схема. Да се начертае схемата на импулсното захранване с TOP249, показана на фиг.9.1, като се използва стандартен формат на чертожната страница, опроводяване и ERC проверка. ....	142
3.2. Създаване на печатна платка в стандартизиран формат. Промяна размерите на платката. Използване на библиотечни елементи с 3D модели. ....	142
3.3. Прехвърляне на схемотехническата информация и разработка на печатна платка с използването на Interactive Routing. Използване на стандартизиран формат на стандартната страница в PCB редактора. Промяна размерите на печатната платка.....	142
3.4. Зареждане и използване на предварително създаден файл за автоматизация на разпечатването на отделните изгледи на печатната платка от типа *.OutJob за изготвяне на конструктивната и документация ....	142
4. Указания за изпълнение.....	142
4.1 Въвеждане на схемата.....	142
<b>4.2. Създаване на схемотехническа библиотека в Altium Designer. ....</b>	<b>143</b>
4.3. Въвеждане на принципна електрическа схема и изработка на печатна платка в Altium Designer. ....	147
4.4. Изработка на конструкторска документация в Altium Designer. ....	153
ЛАБОРАТОРНО УПРАЖНЕНИЕ №10.....	161
ВРЪЗКА МЕЖДУ ДРУГ ECAD СОФТУЕР И ALTIUM DESIGNER.....	161
1. Теоретична обосновка.....	161
1.1. Общи сведения за съветника за импортиране Import Wizard.....	161
1.2. Използване на съветника за импортиране ....	161

---

2. Цел на лабораторното упражнение. ....	163
3. Задачи на лабораторното упражнение.....	163
3.1. Да се запознаят студентите с основните правила при използване на вградения съветник за импортиране. ....	163
3.2. Да се извърши импортиране на Protel 99SE DDB Files. ....	163
3.3. Да се осъществи импортиране на Orcad Designs and Libraries Files. ....	163
3.4. Да се направи импортиране на проекти и дизайни на EAGLE. ....	163
4. Указания за изпълнение.....	163
4.1. Запознаване с възможностите на за съветника за импортиране Import Wizard. ....	163
4.2. Импортиране на Protel 99SE DDB Files. ....	163
4.3. Импортиране на Orcad Designs and Libraries Files. ....	167
4.4. Импортиране на проекти и дизайни на EAGLE. ....	171
Литература.....	174
СЪДЪРЖАНИЕ .....	175

доц. д-р инж. Доброслав Данаилов Данков

## КОМПЮТЪРНО ПРОЕКТИРАНЕ И СИМУЛИРАНЕ В ЕЛЕКТРОНИКАТА

Ръководство за лабораторни упражнения

Българска  
Първо издание

Рецензент: проф. д-р инж. Анатолий Трифонов Александров

Електронно издание  
Печат: Университетско издателство „Васил Априлов” – Габрово

**ISBN 978-954-683-648-9**